

Departamento de Engenharia Electrotécnica

Sistema de transmissão rádio UWB para amplificação digital de áudio com modulação sigma-delta

Pedro Miguel Xavier Faleiro

Dissertação apresentada na Faculdade de Ciências e Tecnologia da Universidade Nova de Lisboa para obtenção do grau de Mestre em Engenharia Electrotécnica e de Computadores

Orientador: Prof. Dr. João Carlos da Palma Goes

**Lisboa
2008**

Resumo

Em resposta às novas necessidades do mercado da electrónica de consumo, as evoluções das tecnologias sem fios são contínuas. Novas técnicas de transmissão rádio têm sido estudadas de modo a permitir o desenvolvimento de sistemas com taxas de transmissão crescentes e em simultâneo permitir o aumento da sua autonomia. Uma destas técnicas promissoras consiste na utilização de sinais Ultra WideBand (UWB). Estes sinais ocupam bandas de frequência bastante superiores aos sistemas já existentes embora com limitações na potência de transmissão devido às restrições regulamentares. Não havendo ainda um modelo ou tecnologia totalmente aceite por todos os grupos de estudo, a maioria das arquitecturas UWB já existentes são de grande complexidade.

Um dos primeiros objectivos desta tese é demonstrar que a utilização de sinais UWB não implica necessariamente ritmos de transmissão elevados nem arquitecturas demasiado complexas. É possível implementar uma arquitectura UWB simplificada, que baseada na transmissão de impulsos pode atingir taxas de transmissão moderadas.

Uma proposta de utilização deste conceito é outro objectivo da tese. Aliar à transmissão UWB a amplificação de um sinal áudio, com recurso a um amplificador eficiente em potência com modulação digital sigma-delta.

No final espera-se obter um sistema de transmissão sem fios para áudio com uma amplificação eficiente e consumo reduzido.

Abstract

The evolution of wireless technologies is constant, while trying to follow the needs of the market and consumers. New approaches are being study to allow the development of systems with higher transmission speeds and higher autonomy. One approach that's being motive of study uses UWB signals. Those signals occupy a very large band of frequencies but are transmitted with reduced power. Despite the fact that there is no standard architecture model yet, all the proposed ones tend to be very complex.

The first objective of this thesis is to demonstrate that UWB signals are not necessarily used for transmitting at high speeds or synonym of complexity. As it will be shown, it's possible to achieve moderate transmission velocity, by using a low-complexity UWB transceiver based on impulse radio (IR-UWB) transmission.

The second objective is to demonstrate that is possible to use UWB techniques to transmit an audio signal with amplification. Combining this IR-UWB transmission with a class D amplifier using delta sigma modulation will allow us to have a more efficient amplification and a reduction of the receptor structure.

At the end it's expected to have a wireless transmission system for audio signals, with an efficient amplification and low power consumption.

Índice

RESUMO	I
ABSTRACT	II
ÍNDICE.....	III
LISTA DE FIGURAS	V
LISTA DE TABELAS	VIII
CAPÍTULO 1 – INTRODUÇÃO	1
1.1 MOTIVAÇÃO.....	1
1.2 ORGANIZAÇÃO.....	3
CAPÍTULO 2 - COMUNICAÇÃO ULTRA WIDEBAND.....	4
2.1 INTRODUÇÃO À COMUNICAÇÃO ULTRA WIDEBAND	4
2.2 DEFINIÇÃO DE SINAL UWB.....	5
2.3 DENSIDADE ESPECTRAL DE POTÊNCIA	6
2.4 IMPULSO GAUSSIANO.....	9
2.5 TÉCNICAS DE MODULAÇÃO	14
2.5.1 PPM.....	15
2.5.2 BPM.....	16
2.5.3 OOK.....	17
2.6 TÉCNICAS CONCORRENTES NA UTILIZAÇÃO DE SINAIS UWB.....	19
CAPÍTULO 3 - ARQUITECTURA DO EMISSOR E DO RECEPTOR.....	21
3.1 ARQUITECTURA DO SISTEMA.....	21
3.2 AMPLIFICADOR DE CLASSE D.....	23
3.2.1 Modulador Sigma-Delta.....	24
3.2.2 Andar de saída em potência	29
3.2.2.1. Configuração em “Half-bridge”	29
3.2.2.2. Drivers	30
3.2.3 Filtro Passa-Baixo.....	31
3.3 TRANSMISSÃO ULTRA WIDEBAND.....	33
3.3.1 Estrutura do Emissor.....	33
3.3.1.1. Adaptador de Modulação Digital	34
3.3.1.2. Gerador de impulsos	36
3.3.2 Estrutura do Receptor.....	38
3.3.2.1. Amplificador de baixo ruído (LNA).....	39
3.3.2.2. Detector de Pulsos.....	40
3.3.2.3. Recuperação do bitstream sigma-delta	41
3.3.3 Antena	41
CAPÍTULO 4 – SIMULAÇÃO DO SISTEMA	44
4.1 SIMULAÇÃO DO AMPLIFICADOR DE CLASSE D.....	44
4.2 SIMULAÇÃO GLOBAL DO SISTEMA.....	52
CAPÍTULO 5 – PROJECTO.....	64
5.1 TECNOLOGIA CMOS.....	64
5.2 ANTENA UWB	65

5.3 EMISSOR UWB	77
5.4 RECEPTOR UWB.....	86
5.5 TRANSMISSÃO UWB	93
CAPÍTULO 6 – CONCLUSÕES E TRABALHO FUTURO	100
BIBLIOGRAFIA	102
ANEXOS	104
○ ANEXO 1 – ARQUITECTURA DO EMISSOR.....	105
○ ANEXO 2 – ARQUITECTURA DO RECEPTOR.....	106
○ ANEXO 3 – FICHEIROS DE SIMULAÇÃO HSPICE	107

Lista de Figuras

Figura 1.1 - WPAN, Wireless Personal Area Network.....	2
Figura 1.2 - Comunicação sem fios entre dispositivos de áudio.....	2
Figura 2.1 - Limites aprovados pela FCC para as emissões de sinais UWB.....	8
Figura 2.2 - Limites aprovados pela ECC para as emissões de sinais UWB.....	9
Figura 2.3 - Geração do pulso gaussiano a partir do pulso rectangular.....	9
Figura 2.4 - Representação do pulso gaussiano no tempo e na frequência.....	11
Figura 2.5 - Primeira derivação do pulso gaussiano.....	11
Figura 2.6 - Representação do <i>monocycle</i> gaussiano no tempo e na frequência.....	12
Figura 2.7 - Segunda derivação do pulso gaussiano.....	13
Figura 2.8 - Representação do <i>doublet</i> gaussiano no tempo e na frequência.....	14
Figura 2.9 - Sequência de pulsos com modulação PPM.....	15
Figura 2.10 - Sequência de pulsos com modulação BPM.....	16
Figura 2.11 - Sequência de pulsos com modulação OOK.....	17
Figura 2.12 - Exemplo de modulação OOK.....	18
Figura 3.1 - Sistema sem fios para transmissão áudio.....	21
Figura 3.2 - Arquitectura de transmissão do sinal áudio.....	22
Figura 3.3 - Arquitectura de recepção do sinal áudio.....	22
Figura 3.4 - Transmissão áudio.....	23
Figura 3.5 - Diagrama de blocos do amplificador de classe D.....	23
Figura 3.6 - Modelo linear do modulador sigma-delta.....	25
Figura 3.7 - Modulador sigma-delta de 1ª ordem.....	26
Figura 3.8 - Modulador sigma-delta de 2ª ordem.....	27
Figura 3.9 - Relação entre a SNR e a OSR face dois moduladores de ordem diferente.....	28
Figura 3.10 - Modulador sigma-delta contínuo de 2ª ordem.....	28
Figura 3.11 - Amplificador de classe D com andar de saída em topologia "Half-bridge".....	30
Figura 3.12 - Drivers do amplificador de classe D [11].....	31
Figura 3.13 - Filtro LC de 3ª Ordem.....	32
Figura 3.14 - Diagrama de bode de um filtro passa-baixo de 3ª ordem.....	32
Figura 3.15 - Arquitectura do emissor.....	34
Figura 3.16 - Processo de tratamento digital.....	34
Figura 3.17 - Modulação sigma-delta.....	35
Figura 3.18 - Transmissão sigma-delta e sinal de relógio.....	35
Figura 3.19 - Sequência final do processo adaptação digital.....	35
Figura 3.20 - Gerador de impulsos.....	36
Figura 3.21 - Entradas do XOR.....	36
Figura 3.22 - Saída do XOR e do segundo inversor.....	37
Figura 3.23 - Entradas da porta lógica AND.....	37
Figura 3.24 - Sinal proveniente do gerador de impulsos.....	38
Figura 3.25 - Modelo LDR IR-UWB [10].....	38
Figura 3.26 - Arquitectura do receptor.....	39
Figura 3.27 - Detector de pulsos com recurso a integrador.....	40
Figura 3.28 - Detector de pulsos com recurso a um monoestável.....	40
Figura 3.29 - Análise do funcionamento da conversão digital.....	41
Figura 3.30 - Modelo da antena dipolo.....	42
Figura 3.31 - Antena dipolo simulada.....	42
Figura 3.32 - Diagramas de radiação 2D, vista de azimuth e de elevação.....	43

Figura 3.33 - Diagrama de radiação.....	43
Figura 4.1 - Amplificador classe D com modulador sigma-delta discreto	44
Figura 4.2 - Sigma-delta discreto.....	45
Figura 4.3 – Andar de saída em potência	45
Figura 4.4 - Sinal original e respectiva modulação sigma-delta	46
Figura 4.5 - Análise espectral à saída do sigma-delta.....	46
Figura 4.6 - Análise espectral à fonte sinusoidal	47
Figura 4.7 - Análise espectral à saída do filtro passa-baixo	48
Figura 4.8 - Comparação entre o sinal original e o sinal recuperado após modulado e amplificado.....	49
Figura 4.9 - Amplificador classe D com modulador sigma-delta contínuo	49
Figura 4.10 - Sigma-delta contínuo de segunda ordem	50
Figura 4.11 - Sinal original e sinal modulado.....	50
Figura 4.12 - Análise espectral do sigma-delta contínuo	51
Figura 4.13 - Comparação entre o sinal original e o sinal amplificado.....	51
Figura 4.14 - Simulação da arquitectura de transmissão UWB	52
Figura 4.15 - Bloco Emissor	52
Figura 4.16 - Adaptador de modulação digital	53
Figura 4.17 - Resultado da adaptação digital	53
Figura 4.18 - Gerador de impulsos	54
Figura 4.19 - Impulsos gerados.....	55
Figura 4.20 - Antena emissora.....	55
Figura 4.21 - Monociclo gaussiano gerado pela antena emissora	56
Figura 4.22 - Canal de comunicação.....	56
Figura 4.23 - Efeitos do canal de comunicação	57
Figura 4.24 - Estrutura do receptor	57
Figura 4.25 - Antena Receptora.....	58
Figura 4.26 - Sinal captado pela antena receptora.....	58
Figura 4.27 - Multivibrador monoestável	58
Figura 4.28 - Funcionamento do monoestável.....	59
Figura 4.29 - Conversão digital	59
Figura 4.30 - Resultado da conversão digital.....	60
Figura 4.31 - Andar de saída em potência	60
Figura 4.32 - Sinal original vs Sinal recuperado	61
Figura 4.33 - Análise espectral ao sinal inicial	61
Figura 4.34 - Análise espectral no emissor à saída do sigma-delta	62
Figura 4.35 - Análise espectral no receptor à saída do filtro passa-baixo	63
Figura 5.1 – Tecnologias digitais para desenvolvimento de circuitos integrados (IC)	64
Figura 5.2 - Exemplo de símbolos de transístores MOS	65
Figura 5.3 - Modelo eléctrico de uma antena dipolo	66
Figura 5.4 - Simulação da emissão e recepção das antenas dipolo para sinais UWB.....	68
Figura 5.5 - Análise AC à saída da antena emissora	68
Figura 5.6 - Sinal introduzido na antena emissora	69
Figura 5.7 - Análise temporal à saída da antena emissora	70
Figura 5.8 - Impulso gaussiano gerado pela antena emissora.....	71
Figura 5.9 - Análise espectral do impulso gaussiano gerado.....	72
Figura 5.10 - Sinal introduzido na antena com tempo de subida mais rápido	73
Figura 5.11 - Monociclo gaussiano gerado com o novo sinal.....	73
Figura 5.12 - Análise espectral do novo impulso gaussiano	74
Figura 5.13 - Pulso de transição lenta	75
Figura 5.14 - Impulso Gaussiano correspondente ao novo pulso	76

Figura 5.15 - Análise espectral do impulso considerado	76
Figura 5.16 - Inversor CMOS.....	77
Figura 5.17 - Resposta do inversor a uma transição ascendente do sinal de entrada	78
Figura 5.18 - Resposta do inversor a uma transição descendente do sinal de entrada	79
Figura 5.19 - Porta XOR em CMOS	79
Figura 5.20 - Geração dos impulsos correspondentes às transições ascendentes do sinal de entrada.....	80
Figura 5.21 - Geração dos impulsos correspondentes às transições descendentes do sinal de entrada	80
Figura 5.22 - Porta AND em CMOS	81
Figura 5.23 - Eliminação de impulsos pela porta lógica AND	82
Figura 5.24 - Impulsos observados à saída da AND	82
Figura 5.25 – Gerador de impulsos com recurso a tecnologia CMOS	83
Figura 5.26 - Consumo de corrente por parte do gerador de impulsos quando em funcionamento	83
Figura 5.27 - Gerador implementado em PCB.....	84
Figura 5.28 - Pulso gerado no gerador implementado.....	85
Figura 5.29 - Duração do pulso gerado	86
Figura 5.30 – Detector de pulsos UWB.....	87
Figura 5.31 - Variação de tensão aos colectores dos transístores Q2, Q3 e Q4	88
Figura 5.32 - Circuito de disparo quando activado por um impulso recebido	88
Figura 5.33 - Andar de saída do detector	89
Figura 5.34 - Sinal digital recuperado	90
Figura 5.35 - Impulsos detectados.....	90
Figura 5.36 - Detector quando alterado o ritmo máximo de detecção	91
Figura 5.37 - Consumo de corrente por parte do detector de pulsos quando em funcionamento	92
Figura 5.38 - Esquemático do modulador sigma-delta de 2ª ordem.....	93
Figura 5.39 - Modulação sigma-delta	94
Figura 5.40 - Implementação do adaptador de modulação digital	94
Figura 5.41 - Modulação sigma-delta adaptada	95
Figura 5.42 - Impulsos gerados.....	95
Figura 5.43 - Detecção de pulsos.....	96
Figura 5.44 - Implementação do módulo de conversão digital	96
Figura 5.45 - Restauro do formato obtido pelo sigma-delta	97
Figura 5.46 - Onda original vs Onda recuperada	98

Lista de Tabelas

Tabela 1 - Comparação entre os diferentes sistemas de transmissão sem fios [2].....	7
Tabela 2 - Valores típicos de componentes L e C [7]	33
Tabela 3 – Características do sinal em dois pontos de análise.....	51
Tabela 4 - Autonomia aproximada do emissor quando funcionando ininterruptamente	84
Tabela 5 - Autonomia aproximada do receptor quando funcionando ininterruptamente	92
Tabela 6 – Corrente e potência consumida ao longo dos diferentes módulos	99

Capítulo 1 – Introdução

1.1 Motivação

As redes de comunicação são, cada vez mais, uma realidade nos nossos dias. Seja em casa ou no trabalho, a sua importância tem vindo a aumentar com o passar dos anos. O que no início era quase exclusivo dos computadores de modo a permitir um acesso à internet ou a servidores e bases de dados, começou igualmente a ser utilizado por computadores portáteis e dispositivos periféricos, como é o caso de impressoras e scanners. O aumento do número de dispositivos que acedem a estas redes, motivou o aparecimento das primeiras redes sem fios, possibilitando uma maior mobilidade e um menor transtorno que as iniciais redes com fios.

Outros factores que igualmente contribuíram para o aumento destas redes sem fios, nomeadamente em ambiente doméstico, foram, além do crescente aumento de computadores doméstico e da oferta de serviços de internet, o desenvolvimento de sistemas de entretenimento, o aparecimento de casa inteligentes, e a possibilidade de aceder à internet através de dispositivos domésticos que não os habituais computadores (frigoríficos, televisões, etc.). Com este crescimento aliado à aderência do consumidor a este tipo de soluções, o mercado das tecnologias sem fios tornou-se altamente competitivo e cheio de soluções para as diferentes aplicações.

Este tipo de rede local é chamado de WPAN, Wireless Personal Area Network (Figura 1.1). Permite integrar vários dispositivos que estejam presentes numa área próxima sem qualquer recurso a fios. Por exemplo, através da utilização de um portátil é possível comunicar com uma impressora, um PDA, um telemóvel, um scanner, entre muitas outras possibilidades.

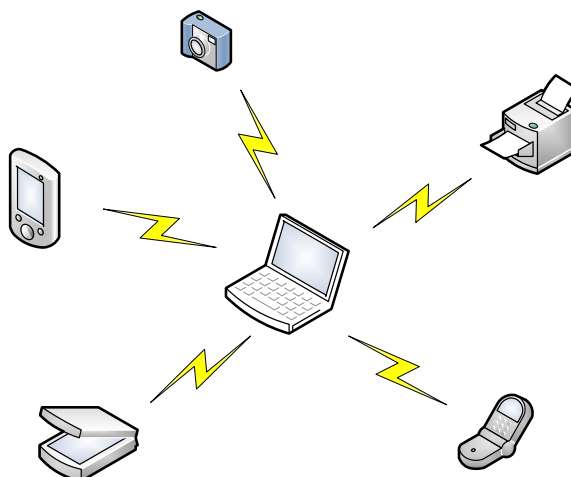


Figura 1.1 - WPAN, Wireless Personal Area Network

É neste tipo de rede que o tipo de transmissão utilizada já não permite uma maior evolução. Desse modo, novas técnicas de transmissão têm vindo a ser exploradas para permitir aumentar e inovar os conteúdos e dispositivos ao dispor do utilizador.

Os dispositivos de áudio poderão ser uns dos beneficiados com o aparecimento destas novas técnicas. Até agora, os sistemas de som e cinema doméstico sem fios, utilizam quase na totalidade transmissão por Bluetooth, mas no futuro poderá ser diferente. A possibilidade de se integrar um conjunto de colunas ou auscultadores com qualquer dispositivo áudio móvel é um potencial desafio às transmissões áudio. A Figura 1.2 mostra alguns exemplos dessa integração.

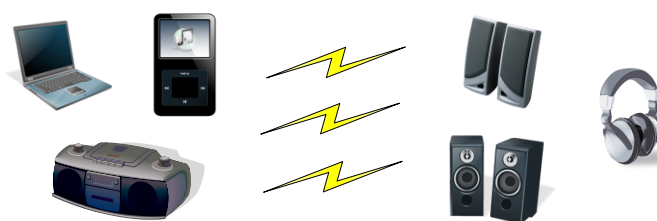


Figura 1.2 - Comunicação sem fios entre dispositivos de áudio

1.2 Organização

Uma vez que o principal ponto da tese se prende com o desenvolvimento de um método de transmissão rádio ultra wideband, esta não poderia começar sem definir o que é um sinal ultra wideband. Desse modo, o segundo capítulo é responsável por introduzir e definir o conceito de comunicação ultra wideband (UWB). São vários os conceitos importantes a reter desse capítulo, conceitos que são essenciais para a compreensão das necessidades e limitações que o sistema terá.

A arquitectura, de uma forma teórica, será introduzida no capítulo três. Será neste capítulo que se apresentará os respectivos módulos constituintes do sistema, seja da parte de transmissão rádio, seja da parte de modulação e amplificação digital de áudio.

Uma vez apresentada e explicada a arquitectura proposta, surge no capítulo quatro, a simulação do modelo representativo da arquitectura proposta. Neste capítulo, foram efectuados dois tipos de análise comportamental. Uma primeira análise que demonstrará o funcionamento do amplificador digital com a modulação sigma-delta, e uma segunda, constituída pela parte de amplificação e pela parte de transmissão e recepção do sinal UWB, responsável por demonstrar o funcionamento total do modelo.

Uma vez comprovado o modelo da arquitectura, resta simular a arquitectura proposta. No capítulo cinco, surge a verificação final do funcionamento do sistema. Inicialmente neste capítulo é efectuada uma verificação ao modelo da antena apresentada para a transmissão rádio. Só posteriormente é simulado o comportamento do emissor e do receptor. Quando se constata que o emissor e receptor têm o comportamento esperado, é efectuada a simulação total do sistema. Será essa a simulação que comprovará o funcionamento do sistema de transmissão rádio UWB para amplificação digital de áudio com modulação sigma-delta.

Capítulo 2 - Comunicação Ultra Wideband

2.1 Introdução à comunicação Ultra Wideband

O facto da maioria das comunicações rádio actualmente se basearem na transmissão de sinais banda base modelados em portadoras com formato sinusoidal, não significa que tenha ocorrido sempre assim. Na realidade os primeiros sistemas de comunicação rádio funcionavam com a transmissão de pulsos, e em 1893 já Heinrich Hertz utilizara descargas electromagnéticas para o desenvolvimento de geradores de sinais. No entanto, só na década de sessenta do século XX, se tornou a utilizar técnicas de transmissão de pulsos, muito devido ao desenvolvimento de instrumentos capazes de gerar e analisar sinais com duração inferior a nanossegundos. O desenvolvimento de tais instrumentos foi responsável pelo reaparecimento da utilização de sinais Ultra Wideband (UWB). O primeiro dispositivo a beneficiar do interesse por este tipo de sinais foi o radar, uma vez que a utilização de tecnologia UWB permitiu melhorar o seu desempenho ao nível da sua resolução espacial. Outras aplicações foram desenvolvidas com recurso a este tipo de sinais sendo a sua maioria numa vertente sensorial (sensores de posicionamento, de nível, etc.). Todos estes primeiros avanços, na utilização de sinais UWB, foram realizados por instituições militares norte americanas, tendo sido registada a primeira patente relativa a transmissão UWB nos Estados Unidos em 1973 [1].

Este reaparecimento do UWB é visto por muitos como uma tecnologia promissora no mundo das comunicações. A utilização de sinais UWB permitirá reduzir a complexidade dos transmissores rádio, uma vez que não serão necessários alguns dos módulos presentes nas actuais arquitecturas, como é o caso dos misturadores ou osciladores locais. Isto permitirá, além da redução da complexidade, diminuir o tamanho dos transmissores, o custo de produção e o consumo quando comparado com as arquitecturas de rádio clássicas. Outra vantagem, e talvez a de maior importância, encontra-se na possibilidade de se obter uma comunicação com elevados ritmos de transmissão, muito superiores aos praticados actualmente. Apesar de todas estas vantagens, existem alguns aspectos a ter em conta. Um dos potenciais problemas detectados inicialmente residia na possibilidade de interferência com

sinais já existentes. Esta situação foi ultrapassada através da redução da potência de sinal transmitida.

Se observarmos a equação de Shannon (Equação 2.1) referente à capacidade máxima de transmissão de um canal de comunicação, podemos observar que esta varia consoante três parâmetros. A largura de banda B ocupada pelo sinal em Hz, a potência S do sinal em Watt e a potência do ruído em Watt.

$$C = B \times \log_2 \left(1 + \frac{S}{N} \right) \quad (2.1)$$

Uma vez que se está a falar de sinais UWB, estamos a falar de sinais com bandas elevadas, o que segundo a equação de Shannon nos permitirá obter capacidades máximas elevadas. Isto permite-nos reduzir os níveis de potência do sinal de modo a não interferir com os sinais já existentes. Em resumo, podemos com recurso a sinais UWB, desenvolver uma arquitectura de transmissão rádio com ritmos de transmissão elevados, sem ser detectado por outros sinais que partilham a banda utilizada. Esta diminuição da potência emitida permitirá igualmente reduzir os níveis de consumo do transmissor.

2.2 Definição de sinal UWB

Um sinal UWB, tal como o nome indica, é um sinal que ocupa uma elevada banda de frequências. Para classificar um sinal como sendo UWB é necessário primeiro determinar o valor da banda para o qual se considera UWB.

A primeira definição oficial de sinal UWB surgiu em 2002 [2] por parte da Federal Communications Commission (FCC), responsável pela regulamentação nos Estados Unidos, que determinou que um sinal seria considerado UWB sempre que este tivesse uma banda igual ou superior a 500 MHz, ou que parte dela apresentasse uma fracção de banda igual ou superior a 0,20. Na Equação 2.2 é possível observar a forma de calcular esse coeficiente, onde f_h e f_l representam respectivamente as frequências superior e inferior da banda ocupada pelo sinal. É considerada como sendo banda do sinal, o conjunto de frequências em redor da frequência central que apresentem uma atenuação inferior a 10 dB relativamente ao valor da frequência central.

$$\text{Fracção de Banda} = 2 \times \frac{f_h - f_l}{f_h + f_l} \quad (2.2)$$

Apesar de alguns anos de atraso em relação à FCC, também a Electronic Communications Committee (ECC), organismo responsável por legislar e regulamentar todo o tipo de comunicação electrónica dos países pertencentes à CEPT (Conferência Europeia das Administrações de Correios e Telecomunicações), regulamentou o uso de sinais UWB na Europa. A primeira tentativa de regulamentação aconteceu em Março de 2006, no entanto, só foi instituída definitivamente em Julho de 2007 [3]. Ao contrário da FCC, a ECC considera um sinal como sendo de UWB se a banda do sinal for igual ou superior a 50 MHz.

2.3 Densidade espectral de potência

Tal como já foi referido anteriormente, os principais métodos de transmissão sem fios utilizam portadoras, na maior parte dos casos correspondendo a canais de banda estreita. Na transmissão IR-UWB, o sinal transmitido ocupa uma banda de frequências substancialmente superior, uma vez que são transmitidos pulsos de curta duração. Mais uma vez se pode observar as vantagens de uma transmissão UWB. Se considerarmos os mesmos níveis de potência de sinal doutros tipos de transmissão, os sinais UWB apresentam uma densidade espectral de potência muito inferior a estes, devido ao facto de a sua ocupação ser distribuída por uma banda de frequências superior. Isto é fácil de compreender se observarmos a definição de densidade espectral de potência (PSD – Power Spectral Density) presente na Equação 2.3.

$$PSD = \frac{P}{B} \quad (2.3)$$

Sendo P a potência transmitida em Watts e B a largura de banda do sinal em Hz, a densidade espectral de potência é menor para sinais onde, se considerarmos a potência um factor constante, a banda do sinal for superior. Um dos factores que permite reduções significativas de consumo de energia nos dispositivos de UWB reside no facto de, devido à regulamentação imposta, os níveis de potência transmitida serem inferiores aos restantes casos. Em vez de transmitir uma potência mais elevada numa gama de frequência reduzida, a potência transmitida é reduzida mas é transmitida numa banda superior. Isto permite aos

sinais de UWB não serem detectados por outros sistemas que ocupem a mesma gama de frequências, uma vez que devido à baixa potência de emissão são encarados por estes como sendo ruído. É possível, na Tabela 1, observar as diferenças já referidas ao nível da largura de banda, potência transmitida e densidade espectral de potência dos diferentes sinais.

Sistema	Potência Transmitida	Largura de Banda	PSD [W/MHz]	Classificação
Rádio	50 kW	75 kHz	666 600	Narrowband
Televisão	100 kW	6 MHz	16 700	Narrowband
Telemóveis 2G	500 mW	8,33 kHz	60	Narrowband
802.11a	1 W	20 MHz	0,05	Wideband
UWB	0,5 mW	7,5 GHz	$6,670 \times 10^{-8}$	Ultra Wideband

Tabela 1 - Comparação entre os diferentes sistemas de transmissão sem fios [1]

Devido à elevada largura de banda dos sinais UWB, estes irão coexistir ao longo da sua banda com diferentes sinais já existentes. De modo a minimizar o nível de interferência causada pelos sinais UWB, as entidades reguladoras (FCC e ECC) determinaram regras e limites de potência espectral para a sua utilização.

No caso da FCC foram determinadas duas máscaras espectrais consoante a aplicação. Desse modo é necessário considerar dois tipos de sistema, um sistema de utilização interior ou interno, e um sistema de utilização portátil. Para um sistema ser considerado interior é necessário que este demonstre não funcionar em locais abertos ou exteriores. Outra restrição imposta a este tipo de sistema consiste no facto de apenas poder transmitir quando em emparelhamento com um receptor. Por outro lado, são considerados sistemas portáteis todos os que funcionem num modo ponto-a-ponto sem qualquer restrição ao local onde se encontram, e que sejam de transporte pessoal. Também estes apenas podem transmitir quando emparelhados a um receptor (à imagem do Bluetooth). Nestes sistemas, e uma vez que se prevê serem os principais utilizadores do UWB, as restrições de potência emitida são superiores às dos sistemas interiores. Na Figura 2.1 é possível observar as restrições impostas pela FCC, assim como as diferenças entre as limitações a sinais de UWB com utilização interior e os de utilização em dispositivos portáteis. Como se pode observar, as potencialidades do UWB poderão ser exploradas com maior facilidade até os 960 MHz e entre os 3,1 GHz e os 10,6 GHz, pois é nessas bandas que a restrição imposta é menor.

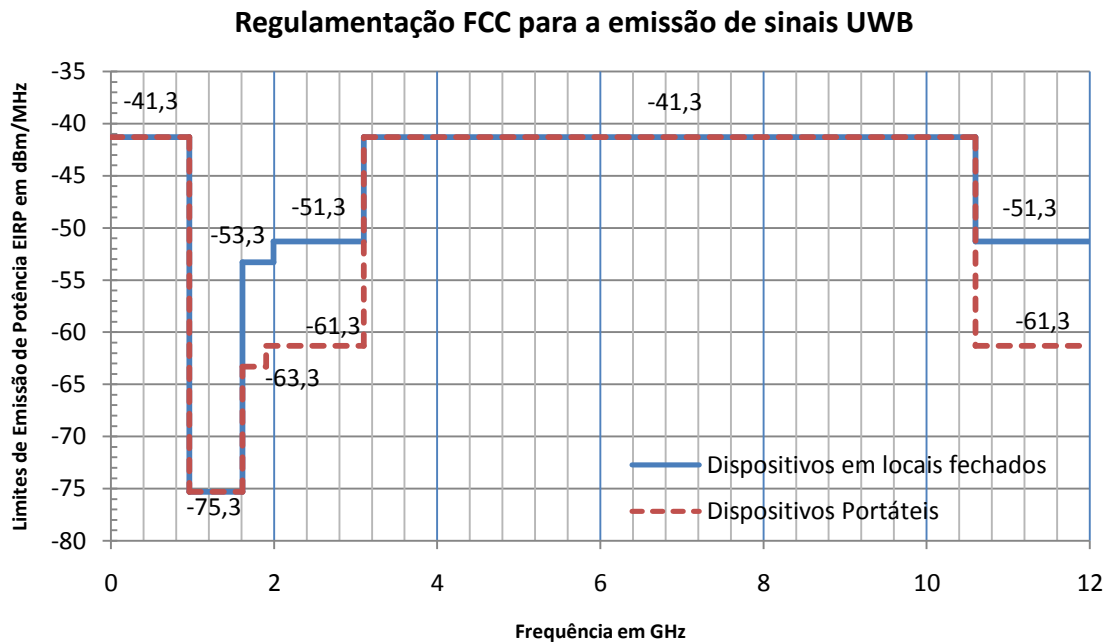


Figura 2.1 - Limites aprovados pela FCC para as emissões de sinais UWB

Em relação à regulamentação da ECC, existem algumas diferenças relativamente à introduzida nos EUA pela FCC. Em primeiro lugar, para a ECC não há distinção em relação ao tipo de aplicação ou em relação ao meio onde ocorrerá a comunicação, mas apresenta limitações muito mais apertadas. Como se pode observar na Figura 2.2, o cenário mais favorável é na gama dos 6 GHz aos 8,5 GHz, sendo que todas as outras frequências têm níveis limites apertados.

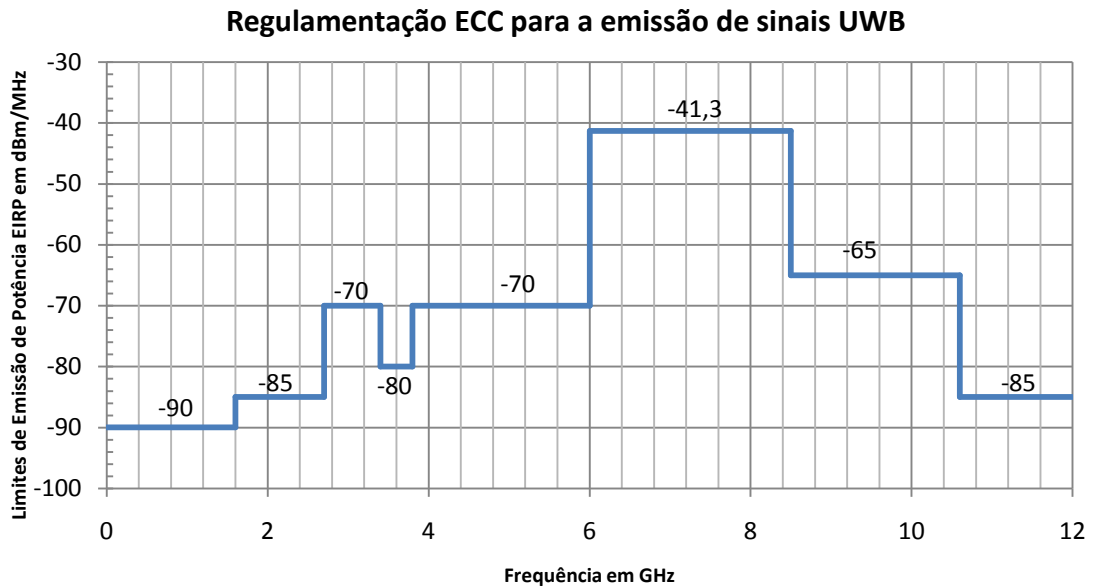


Figura 2.2 - Limites aprovados pela ECC para as emissões de sinais UWB

2.4 Impulso Gaussiano

Uma das técnicas mais simples para transmissão de um sinal UWB é recorrendo a impulsos, utilizados nos primeiros radares UWB. Esta técnica consiste na emissão de pulsos de curta duração, na ordem das dezenas de nanossegundos, e com intervalo entre cada um de centenas de nanossegundos. Uma das principais vantagens da transmissão de impulsos UWB (IR-UWB), reside no facto de não necessitar de uma portadora, ou seja, toda a transmissão é efectuada directamente a partir da banda base.

A maneira mais simples de gerar um impulso gaussiano é através de uma onda quadrada e de um interruptor. Ao variar o interruptor através da onda quadrada, este irá produzir um pulso com algumas diferenças, diferenças essas originadas pelos tempos de resposta do interruptor. Esse pulso tem o formato igual ao da Figura 2.3.

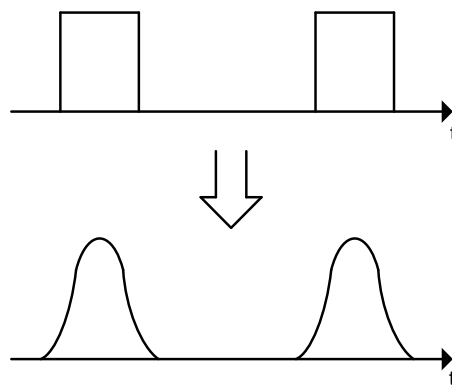


Figura 2.3 - Geração do pulso gaussiano a partir do pulso rectangular

Como se pode observar o seu formato é similar ao de um pulso gaussiano, pulso esse que é representado matematicamente através da Equação 2.4, onde K_1 é uma constante e τ uma variável de escala temporal.

$$y_1(t) = K_1 e^{-(t/\tau)^2} \quad (2.4)$$

A constante K_1 é calculada através da energia do sinal representada por E_1 e calculada através da Equação 2.7.

$$E_1 = \int_{-\infty}^{\infty} y_1(t)^2 dt \quad (2.5)$$

$$E_1 = \int_{-\infty}^{\infty} K_1^2 e^{-2(t/\tau)^2} dt \quad (2.6)$$

$$E_1 = K_1^2 \tau \sqrt{\frac{\pi}{2}} \quad (2.7)$$

Uma vez calculada a energia do sinal, obtêm-se K_1 (Equação 2.8).

$$K_1 = \sqrt{\frac{E_1}{\tau \sqrt{\pi/2}}} \quad (2.8)$$

No domínio da frequência, o pulso gaussiano tem a representação matemática da Equação 2.11.

$$Y_1(f) = \mathcal{F}\{y_1(t)\} \quad (2.9)$$

$$Y_1(f) = \int_{-\infty}^{\infty} K_1 e^{-(t/\tau)^2} e^{-j2\pi ft} dt \quad (2.10)$$

$$Y_1(f) = K_1 \tau \sqrt{\pi} e^{-(\pi \tau f)^2} \quad (2.11)$$

Através da Figura 2.4 é possível comprovar que as expressões matemáticas são representativas do pulso gaussiano. É igualmente possível constatar que o pulso gaussiano tem uma componente DC não nula.

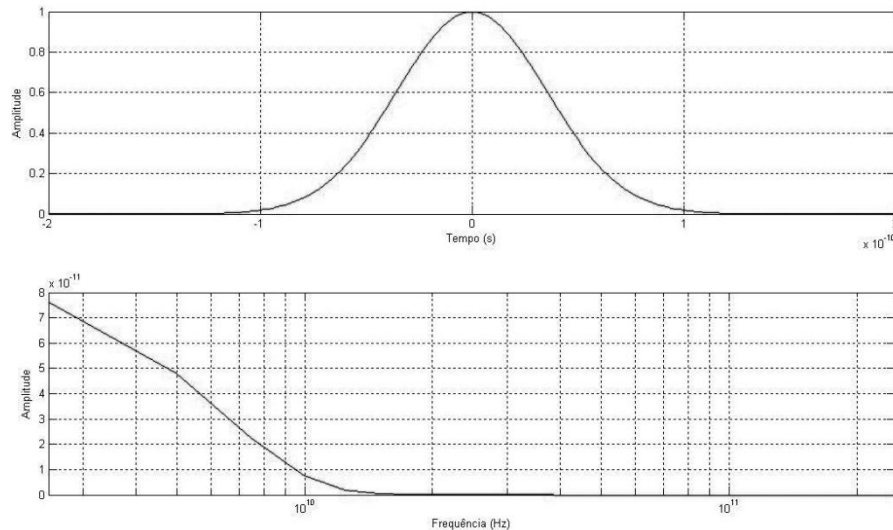


Figura 2.4 - Representação do pulso gaussiano no tempo e na frequência

Se transmitirmos este pulso gaussiano através de uma antena, o sinal será filtrado devido à resposta em frequência da antena. O sinal à saída desta filtragem é uma derivação do pulso gaussiano. Esse novo pulso, denominado de *monocycle* gaussiano, apresenta um valor zero (no tempo) uma vez que é resultado de uma primeira derivada do pulso gaussiano. Por cada derivação efectuada ao pulso gaussiano, o pulso resultante apresentará um novo zero. Na Figura 2.5 é possível observar o formato do *monocycle* gaussiano.

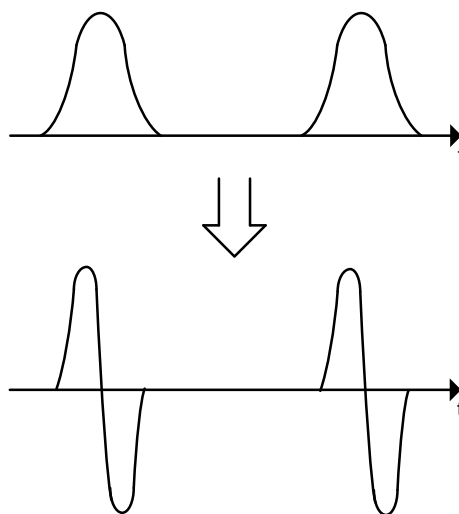


Figura 2.5 - Primeira derivação do pulso gaussiano

Para se obter a equação representativa do monocycle basta derivar a equação do pulso Equação 2.4. Uma vez derivada, a equação obtida é a descrita na Equação 2.12.

$$y_2(t) = K_2 \frac{-2t}{\tau^2} e^{-(t/\tau)^2} \quad (2.12)$$

Tal como foi efectuado para o calculo de K_1 , o valor de K_2 foi obtido e presente na Equação 2.13.

$$K_2 = \sqrt{\frac{\tau E_2}{\sqrt{\pi/2}}} \quad (2.13)$$

Resta saber o efeito da derivação no domínio da frequência. Para tal foi considerado a equação do *monocycle* na frequência (Equação 2.14).

$$Y_2(f) = K_2 \tau \sqrt{\pi} (j2\pi f) e^{-(\pi \tau f)^2} \quad (2.14)$$

Como podemos observar pela Figura 2.6, o facto de derivarmos o pulso gaussiano, introduziu um zero no sinal gerado. Também na frequência se pode observar alterações, nomeadamente um deslocamento da frequência central.

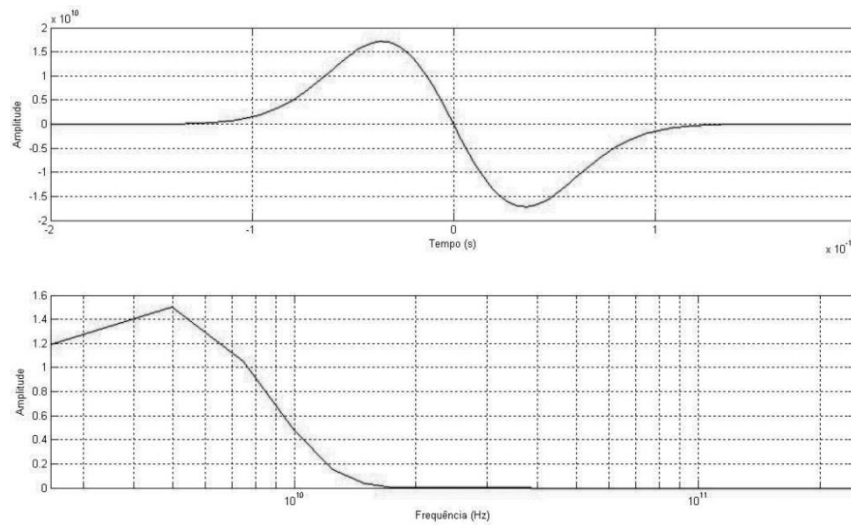


Figura 2.6 - Representação do *monocycle* gaussiano no tempo e na frequência

Relativamente ao sinal recebido pela antena, este vai sofrer nova derivação, desta vez devido à resposta da antena receptora. O formato do sinal recebido pela antena pode ser observado na Figura 2.7.

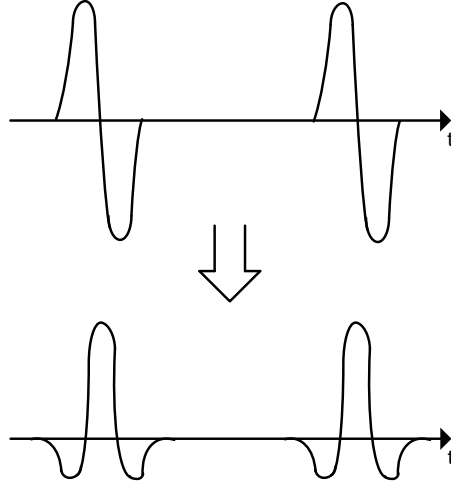


Figura 2.7 - Segunda derivação do pulso gaussiano

Se derivarmos a equação do *monocycle* gaussiano, obtemos a equação do novo sinal, sinal designado por *doublet* gaussiano (Equação 2.15).

$$y_3(t) = K_3 \frac{-2}{\tau^2} \left(1 - \frac{2t^2}{\tau^2} \right) e^{-(t/\tau)^2} \quad (2.15)$$

A constante K_3 é dada em função da energia do sinal gerado (Equação 2.16), energia essa representada por E_3 .

$$K_3 = \tau \sqrt{\frac{\tau E_3}{3\sqrt{\pi/2}}} \quad (2.16)$$

A resposta do doublet na frequência é representada pela Equação 2.17.

$$Y_3(f) = K_3 \tau \sqrt{\pi} (j2\pi f)^2 e^{-(\pi \tau f)^2} \quad (2.17)$$

Mais uma vez é importante verificar o comportamento do sinal calculado, e para tal é necessário observar a resposta no tempo e na frequência presente na Figura 2.8. Pode-se

constatar novamente que o facto de se efectuar uma nova derivação do sinal, se acrescenta um zero ao sinal anterior. No caso do *doublet*, este apresenta dois zeros, um zero a mais que o *monocycle* e dois que o pulso gaussiano. Na frequência, a frequência central deslocou-se uma vez mais. Uma das vantagens da constante derivação do sinal poderá ser a diminuição da componente DC do pulso gaussiano.

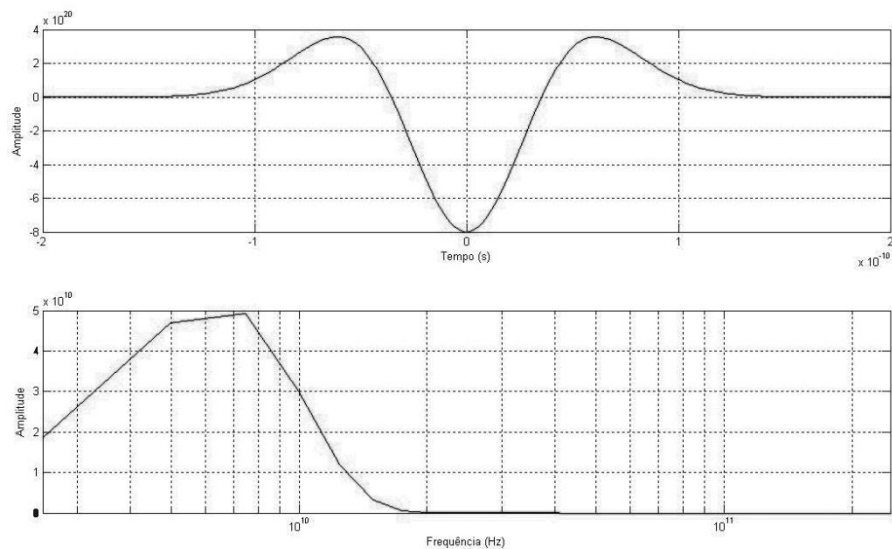


Figura 2.8 - Representação do *doublet* gaussiano no tempo e na frequência

2.5 Técnicas de modulação

De forma a se conseguir uma comunicação é necessário mais do que apenas a transmissão de impulsos. Para tal é necessário modulá-los de forma a conterem a informação digital que se pretende transmitir. Existem várias formas de modular os impulsos para estes transmitirem a informação desejada num sistema UWB. Podemos dividir as técnicas de modulação em dois grupos, as técnicas baseadas no tempo e as baseadas na forma. A modulação baseada no tempo mais utilizada é a PPM (Pulse Position Modulation), onde o pulso é atrasado ou avançado consoante a informação que se pretende transmitir. Por outro lado, e como exemplo de uma modulação baseada na forma do pulso, temos a BPM (Bi-Phase Modulation). Este tipo de modulação é similar à PPM mas em vez de atrasar ou avançar os pulsos, estes são invertidos, ou não, consoante o bit que se pretende transmitir. Outros tipos de modulação muito utilizados, noutros sistemas que não são UWB, não podem ser utilizados por dificuldade ou mesmo impossibilidade de serem implementados. É o caso da modulação

em frequência (FM) que devido à largura de banda do pulso incluir várias frequências, dificulta qualquer tentativa de modulação em frequência do sinal.

2.5.1 PPM

A modulação PPM modela a informação através da deslocação dos pulsos no tempo. O parâmetro mais importante neste tipo de modulação é a constante de atraso τ_i que introduzida no pulso será a responsável por deslocar os pulsos no tempo.

$$s_i = p(t - \tau_i) \quad (2.18)$$

Na Figura 2.9 podemos observar o resultado da modulação PPM numa sequência de pulsos inicialmente não modulada.

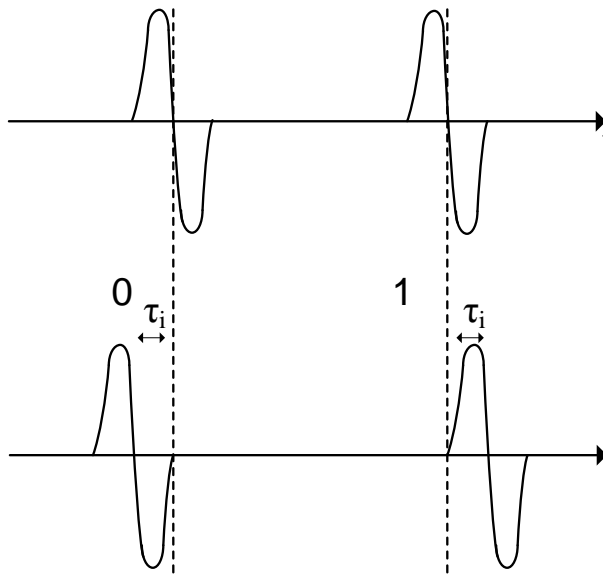


Figura 2.9 - Sequência de pulsos com modulação PPM

Não sendo geralmente uma modulação difícil de realizar, no caso de sinais UWB a dificuldade é um pouco superior. Uma vez que se utiliza sinais de muito curta duração, os atrasos introduzidos terão de ser muito reduzidos (τ_i). Isto implica que a gestão dos atrasos tem de ser feita de forma muito certa com o risco de se perder informação.

2.5.2 BPM

Muito utilizado em sinais UWB, este tipo de modulação consiste na inversão dos pulsos de modo a modular a informação. Neste tipo de modulação, o parâmetro mais importante é a constante de peso (σ_i) que irá definir o formato do pulso.

$$s_i = \sigma_i p(t), \quad \sigma_i = 1, -1 \quad (2.19)$$

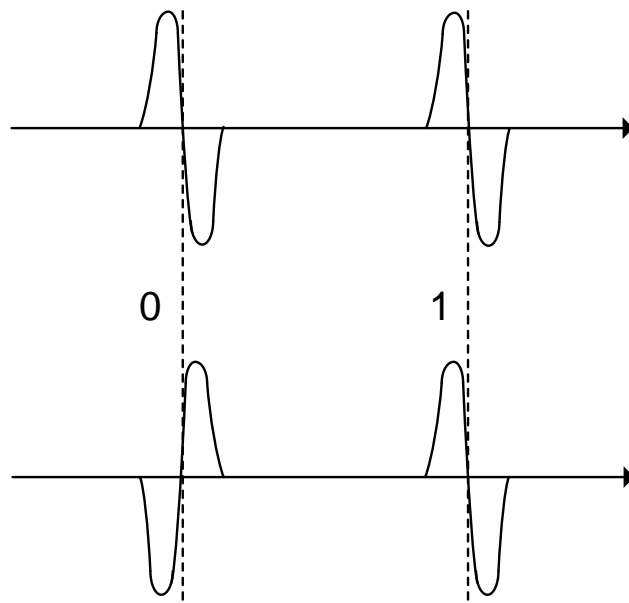


Figura 2.10 - Sequência de pulsos com modulação BPM

Na Figura 2.10 pode-se observar que quando se pretende transmitir um bit com valor “1”, o pulso é modulado de forma igual ao pulso gerado, quando se pretende transmitir um bit de valor “0”, o pulso original é invertido de forma a representar o bit “0”.

2.5.3 OOK

A modulação OOK (On-Off Keying) é mais um tipo de modulação que se baseia na forma do pulso à imagem da BPM. Aliás a modulação OOK é idêntica à modulação BPM uma vez que o parâmetro responsável pela modulação é igualmente uma constante (σ_i).

$$s_i = \sigma_i p(t), \quad \sigma_i = 0,1 \quad (2.20)$$

Quando utilizado este tipo de modulação, o sinal irá ser representado por um pulso sempre que houver um bit de valor “1” sendo que a ausência de pulso representará um bit de valor “0”. Este comportamento pode ser observado na Figura 2.11.

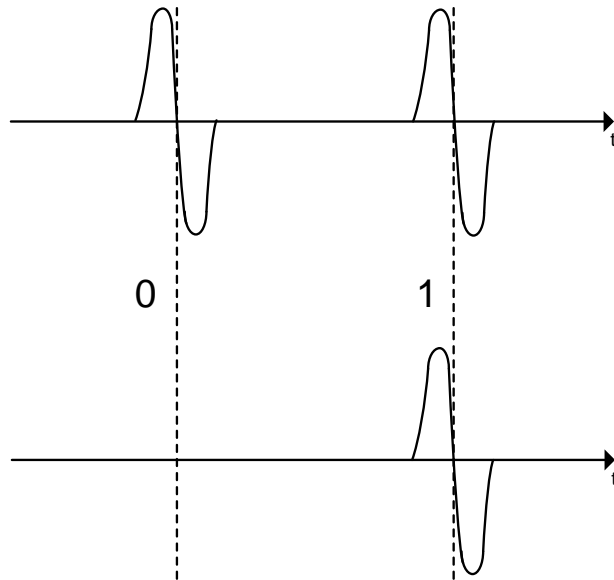


Figura 2.11 - Sequência de pulsos com modulação OOK

Se considerarmos um byte de sequência {10111001} então a sequência de pulsos terá o formato da Equação 2.21, onde T representa o período de repetição dos pulsos.

$$s_i(t) = \sum_{i=1}^8 \sigma_i K_2 \frac{-2iTt}{\tau^2} e^{-(iTt/\tau)^2}, \quad \sigma_i = 0,1 \quad (2.21)$$

Na Equação 2.22 é possível observar o sinal resultante na frequência.

$$S_i(t) = \sum_{i=1}^8 K_2 \tau \sqrt{\pi} (j2\pi f) e^{-(\pi \tau f)^2} e^{-j2\pi F_t}, \quad \sigma_i = 0,1 \quad (2.22)$$

Como se pode confirmar através da Figura 2.12, o byte foi modulado com recurso à modulação OOK. Na análise do espectro de frequências é possível confirmar que, uma vez que se trata de uma derivação do pulso gaussiano, o facto de se transmitir mais que um pulso não altera a sua forma.

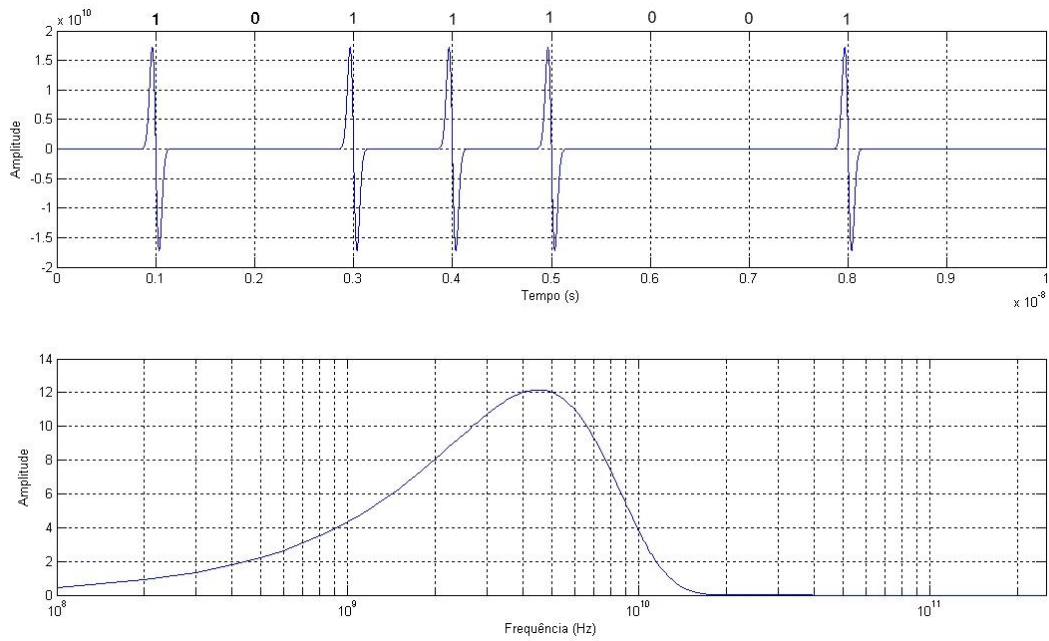


Figura 2.12 - Exemplo de modulação OOK

Um dos potenciais problemas deste tipo de modulação é a possibilidade de se identificar ecos do sinal transmitido como sendo informação do sinal. Por exemplo, se observarmos novamente a Figura 2.12, reparamos que a seguir de se transmitir o primeiro pulso, ocorre um período onde nada se transmite, período esse correspondente a um “0” transmitido. Se porventura na recepção se recebesse um eco do primeiro pulso, durante o que deveria ser um período de ausência de sinal correspondente ao “0”, então o receptor, mediante a potência desse eco, iria identificá-lo como sendo um “1” e ocorreria um erro na recepção. A ocorrência de muitos destes erros poderia levar a uma total destruição da informação transmitida.

2.6 Técnicas concorrentes na utilização de sinais UWB

Apesar de ainda haver uma grande discussão quanto à melhor técnica de transmissão de sinais de UWB, estas propostas podem ser separadas em dois grupos. As singleband, que são assim denominadas uma vez que utilizam toda a banda disponível para difusão do sinal de UWB e as multiband que subdividem a banda disponível em canais para possibilitar uma modulação em multiplexagem de frequência que num sistema singleband não seria possível.

- Singleband

Todas as propostas apresentadas que se incluem numa definição singleband, consideram ser os verdadeiros sistemas UWB. O facto de serem sistemas que se baseiam numa lógica de transmissão de impulsos de muito curta duração possibilitando, através da utilização de toda a banda disponível, reduzir substancialmente a densidade espectral de potência, permite-lhes confirmar toda a ideologia do sinal UWB. É possível, como já foi explicado com recurso à equação de Shannon, reduzir a potência de transmissão sem influenciar a capacidade de transmissão do canal. A forma de o fazer é aumentando a banda do sinal.

Essa é uma das vantagens do DS-UWB (Direct Sequence Spread Spectrum) [4]. Ao utilizar toda a banda disponível (3,1 – 5,1 GHz) para propagação do sinal, é possível diminuir a potência de emissão de tal forma que os outros sistemas que emitem nas mesmas frequências o interpretam como sendo ruído. Outra vantagem da utilização de uma banda tão extensa é a possibilidade de eliminar quase por completo o efeito de desvanecimento (*fading*) que ocorre em sinais de banda inferior.

A simplicidade é outra das vantagens apontadas ao DS-UWB, uma vez que é possível emitir impulso com recurso simples gerador, e recuperá-lo através de um ADC de 1 bit.

- Multiband

Uma das propostas mais interessantes consiste na utilização da gama de frequências entre os 3 e os 10 GHz, subdividida em bandas de 528 MHz que seriam utilizadas recorrendo-se a OFDM e a uma modulação do tipo QPSK em cada uma das bandas, de modo a conseguir-se obter taxas de transmissão até 480 Mb/s. Esta arquitectura proposta foi apresentada pela

multiband OFDM alliance (MBOA) e apresenta um elevado grau de dificuldade de implementação, uma vez que é necessário, entre outros requisitos, um LNA capaz de comutar entre as diferentes bandas de funcionamento, três PLL's e uns mixers's de sensibilidade e rapidez bastante elevada. Não esquecer igualmente a dificuldade em controlar o ruído que se vai introduzindo à medida que se implementa todos estes componentes. Foram já apresentadas variadas propostas de arquitecturas de transmissores utilizando este método [5] [6].

Capítulo 3 - Arquitectura do emissor e do receptor

3.1 Arquitectura do sistema

Pretende-se projectar um sistema que permita a transmissão sem fios de sinal de áudio, através da transmissão de sinais do tipo UWB, e a amplificação do sinal de uma forma eficiente energeticamente.

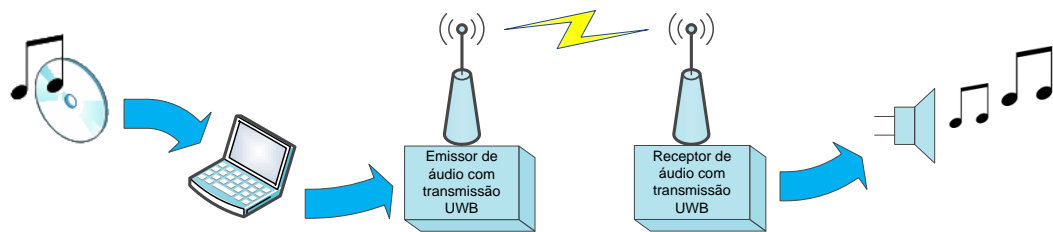


Figura 3.1 - Sistema sem fios para transmissão áudio

No entanto, o maior desafio não será a reprodução áudio uma vez que esta já se encontra suficientemente estudada. O que se pretende é um sistema simples, de baixo consumo, e capaz de efectuar uma transmissão sem fios com boa qualidade. A melhor forma de se conseguir desenvolver uma arquitectura deste tipo é dividindo-a em duas fases. Em primeiro lugar estudar-se-á um sistema que permita a reprodução áudio num altifalante e depois desenvolver-se-á a componente rádio que permitirá separar a fonte do sinal do tradutor (altifalante). Durante ambas as fases tentar-se-á minimizar o consumo sem afectar de forma significativa a qualidade do sinal ou a simplicidade do sistema.

Procurou-se portanto desenvolver uma arquitectura capaz de transmitir o sinal de áudio proveniente de uma saída analógica, numa transmissão digital via UWB. A amplificação final do sinal recorre a técnicas de comutação habitualmente utilizadas em amplificadores de classe D.

Partindo da estrutura de um amplificador de classe D com modulação digital $\Sigma\Delta$, verificou-se que é possível a transmissão do sinal via UWB. Se separarmos a etapa de modulação da de amplificação do amplificador de classe D podemos introduzir o emissor e o receptor rádio entre as duas etapas. Na Figura 3.2 é possível observar tal separação. Como é

possível observar, a etapa correspondente à modulação digital do amplificador de classe D é constituída apenas pelo modulador sigma-delta. Esse sinal já digitalizado será posteriormente introduzido no emissor UWB de forma a ser transmitido através do gerador de impulsos de curta duração. Apesar de estar digitalizado, o formado resultante do sigma-delta não é o indicado para o gerador de impulsos, logo terá de ser adaptado de modo a possibilitar a sua introdução no gerador. Tal adaptação será realizada pelo módulo de adaptação representado na figura.

Além do módulo de adaptação que fora referido, do módulo de transmissão fazem parte o gerador de impulso, responsável por gerar os impulsos necessários à transmissão do sinal, e o elemento radiador constituído pela antena.

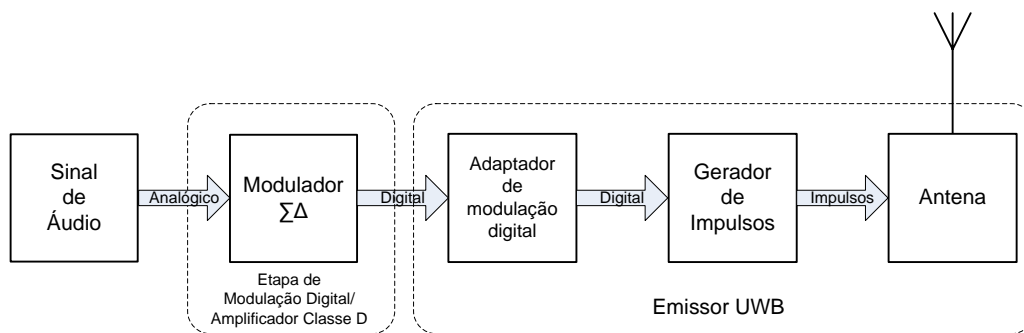


Figura 3.2 - Arquitectura de transmissão do sinal áudio

Na recepção, e como se pode observar pela Figura 3.3, a antena receptora captará o sinal, sinal esse que será amplificado e recuperado para a sua forma digital por meio de um detector de pulsos. É com base neste sinal regenerado que é efectuada a recuperação do streaming $\Sigma\Delta$ original. Posto isto, a etapa de recepção do sinal está concluída. É agora necessário voltar à amplificação do sinal. É o início da etapa de amplificação digital, etapa que será a última do amplificador de classe D. O sinal uma vez recuperado é amplificado através do andar de saída em potência e posteriormente será reposto na sua forma analógica por meio de um filtro passa-baixo.

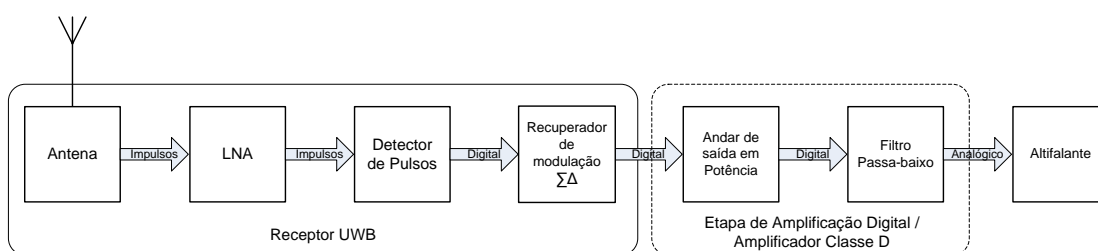


Figura 3.3 - Arquitectura de recepção do sinal áudio

3.2 Amplificador de classe D

Estes amplificadores são utilizados para reproduzir sinais áudio aumentando a sua potência de uma maneira eficiente [7]. São cada vez mais utilizados em diversas aplicações sendo a sua potência de consumo otimizada ao tipo de produto, desde televisões a computadores (“miliWatts”), a mini aparelhagens de uso doméstico ou sistemas de áudio da indústria automóvel (“dezenas de Watt’s”) e até em alguns sistemas de som mais potentes usados em aplicações comerciais, como por exemplo auditórios ou centros comerciais (centenas de Watt’s).

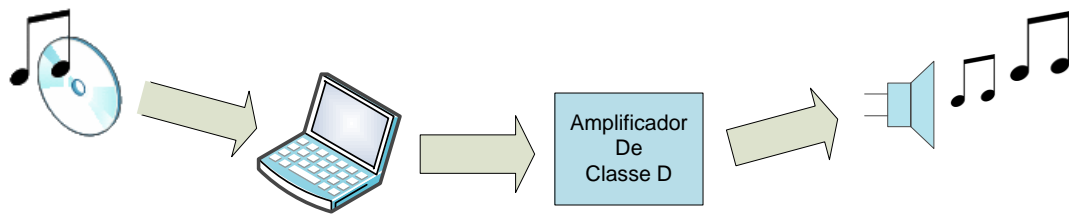


Figura 3.4 - Transmissão áudio

O amplificador de classe D foi escolhido por duas razões. Em primeiro lugar trata-se de um amplificador digital, e uma vez que se pretende efectuar uma transmissão sem fios digital, a digitalização do sinal feita pelo modulador será utilizada para a transmissão. Em segundo lugar o amplificador de classe D apresenta uma eficiência perto dos 95% com consumos e áreas de ocupação muito mais reduzidas que os convencionais [7]. Isto permite uma melhor integração do amplificador através da sua implementação em CMOS, uma redução de consumo de energia e uma redução de custos de fabrico.

A principal diferença deste tipo de amplificador face aos já existentes, reside no seu andar de saída, uma vez que a potência dissipada neste andar é muito inferior à dos seus concorrentes, fazendo diminuir o seu tamanho e custo de produção e aumentando a autonomia de utilização em dispositivos portáteis [7].

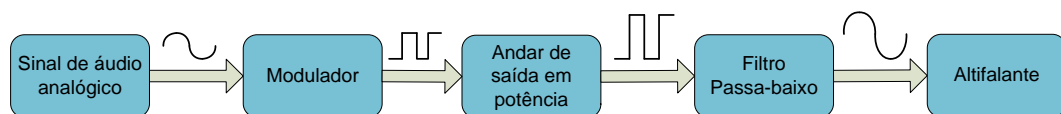


Figura 3.5 - Diagrama de blocos do amplificador de classe D.

Isto só é possível devido à estrutura utilizada por este amplificador (Figura 3.5) e graças ao andar de saída em potência que comuta entre níveis de amplificação positivos (V_{DD}) e negativos (V_{SS}) de modo a produzir um sinal constituído por pulsos. Este sinal reduz em grande parte a potencia dissipada uma vez que os transístores quando não estão a conduzir apresentam correntes nulas e V_{DS} baixos quando estão a conduzir, originado por isso valores baixos para $I_{DS} \times V_{DS}$ [7]. Uma vez que a maioria dos sinais áudio não são constituídos por pulsos rectangulares, um modulador terá de ser incluído no desenho do amplificador de modo a converter o sinal analógico num sinal de pulsos rectangulares. Por fim a utilização de um filtro entre o andar de saída em potência e o altifalante é necessário de modo a eliminar o ruído de quantificação criado pela modulação, minimizar a interferência electromagnética (EMI) e evitar submeter o altifalante a níveis de energia de alta-frequência demasiado elevados [7].

3.2.1 Modulador Sigma-Delta

Os amplificadores de classe D clássicos e mais usuais utilizam um pulse-width modulador (PWM) de forma a modular o sinal analógico que será introduzido no andar de saída em potência. A técnica de PWM é muito atractiva porque permite obter relações sinal-ruído (SNR) na ordem dos 100 dB's ou superior utilizando frequências de relógio baixas (por volta dos 400 kHz), limitando as perdas de potência na fase de comutação. Além disso muitos moduladores (PWM) são estáveis em quase todo o processo de modulação permitindo obter valores elevados de potência à saída antes de ocorrer sobrecarga. Por outro lado, a modulação com recurso a PWM's apresenta vários problemas. Em primeiro lugar este tipo de modulação adiciona distorção, e em segundo lugar, as harmónicas criadas pela modulação são responsáveis pelo aparecimento de Interferência electromagnética (EMI) na banda na no sinal de áudio [8].

Um modulador Sigma-Delta não apresenta este tipo de problemas. O facto do ruído de quantificação, e consequentemente a energia gerada, serem transportados para altas-frequências, e não concentrado em múltiplos da frequência de modulação como acontece com o PWM, possibilita que grande parte da EMI gerada seja retirada por acção do filtro passa-baixo. No entanto é necessário um ritmo de amostragem bastante superior aos valores do relógio do PWM. De modo a obter valores de SNR necessários para uma aplicação áudio é necessário ter rácios de sobre-amostragem superiores a 64. Com este tipo de modulador

podemos contornar o problema da distorção pois é fácil obter THD's na ordem 0.0016% [8] [9], muito diferente dos valores de 0.1% dos PWM.

Neste contexto, o modulador escolhido para a implementação do amplificador classe D foi o sigma-delta de um bit.

O princípio de funcionamento de um modulador sigma-delta é simples. O sinal analógico de entrada é integrado e quantificado, após o qual será realimentado na entrada permitindo calcular o erro da amostragem, quantificá-lo e compensá-lo [10]. É graças a isto que a quantização do sinal não necessita de ser muito precisa, pois à saída aparecerá uma sequência de bits representativa da média do valor analógico à entrada. A popularidade destes moduladores deve-se ao facto de simplificarem os circuitos de conversão A/D, nomeadamente na implementação dos filtros anti-aliasing e nos ganhos do amplificador. Além disso, normalmente dispensa-se a utilização de um sample-and-hold.

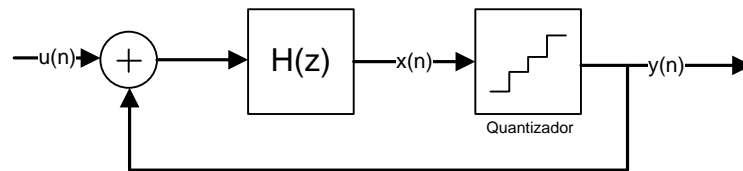


Figura 3.6 - Modelo linear do modulador sigma-delta

A sobre-amostragem ocorre quando temos um sinal à entrada que tem uma frequência máxima de valor f_0 mas no entanto a frequência de amostragem do sigma-delta é superior ao dobro do valor de f_0 ($f_s > 2f_0$), sendo a taxa de sobre-amostragem apresentada da seguinte forma:

$$OSR(Oversampling\ ratio) \equiv \frac{f_s}{2 \times f_0} \quad (3.1)$$

○ **Sigma-Delta de 1ªOrdem**

O modelo linear do sigma-delta de primeira ordem, representado na Figura 3.7, ajuda-nos a compreender a importância da realimentação. O sinal é integrado, quantificado, e depois reintroduzido no bloco somador onde irá ser subtraído ao valor inicial.

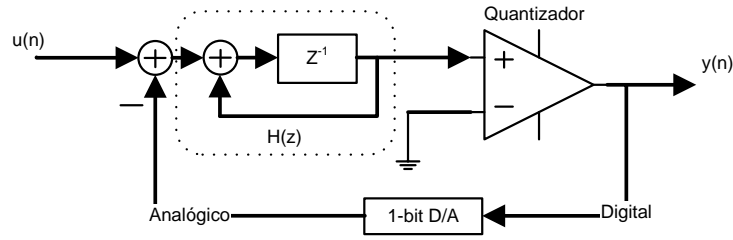


Figura 3.7 - Modulador sigma-delta de 1ª ordem

Esse erro tende para zero, uma vez que a diferença entre a entrada e a saída é praticamente um.

$$\frac{Vo}{Vi} = \frac{H}{1+H} \approx 1 \quad (3.2)$$

Se considerarmos um integrador discreto obtemos a função de transferência do sinal (SFT(z)), dada por:

$$H(z) = \frac{z^{-1}}{1-z^{-1}}, \text{ então temos } \frac{Vo}{Vi} = \frac{H(z)}{1+H(z)} = z^{-1} = SFT(z) \quad (3.3)$$

A relação sinal ruído de um sigma-delta de primeira ordem é por isso dado pela seguinte equação:

$$SNR = \frac{V_{LSB}^2}{12} \times \frac{\pi^2}{3} \times \left(\frac{1}{OSR} \right)^3 \quad (3.4)$$

Sendo que para um sinal sinusoidal de entrada, o seu valor máximo é dado por:

$$SNR_{max} = 6,02 \times N + 1,76 - 5,17 + 30 \times \log_{10} OSR \quad (3.5)$$

O sigma-delta de primeira ordem permite-nos melhorar a SNR em 9dB por cada duplicação da taxa de sobre-amostragem.

○ ***Sigma-Delta de 2ªOrdem***

Se olharmos para uma estrutura de um sigma-delta de segunda ordem, como a presente na Figura 3.8, obtemos a seguinte relação.

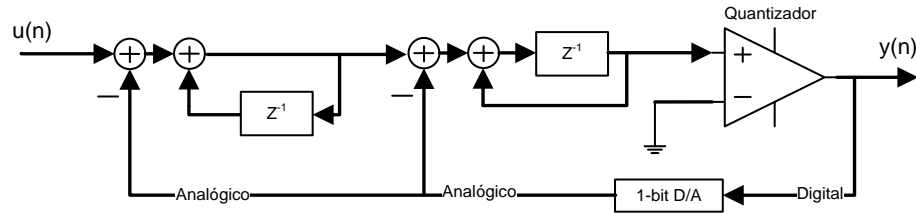


Figura 3.8 - Modulador sigma-delta de 2ª ordem

$$SNR = \frac{V_{LSB}^2}{12} \times \frac{\pi^4}{5} \times \left(\frac{1}{OSR} \right)^5 \quad (3.6)$$

Sendo o valor máximo possível para uma SNR dado por:

$$SNR_{max} = 6,02 \times N + 1,76 - 12,9 + 50 \times \log_{10} OSR \quad (3.7)$$

O sigma-delta de segunda ordem permite-nos melhorar a SNR em 15dB por cada duplicação da frequência de sobre-amostragem, ou seja, permite melhorar a SNR em 6 dB se compararmos com o de primeira ordem. Se observarmos o gráfico da Figura 3.9 é fácil compreender que aumentando a ordem do modulador é possível diminuir a relação OSR face um SNR pretendido. Por exemplo, se pretendemos obter uma modulação com um nível de SNR de 100 dB, é possível obtê-lo com um modulador de segunda ordem e uma OSR de 128. Com essa OSR e utilizando um sigma-delta de primeira ordem a SNR não chegaria aos 70 dB.

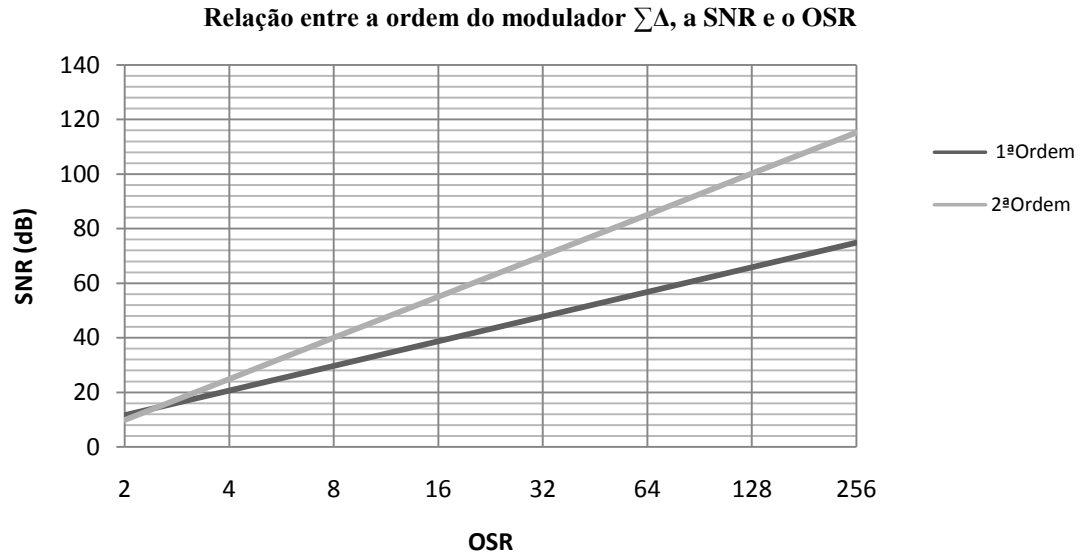


Figura 3.9 - Relação entre a SNR e a OSR face dois moduladores de ordem diferente

A implementação dos integradores pode ser igualmente realizada com recurso a circuitos contínuos no tempo. Na Figura 3.10 é possível observar a arquitectura a implementar, composto por dois integradores, um comparador e um bloco de amostragem responsável por determinar o ritmo da sequência gerada.

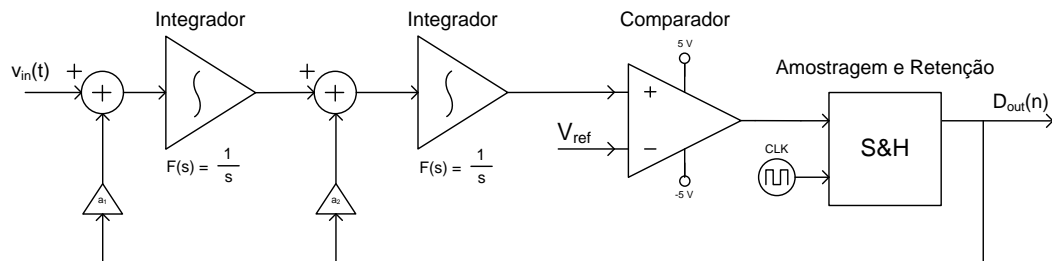


Figura 3.10 – Modulador sigma-delta contínuo de 2ª ordem

3.2.2 Andar de saída em potência

Existe duas topologias utilizadas para a implementação deste bloco. Uma topologia “half-bridge” e uma “full-bridge”, que não são mais que duas “half-bridge” interligadas numa ligação “bridge-tied load” (BTL). Uma das vantagens da utilização de BTL consiste no facto de dispensar a utilização de uma tensão de polarização negativa (V_{SS}), sendo esta ligada á massa (GND). Isto só é possível uma vez que esta topologia consegue debitar o dobro do valor do sinal de saída e o quádruplo da potência de saída da topologia “half-bridge” [7]. Por outro lado a utilização de um bloco com uma arquitectura BTL requer a utilização do dobro de transístores que o “half-bridge” o que poderá significar o aumento de perdas de potência fazendo diminuir a eficiência do amplificador.

Mais uma vez a simplicidade foi o factor determinante para a escolha da topológica “half-bridge” uma vez que neste caso, a não utilização de uma tensão de alimentação não é factor importante.

3.2.2.1. Configuração em “Half-bridge”

O funcionamento do amplificador é bastante simples. Como se pode observar na Figura 3.11, o amplificador consiste em dois transístores CMOS, um PMOS e um NMOS, ligados entre si pelo dreno. Na gate de cada um está um driver que será responsável por introduzir a corrente necessária à condução do transístor sendo estes os responsáveis pelo controlo do regime de funcionamento dos transístores. Quando a saída Q do modulador estiver no seu valor máximo o transístor NMOS irá saturar e a saída será igual a V_{SS} . Quando a saída Q do modulador estiver o seu valor mínimo, o transístor NMOS estará ao corte e o PMOS comutará para o regime de saturação garantindo por isso V_{DD} à saída do amplificador. Este comportamento irá originar uma saída alternada entre V_{DD} e V_{SS} e invertida em relação à saída do modulador.

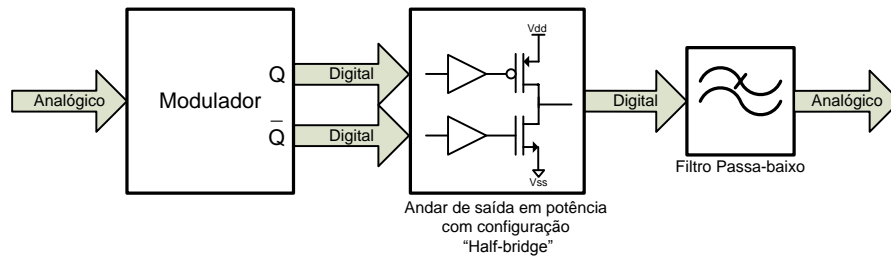


Figura 3.11 - Amplificador de classe D com andar de saída em topologia "Half-bridge"

Um dos aspectos a ter em consideração é tentar evitar que os dois transístores fiquem a conduzir simultaneamente, dado que se ambos estiverem em condução ocorre um curto-circuito entre V_{DD} e V_{SS} o que origina um aumento significativo da corrente nos transístores levando à sua destruição. Devido a isso, a sincronização é um factor muito importante neste processo, qualquer erro, seja atraso ou tempos de resposta lentos, por parte dos transístores afectará a eficiência e a qualidade áudio. Outro factor que degradará a qualidade do sinal áudio são os tempos mortos que irão ocorrer. Estes tempos são gerados quando ambos os transístores estão ao corte, causando distorção no sinal e diminuindo a performance do amplificador. Isto é um preço a pagar para evitar que ambos estejam a conduzir. Face a isto, o que se pretende dos transístores é que transitem o mais rápido possível de modo a minimizar os tempos mortos, evitando colocar em risco a integridade do amplificador.

3.2.2.2. Drivers

De modo a garantir a rapidez de comutação do amplificador, neste caso entre 1 MHz e 2 MHz, e ao mesmo tempo reduzir os tempos mortos de funcionamento, é necessário utilizar dois drivers que serão responsáveis pela comutação dos MOSFET's do andar de saída. O problema destes MOSFET's quando funcionam a ritmos elevados reside principalmente no tempo que demoram a ficar ao corte. Isto deve-se ao facto de existirem capacidades parasitas elevadas na gate que demoram algum tempo a descarregar após o sinal presente na gate ser retirado. Foi por isso utilizado dois drivers, representados na Figura 3.12, que serão responsáveis pela diminuição dos tempos de resposta dos MOSFET's.

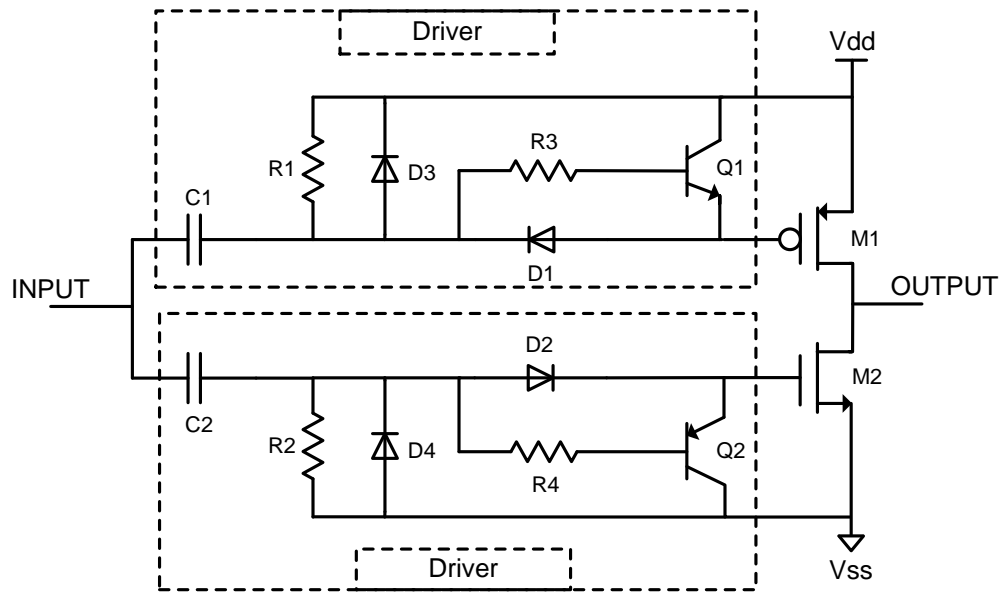


Figura 3.12 - Drivers do amplificador de classe D [11]

Essa diminuição é conseguida ligando a gate à source dos transístores MOSFET quando estes transitam para o corte. Através dessa ligação as capacidades parasitas presentes entre a gate e a source irão descarregar mais rapidamente aumentando por isso a resposta do amplificador de comutação e permitindo amplificar sinais com ritmos superiores.

Se tomarmos como exemplo só o driver do NMOS, podemos observar que quando o sinal proveniente da entrada é positivo, o díodo D2 irá conduzir e consequentemente “ligará” o transístor NMOS. Quando a entrada transitar para um valor negativo, o transístor Q2 começará a conduzir ligando a gate do NMOS à sua source e por isso descarregará as capacidades parasitas do NMOS (C_{GS}) de forma mais rápida [11]. O driver do transístor PMOS tem um comportamento simétrico ao do NMOS garantindo os mesmos resultado que o descrito.

3.2.3 Filtro Passa-Baixo

A recuperação do sinal áudio original (amplificado) é obtida na saída por meio de filtragem passa-baixo. Um filtro passa-baixo passivo LC (Figura 3.13) é o mais utilizado para evitar perdas significativas de potência nos elementos que constituem o filtro, tentando preservar a eficiência energética todo o sistema [8].

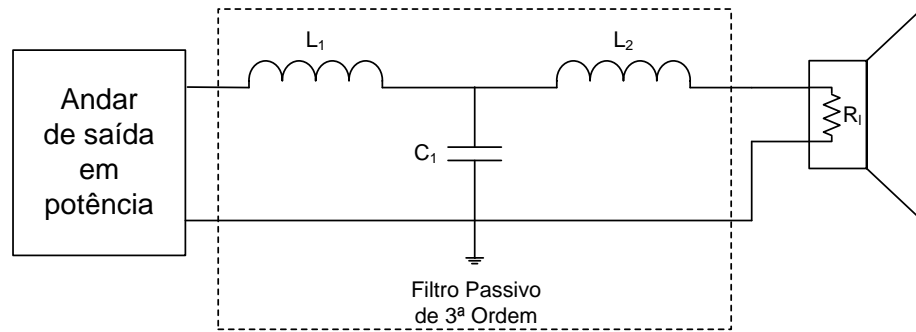


Figura 3.13 - Filtro LC de 3ª Ordem

O filtro apresentado na Figura 3.13 é composto por duas bobines e um condensador, sendo a equação de transferência do filtro apresentada na Equação 3.8.

$$H(s) \approx \frac{v_0}{v_i} = \frac{1}{s^3 \frac{L_1 L_2 C_1}{R_l} + s^2 L_1 C_1 + s \frac{L_1 + L_2}{R_l} + 1} \quad (3.8)$$

O facto de se tratar de um filtro passa-baixo de 3ª ordem, significa que após a frequência de corte irá apresentar uma atenuação de 60 dB por cada década. Esse comportamento é observado na Figura 3.14.

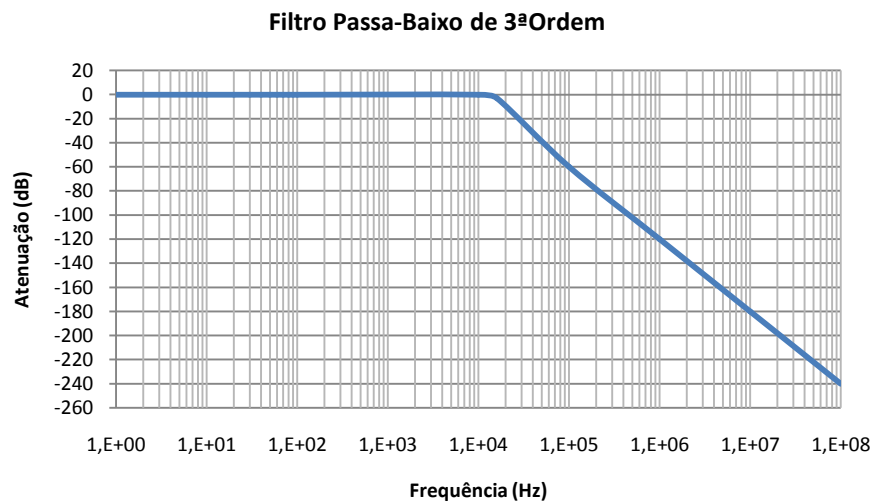


Figura 3.14 - Diagrama de bode de um filtro passa-baixo de 3ª ordem

À saída do filtro será ligado o altifalante, sendo que, para uma boa qualidade e um bom emparelhamento, o altifalante terá de ser escolhido de acordo com o filtro. Na Tabela 2 temos

alguns valores para os componentes do filtro, se consideramos um filtro de segunda ordem com aproximação de Butterworth e com frequência de corte perto dos 40kHz [7].

Bobine L (μH)	Condensador C (μF)	Resistência do altifalante (Ω)	Banda -3dB (kHz)
10	1.2	4	50
15	1	6	41
22	0.68	8	41

Tabela 2 - Valores típicos de componentes L e C [7]

3.3 Transmissão ultra wideband

Uma vez já estudada a modulação e amplificação do sinal, é necessário determinar qual a melhor forma de o transmitir e recuperar. Para tal foram implementados dois módulos, um emissor e outro receptor, que serão responsáveis pela transmissão e recuperação do sinal a transmitir.

3.3.1 Estrutura do Emissor

Para o desenvolvimento da arquitectura mais adequada tem de se ter em conta alguns factores. Com o sinal já no seu formato digital é agora necessário convertê-lo numa sequência de impulsos de forma a transmitir o sinal através da antena. Sendo esse o principal desafio foram estudadas variadas formas de o fazer, seja a nível da tecnologia como da codificação. No fim optou-se pela implementação de um gerador de impulsos recorrendo apenas a lógica digital discreta [12].

A arquitectura do emissor está representada na Figura 3.15, e como se pode observar, o sinal digital será posteriormente tratado de modo a poder ser introduzido no gerador de impulsos. O gerador irá produzir os impulsos que serão injectados na antena e transmitidos.

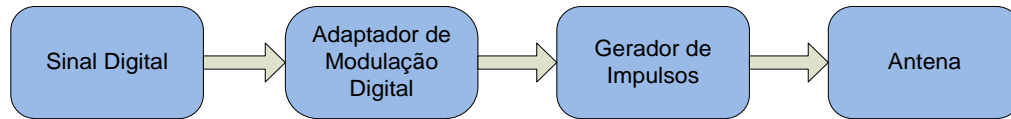


Figura 3.15 - Arquitectura do emissor

3.3.1.1. Adaptador de Modulação Digital

Como já fora dito, para digitalização do sinal de áudio foi utilizado um modulador sigma-delta, modulador esse que será responsável por gerar o bitstream que o emissor terá de transmitir. Esse bitstream terá de ser trabalhado de modo a poder ser introduzido no gerador de impulsos. Para tal recorreu-se à utilização de uma porta lógica AND com o relógio utilizado no sigma-delta, tal como se pode observar na Figura 3.16.

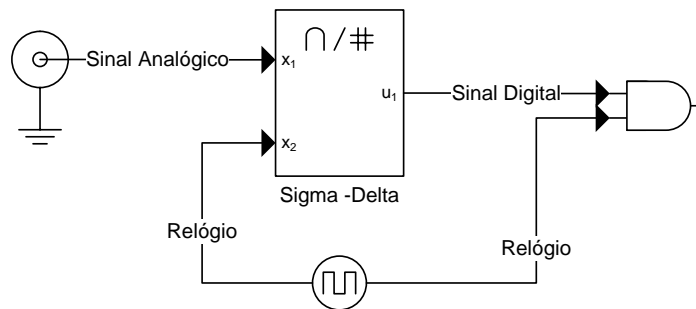


Figura 3.16 - Processo de tratamento digital

O sinal proveniente do sigma-delta tem o formato presente na Figura 3.17, sendo que para ser introduzido no gerador de impulsos é necessário que apresente um duty-cycle inferior a 50%. Caso o sinal introduzido no gerador não apresente o respectivo duty-cycle, os pulsos gerados não serão representativos dos bits que queremos transmitir, havendo por isso perda de informação. Este comportamento só será mais evidente à medida que o funcionamento do gerador for explicado.

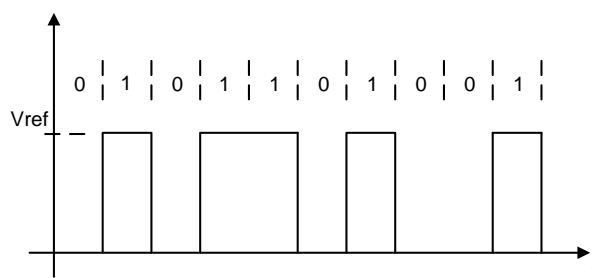


Figura 3.17 - Modulação sigma-delta

Como se pode ver na Figura 3.16, o sinal proveniente do sigma-delta é introduzido na porta lógica AND juntamente com o sinal de relógio que fornece igualmente o sigma-delta. Sabendo que a porta lógica AND tem um determinado comportamento e considerando que a saída do sigma-delta tem um atraso δ relativamente ao sinal de relógio presente na Figura 3.18, a sequência digital resultante deste processo é a desejada (Figura 3.19) e será introduzida no gerador de impulsos.

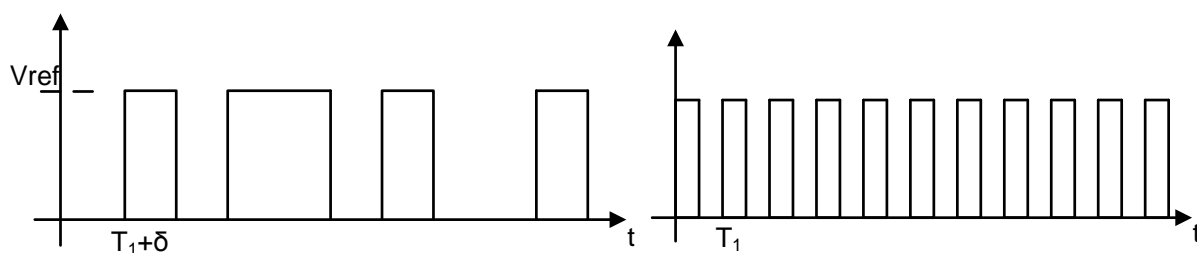


Figura 3.18 - Transmissão sigma-delta e sinal de relógio

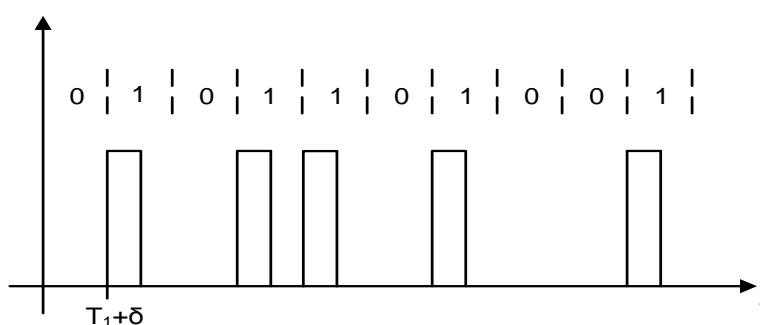


Figura 3.19 - Sequência final do processo adaptação digital

3.3.1.2. Gerador de impulsos

Uma vez definida a sequência digital representativa do sinal analógico, passamos à fase de geração dos impulsos que representaram a sequência de bits e que uma vez introduzidos na antena dão origem aos impulsos de UWB. Os impulsos são resultado de atrasos nas operações lógicas que constituem o gerador. Na Figura 3.20 podemos observar a estrutura do gerador.

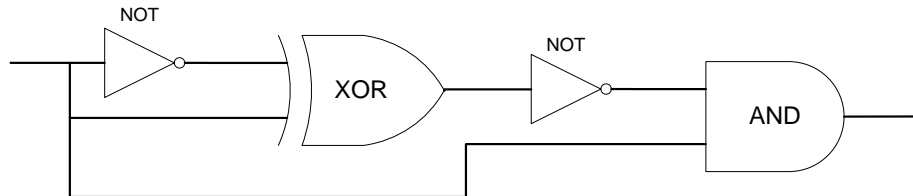


Figura 3.20 - Gerador de impulsos

O sinal uma vez introduzido na entrada do gerador é invertido para ser trabalhado pelo XOR juntamente com o sinal original. O inversor inicial além de inverter o sinal de entrada é o responsável pela duração do impulso final, uma vez que essa duração será igual ao atraso introduzido por este inversor.

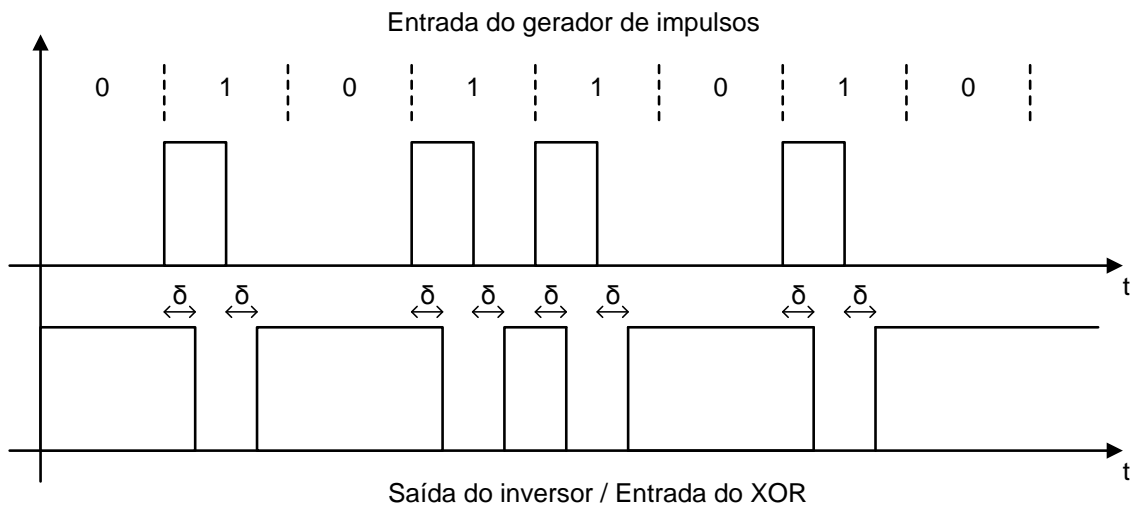


Figura 3.21 - Entradas do XOR

Como se pode observar na Figura 3.21, as entradas do XOR além de invertidas têm um atraso de δ proveniente do inversor. Este atraso do sinal de entrada invertido irá gerar um impulso de duração δ com a ajuda do sinal original e da porta lógica XOR. A Figura 3.22 ajudar-nos-á a compreender como será gerado esse impulso.

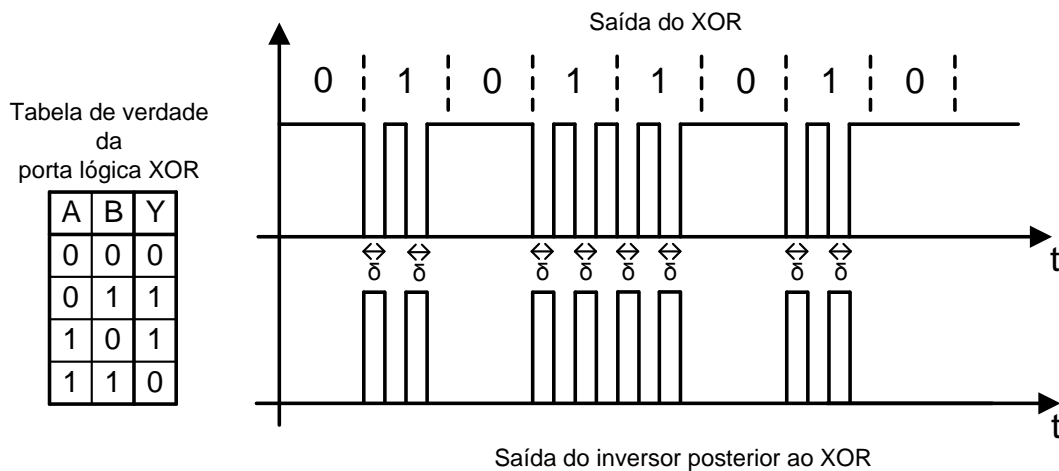


Figura 3.22 - Saída do XOR e do segundo inversor

Como se pode observar na Figura 3.22, à saída do inversor obtemos uma codificação em que por cada bit positivo da sequência gerada pelo sigma-delta obtivemos dois bits de duração igual a δ . Uma vez que o pretendido é a geração de um impulso por cada bit de valor lógico 1 criando assim uma codificação OOSK, ainda falta eliminar um dos bits obtidos. Para isso recorreu-se a uma porta lógica AND.

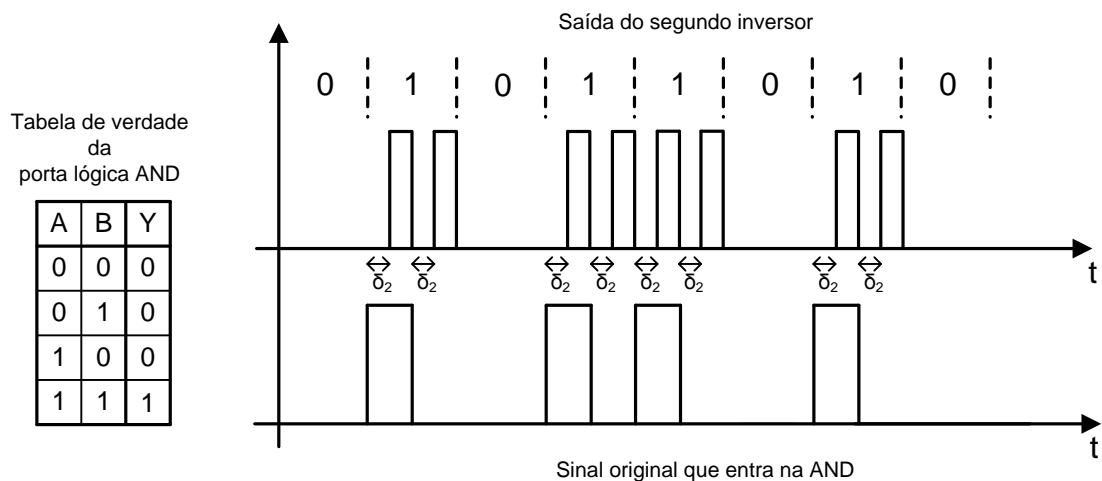


Figura 3.23 - Entradas da porta lógica AND

Pela análise da Figura 3.24 é fácil compreender que o sinal proveniente da porta AND terá apenas um impulso por cada bit de valor 1. O atraso representado por δ_2 é a soma dos atrasos gerados pelo XOR e pelo segundo inversor.

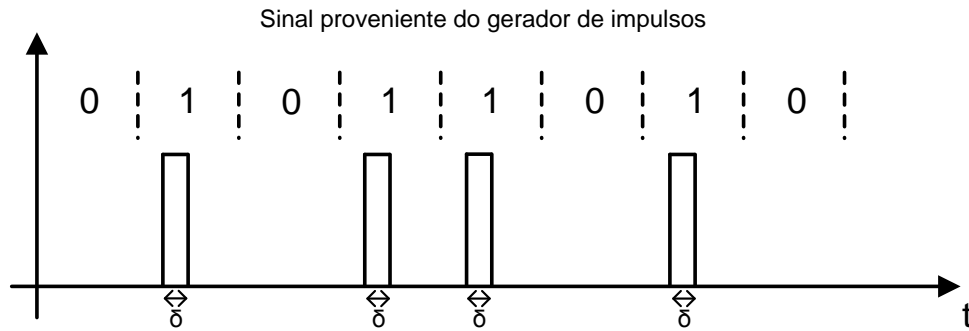


Figura 3.24 - Sinal proveniente do gerador de impulsos

São estes os impulsos que irão ser introduzidos na antena de modo a gerar os impulsos gaussianos da transmissão UWB. Se conseguirmos controlar os diferentes atrasos da lógica utilizada, conseguimos criar impulsos de maior ou menor duração que se irá reflectir mais tarde na largura de banda ocupada pelos impulsos gaussianos.

3.3.2 Estrutura do Receptor

Para desenvolver o receptor foi utilizado o modelo típico de uma transmissão IR-UWB apresentado na Figura 3.25. Como se pode observar o sinal é captado através da antena, é transformado de forma a não apresentar valores de amplitude negativos, para possibilitar que este seja integrado por acção de um filtro ou de outro tipo de dispositivo de integração. O resultante da integração será comparado com uma tensão de referência que se considere adequada na tentativa de eliminar algum ruído que será integrado juntamente com o sinal, permitindo recuperar o sinal transmitido com maior fidelidade.

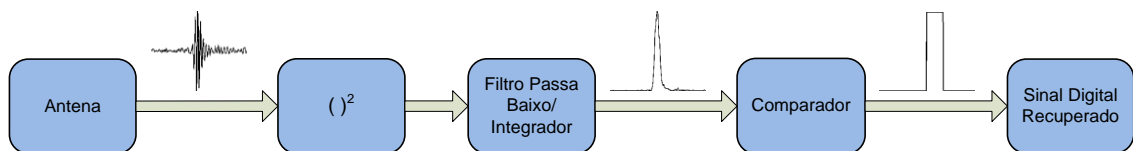


Figura 3.25 - Modelo LDR IR-UWB [10]

Este modelo assenta numa estrutura de recepção não coerente já que não necessita de sincronismo de transmissão de radiofrequência entre o receptor e o emissor, logo, o receptor terá de reagir sempre que detectar um determinado nível de energia e não saberá quando

ocorrerá o próximo. Pretende-se, deste modo, simplificar a arquitectura do receptor, evitando a utilização de dispositivos como misturadores (MIXER) ou osciladores controlados em tensão (VCO).

A arquitectura proposta é similar ao modelo da Figura 3.25 e está representada na Figura 3.26. Como se pode observar na Figura 3.26, o receptor irá ser constituído por uma antena, um amplificador de baixo ruído, um bloco que terá o propósito de detectar pulsos, e um bloco final responsável pelos ajustes finais no sinal recebido, nomeadamente na conversão do sinal recebido no bitstream inicialmente modulado.

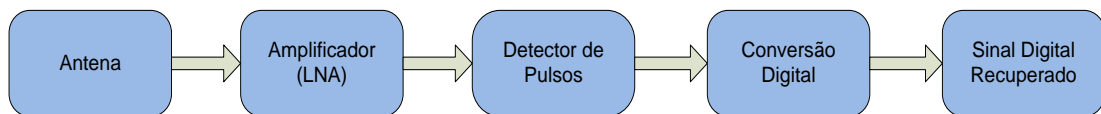


Figura 3.26 - Arquitectura do receptor

3.3.2.1. Amplificador de baixo ruído (LNA)

Um LNA é normalmente indispensável quando se trata de sinais UWB, uma vez que a potência transmitida, e consequentemente a potência do sinal recebida, são bastante reduzidas. É devido a estas condições de recepção que a implementação do LNA tem de ser realizada com muito cuidado, com a principal atenção para o potencial ruído que o LNA poderá adicionar ao sinal. Esse ruído terá de ser o mais reduzido possível. Além da principal preocupação no desenho do LNA, existem outros dois parâmetros que são necessários considerar, o ganho e o comportamento ao longo da banda do sinal que se pretende amplificar. Uma vez que se trata de um sinal UWB, o LNA terá de apresentar todos esses factores, ao longo de uma banda muito extensa, o que poderá dificultar bastante a implementação deste bloco.

Não nos podemos esquecer também da importância do consumo de energia. Se pretendemos obter um receptor de baixo consumo energético, o LNA não poderá ter um consumo elevado uma vez que este módulo é dos que maior energia consome no receptor.

3.3.2.2. Detector de Pulsos

Existe dois métodos possíveis para detecção de pulsos. Um dos métodos é através da detecção da energia dos pulsos recebidos, o outro é utilizando um multivibrador monoestável, sendo os impulsos recebidos responsáveis pelo disparo do monoestável, originando desta forma a regeneração dos pulsos.

Para detecção dos impulsos através da sua energia é usual utilizar um integrador e um comparador (Figura 3.27). O integrador é responsável pela acumulação de energia para possibilitar a detecção por parte do comparador. O comparador irá comparar o sinal integrado com um valor previamente assumido como sendo o valor mínimo de energia de um sinal. Só desse modo é possível diferenciar a energia do sinal, da energia introduzida por ruído.

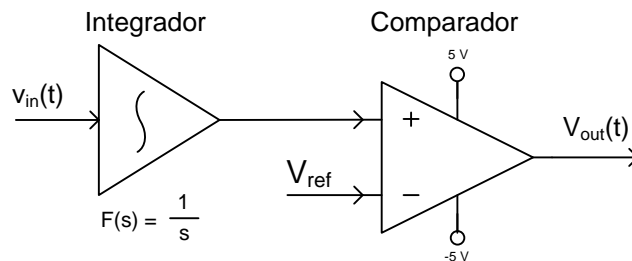


Figura 3.27 - Detector de pulsos com recurso a integrador

Através da utilização de um multivibrador monoestável é igualmente possível a detecção dos pulsos, sendo que, neste caso os pulsos serão responsáveis pelo disparo do monoestável. A duração dos pulsos regenerados é controlada pelo condensador que se pode observar na Figura 3.28.

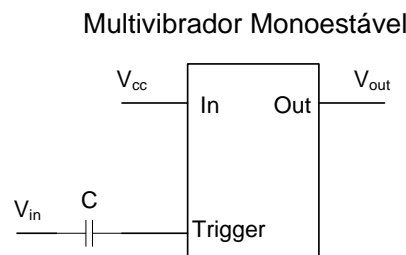


Figura 3.28 - Detector de pulsos com recurso a um monoestável

3.3.2.3. Recuperação do bitstream sigma-delta

A recuperação do bitstream sigma-delta ($\Sigma\Delta$), obtido a partir da sequência de pulsos regenerada, é baseada num simples circuito de amostragem e retenção (S&H). Este processo pode ser efectuado com recurso a um flip-flop, amostrando o sinal e recuperando a modulação original, e o seu funcionamento pode ser observado na Figura 3.29.

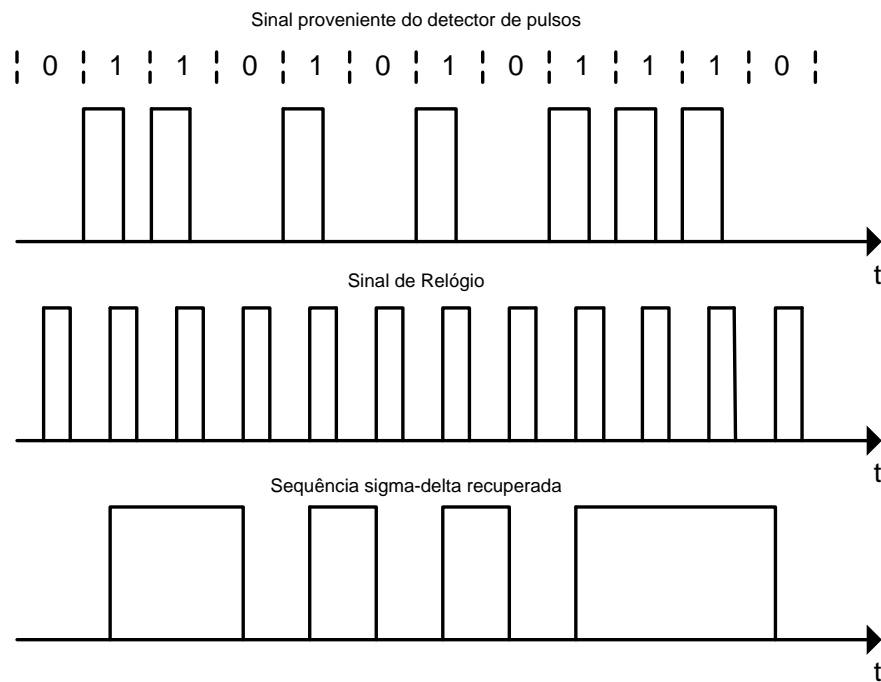


Figura 3.29 - Análise do funcionamento da conversão digital

3.3.3 Antena

Dado que os sinais UWB utilizados neste projecto não apresentam uma portadora, ao contrário de outras tecnologias, a antena não pode ser optimizada à frequência central do sinal, deverá apresentar um comportamento semelhante em toda a banda do sinal UWB. Outros factores a ter em consideração, sendo estes comuns a qualquer tipo de antena, são a eficiência da antena, os problemas de dispersão de sinal e a adaptação, sendo que neste caso não é possível ignorar outro aspecto, as dimensões físicas da antena.

Analisando todos estes factores, podemos considerar alguns formatos de antena como sendo os mais adequados para a transmissão de sinais UWB. Entre eles estão as antenas dipolo, em anel, ou de microstrip.

As antenas dipolo são as mais simples de analisar e de construir, sendo por isso as mais populares em sistemas de curto alcance. Apesar de apresentarem uma largura de banda bastante razoável, têm problemas de eficiência e no ajuste da terminação. Na Figura 3.30 é possível observar o modelo de uma antena dipolo de comprimento $\lambda/2$.

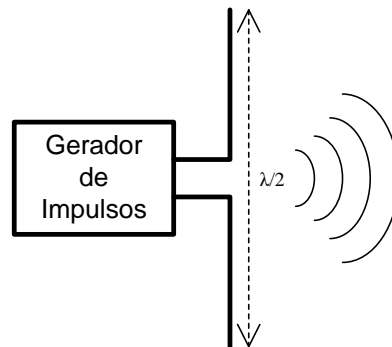


Figura 3.30 - Modelo da antena dipolo

Foi efectuada uma simulação, com recurso a um simulador de antenas (EZNEC v4.0), de uma antena dipolo em cobre adaptada a 50 ohm's, com comprimento de $\lambda/2$ (30 cm) e uma frequência de ressonância de 500 MHz. A estrutura da antena introduzida no simulador está representada na Figura 3.31.

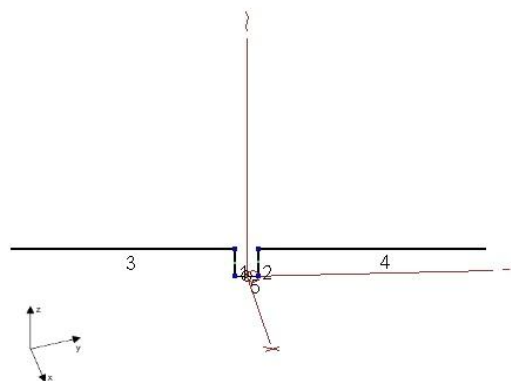


Figura 3.31 - Antena dipolo simulada

Na simulação deste modelo, obteve-se os respectivos diagramas de radiação presentes na Figura 3.32 e Figura 3.33.

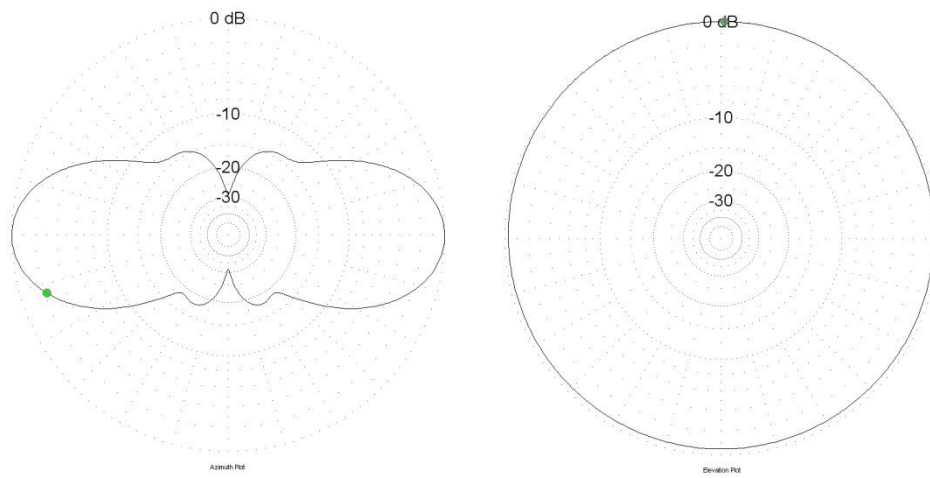


Figura 3.32 - Diagramas de radiação 2D, vista de azimuth e de elevação

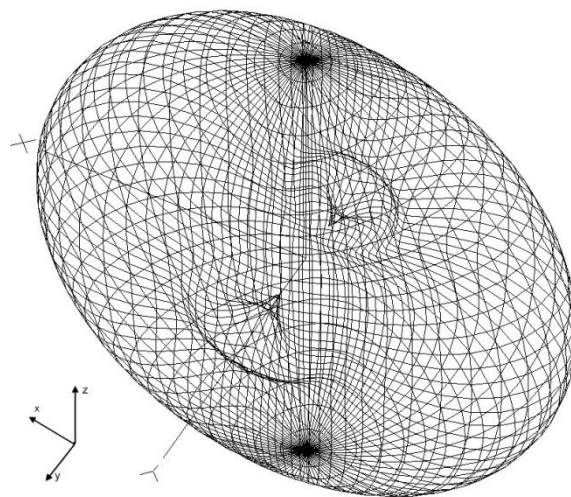


Figura 3.33 - Diagrama de radiação

Capítulo 4 – Simulação do sistema

4.1 Simulação do amplificador de classe D

Para analisar o funcionamento do amplificador classe D descrito no capítulo anterior, recorreu-se à ferramenta Simulink do programa Matlab.

De modo a estudar o sistema apresentado na Figura 3.5, foram implementados três blocos; um bloco representativo de um sigma-delta de 2ª ordem, um bloco que replicará o comportamento do andar de saída em potência, e por fim, um filtro passa-baixo de 3ª ordem. A simulação será analisada com recurso a três blocos de análise espectral de potência e alguns gráficos temporais, como se pode observar na Figura 4.1. É possível constatar através da figura, que o sigma-delta implementado é um sigma-delta discreto, no entanto, posteriormente será efectuada uma análise com recurso a um sigma-delta com integradores contínuos.

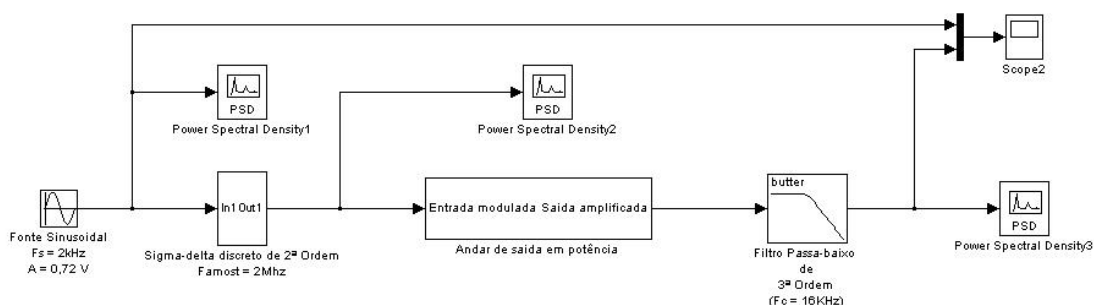


Figura 4.1 - Amplificador classe D com modulador sigma-delta discreto

O sigma-delta representado na Figura 4.1 é constituído pelos blocos descritos na Figura 4.2. Ao observar os dois blocos de integração, assim como as duas realimentações, podemos rapidamente confirmar que se trata de um sigma-delta discreto de segunda ordem, e pelo facto de o quantificador estar representado por um bloco de “Sign”, que apresenta apenas um nível de comparação, constata-se que se trata de um sigma-delta de 1 bit. O último bloco, de ganho, serve para regular o valor de V_{ref} , responsável pela amplitude do sinal modulado gerado, que neste caso será entre 1 V e -1 V uma vez que o bloco tem um ganho igual a 1. Este bloco é uma representação do modelo teórico já descrito na Figura 3.8.

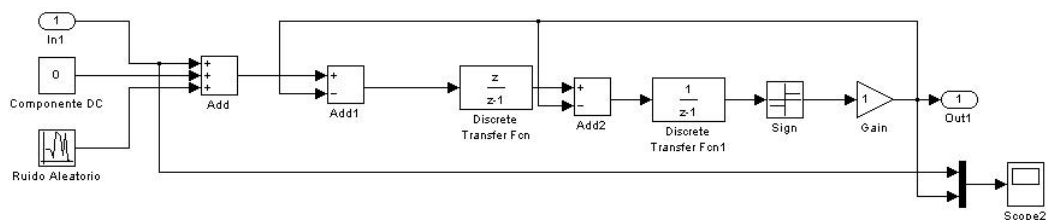


Figura 4.2 - Sigma-delta discreto

O andar de saída em potência, representado na Figura 4.3, foi implementado com recurso a dois interruptores que obrigam o sinal a comutar entre 5 V e -5 V de acordo com o comportamento já descrito anteriormente. Uma vez que se trata de um ambiente de simulação ideal, e todos os componentes são ideais, não foi possível simular os “tempos mortos” ou os perigos de simultaneidade na gate que destroem as performances do amplificador.

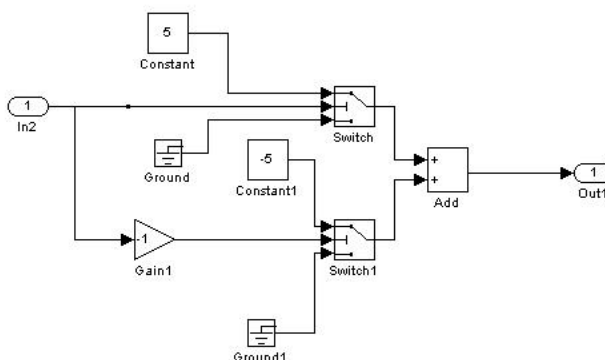


Figura 4.3 – Andar de saída em potência

Por fim, o filtro passa-baixo é um filtro com uma aproximação de butterworth, de 3ª ordem com uma frequência de corte de 16 kHz ($f_C = 16$ kHz).

O sinal utilizado para simular o comportamento do sistema foi uma sinusóide com uma frequência de 2 kHz e uma amplitude de 0.72 V.

Uma vez introduzido o respectivo sinal no modulador, só nos resta observar a saída do modulador, e fazer a respectiva análise de potência espectral e distorção. Em relação à visualização temporal, podemos observar pela Figura 4.4, que a sinusóide é realmente modulada através da densidade de “1” que depende do valor instantâneo apresentado pelo sinal sinusoidal à entrada.

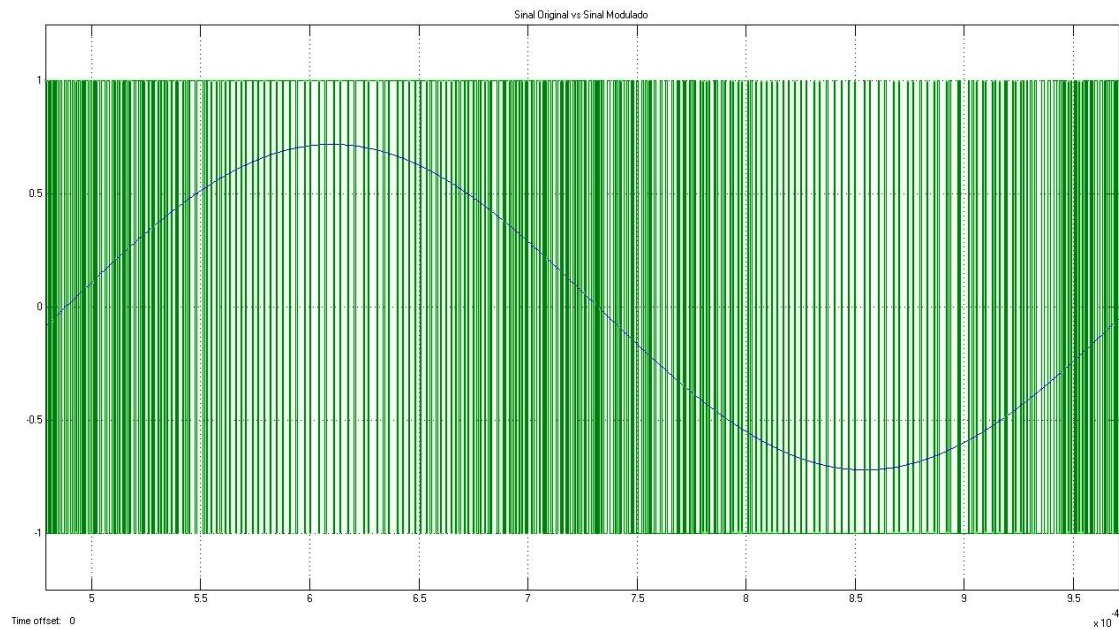


Figura 4.4 - Sinal original e respectiva modulação sigma-delta

A análise espectral pode ser observada na Figura 4.5, análise essa que foi realizada através de uma análise discreta de Fourier utilizando uma janela de Hanning de onde se fez igualmente o cálculo da relação SNDR (relação sinal-ruído mais distorção harmónica).

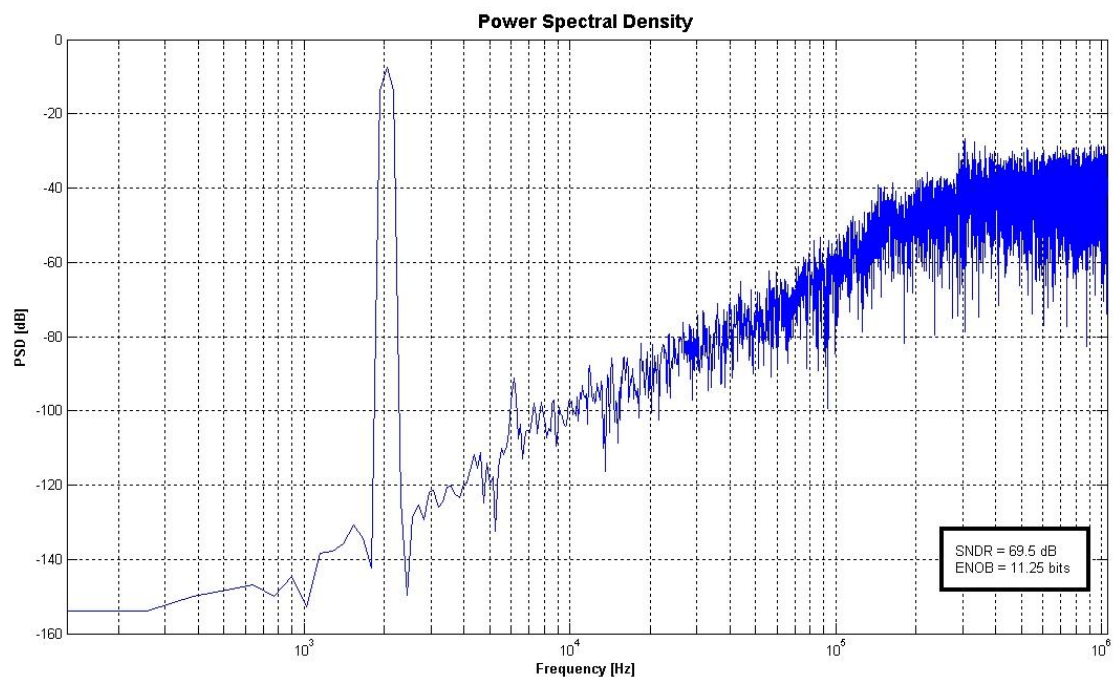


Figura 4.5 - Análise espectral à saída do sigma-delta

Podemos observar claramente o sinal de entrada com 2 kHz, assim como o ruído gerado na modulação. Para melhor percebermos a origem do ruído, e para se constatar que a potência

do sinal não sofre alteração nos 2 kHz, foi igualmente efectuada uma análise deste tipo na fonte sinusoidal (Figura 4.6).

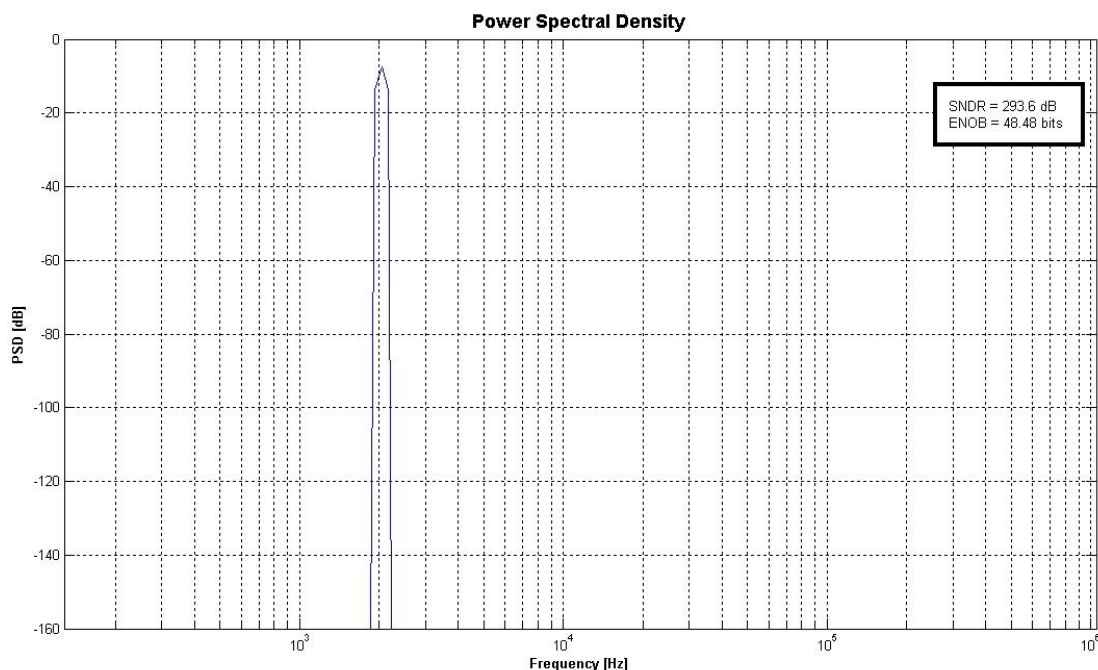


Figura 4.6 - Análise espectral à fonte sinusoidal

Com esta análise é possível observar que a modulação efectuada não afecta o sinal na banda base uma vez que o ruído de quantificação gerado é transportado para frequências mais elevadas que a do sinal. Podemos observar na análise da Figura 4.5 que a SNDR obtida é de 69,5 dB e a ENOB é de 11,25 bits. Sendo a THD calculada através da Equação 4.1, podemos, com recurso ao Matlab calcular a THD do sinal obtido.

$$THD = \frac{\sum \text{Potência das harmonicas}}{\text{Potência da frequência fundamental}} = -74.19 \text{ dB} \quad (4.1)$$

Tendo a THD calculada e sabendo que a SNR pode ser obtida a partir da SNDR, podemos calcular a SNR do sinal modulado.

$$SNR = \frac{P_S}{P_N} \equiv SNR_{dB} = 10 \times \log_{10} SNR \quad (4.2)$$

$$SNDR_{dB} = 10 \times \log_{10} \left(\frac{P_S}{P_N + P_{THD}} \right) \quad (4.3)$$

Através da SNDR retira-se o valor da potência de ruído (P_N) para se poder calcular a SNR.

$$P_N = 10 \times \log_{10} \left(\frac{\frac{P_S - P_{THD} \times SNDR}{SNDR}}{1mW} \right) = -47,28 \text{ dBm} \quad (4.4)$$

Uma vez obtida a potência de ruído já é possível determinar a SNR.

$$SNR_{dB} = 10 \times \log_{10} \left(\frac{P_S}{P_N} \right) = 69,65 \text{ dB} \quad (4.5)$$

O sinal modulado irá ser recuperado pelo filtro passa-baixo. Através da Figura 4.7 podemos ver a análise espectral efectuada à saída do filtro, e na Figura 4.8 pode-se comparar a onda sinusoidal inicial com a recuperada após ser modulada, amplificada e recuperada pelo filtro.

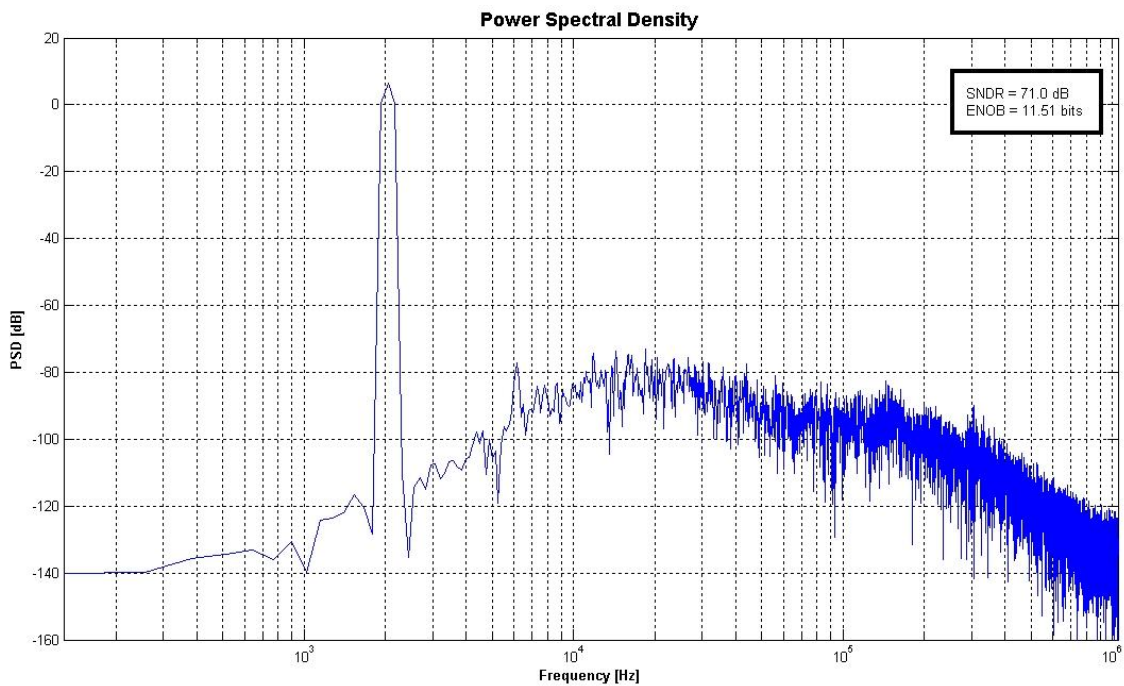


Figura 4.7 - Análise espectral à saída do filtro passa-baixo

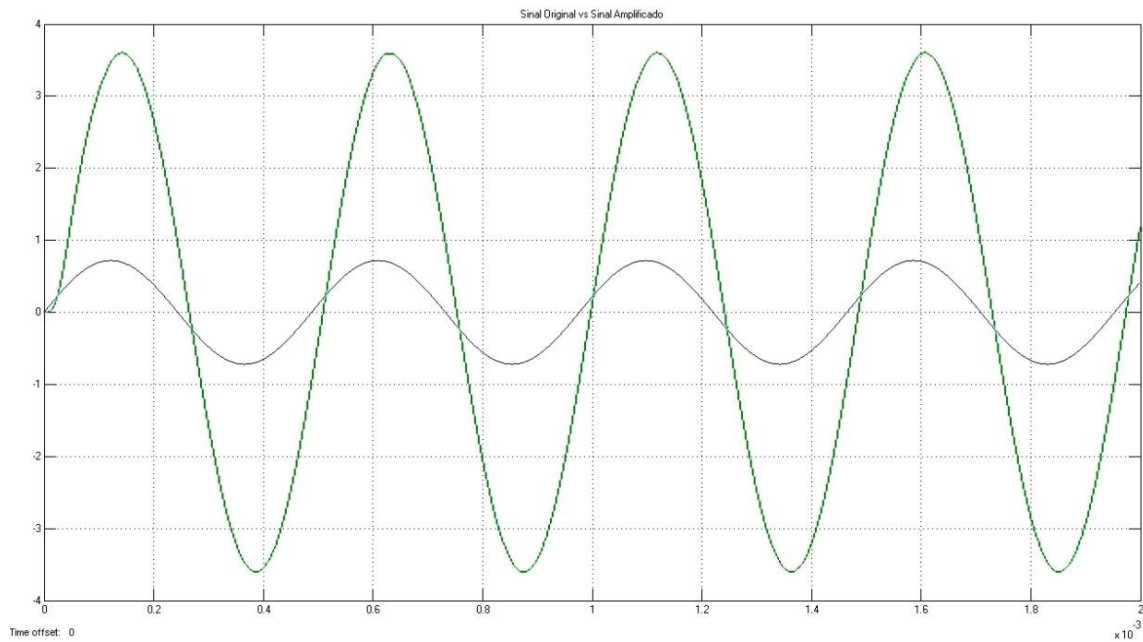


Figura 4.8 - Comparação entre o sinal original e o sinal recuperado após modulado e amplificado.

É possível observar o sinal a ser filtrado na Figura 4.7 e a respectiva SNDR. Através da mesma relação utilizada para calcular a SNR à saída do sigma-delta, podemos igualmente calcular a SNR à saída do filtro.

$$SNR_{dB} = 71,18 \text{ dB} \quad (4.6)$$

Tal como aconteceu no capítulo anterior, aquando do estudo dos moduladores sigma delta, é igualmente interessante simular o comportamento do sistema quanto se considera um modulador contínuo de segunda ordem. Para tal, e como se pode observar na Figura 4.9, todos os parâmetros anteriormente utilizados foram mantidos, mudando apenas a estrutura do modulador.

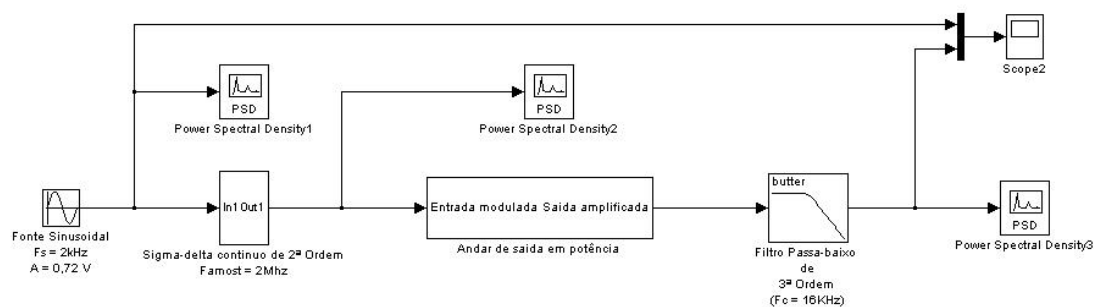


Figura 4.9 - Amplificador classe D com modulador sigma-delta contínuo

A estrutura do modulador contínuo, representada na Figura 4.10, é constituída por dois integradores contínuos, um bloco de “sign” responsável por simular o funcionamento do comparador, e os vários blocos de coeficientes.

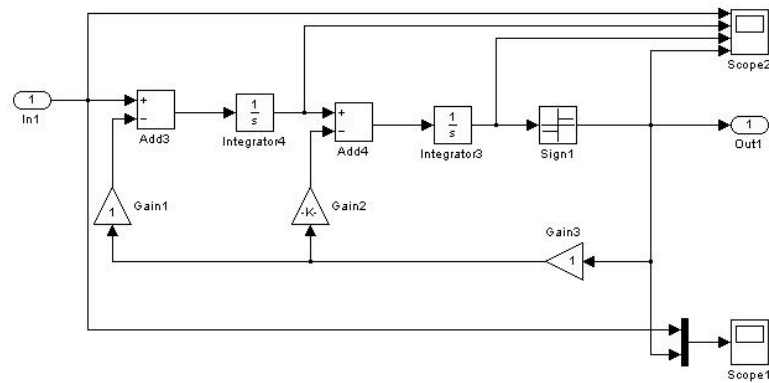


Figura 4.10 - Sigma-delta contínuo de segunda ordem

Na Figura 4.11 é possível observar o sinal original e a respectiva modulação. É facilmente observável que a modulação simulada através do modulador de integradores contínuos é ligeiramente diferente que a reproduzida pelo modulador discreto.

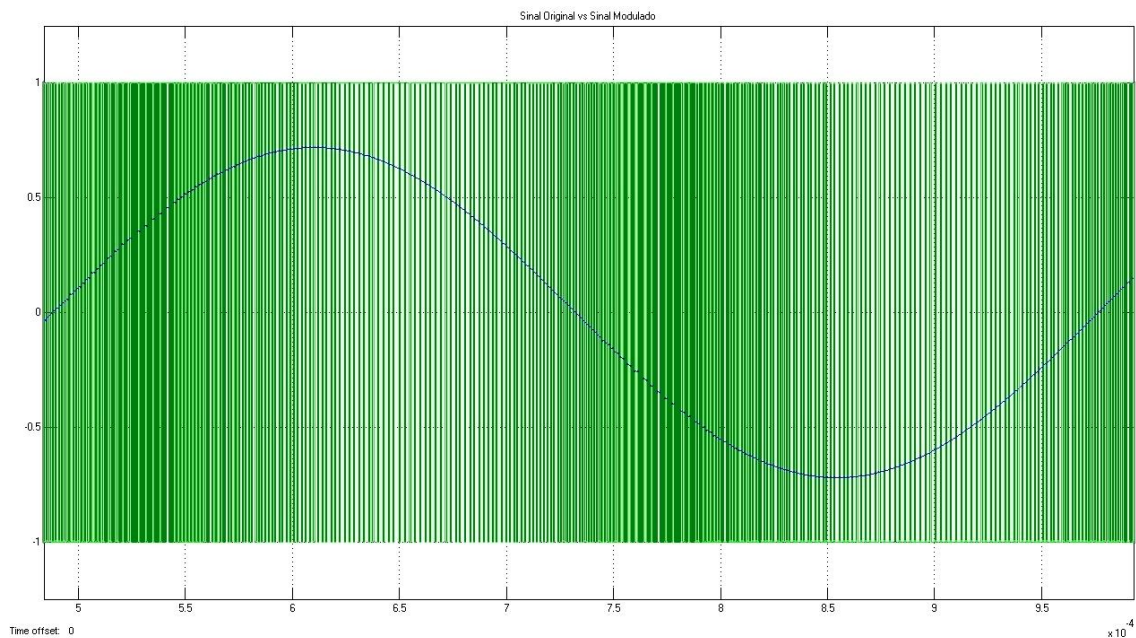


Figura 4.11 - Sinal original e sinal modulado

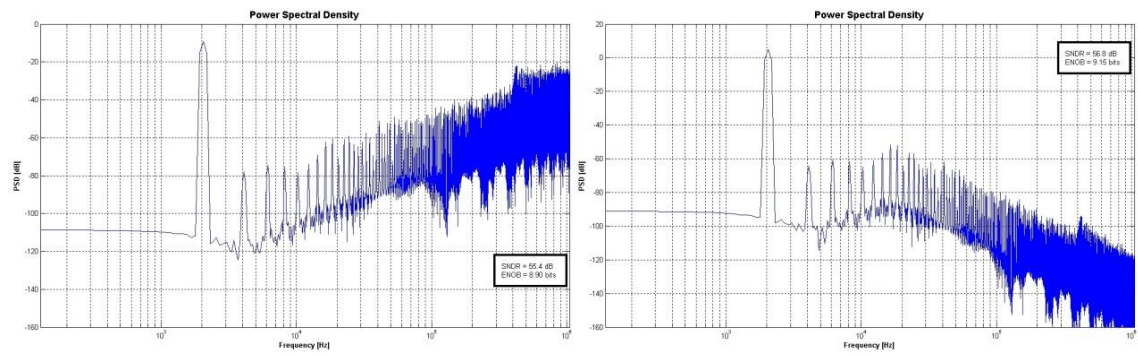


Figura 4.12 - Análise espectral do sigma-delta contínuo

Ponto de análise	Sigma Delta	Após filtro
THD	-61.70 dB	-69.05 dB
P_N	$-35,00 \text{ dBm}$	$-22,04 \text{ dBm}$
SNR_{dB}	$55,89 \text{ dB}$	$56,92 \text{ dB}$

Tabela 3 – Características do sinal em dois pontos de análise

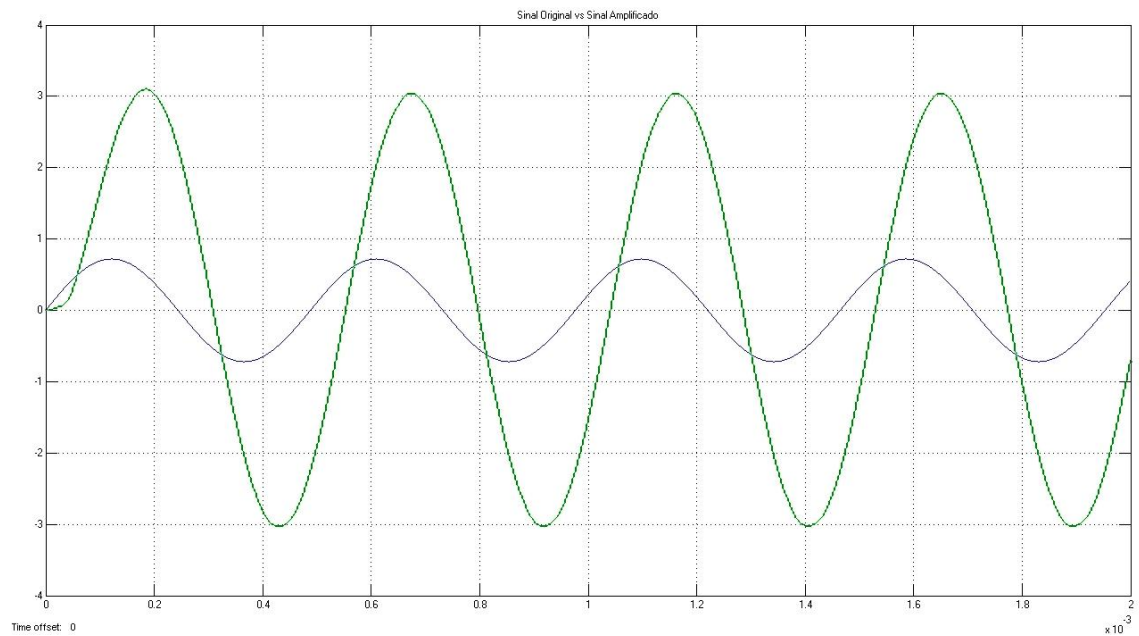


Figura 4.13 - Comparação entre o sinal original e o sinal amplificado

4.2 Simulação global do sistema

De modo a simular todo o sistema, e para melhor compreensão do seu funcionamento, foram considerados três blocos. Como se pode observar na Figura 4.14, subdividiu-se o sistema num bloco emissor, um bloco que simulará o canal de comunicação e um bloco receptor.

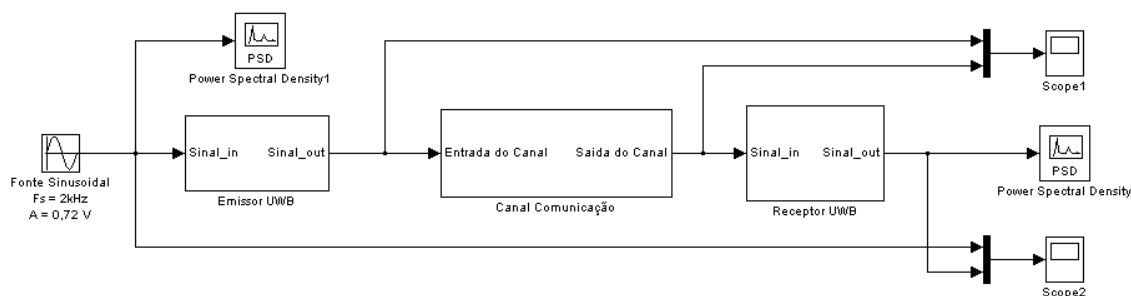


Figura 4.14 - Simulação da arquitectura de transmissão UWB

Em primeiro lugar, vamos considerar o bloco emissor. Este bloco, representado na Figura 4.15, será responsável pela transmissão de um sinal sinusoidal igual ao utilizado na simulação do amplificador de classe D (sinal sinusoidal com frequência de 2 kHz e uma amplitude de 0.72 V). Como se pode observar, o emissor é constituído pelo sigma-delta contínuo de segunda ordem, por um bloco de adaptação da modulação resultante do sigma-delta, por um gerador de impulsos e, por fim, um bloco que modulará a resposta da antena emissora face aos impulsos gerados.

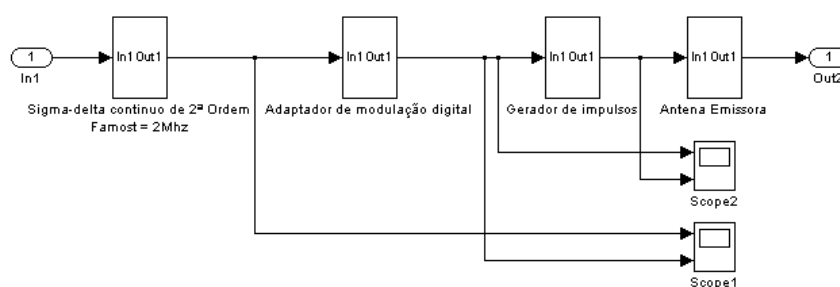


Figura 4.15 - Bloco Emissor

O sinal introduzido no emissor é modulado pelo sigma delta, originando uma sequência de pulsos compreendidos entre -1 e 1 V e com um ritmo de 2 MHz. Essa sequência

proveniente do $\Sigma\Delta$ é ajustada pelo adaptador de modulação digital de forma a garantir que o sinal não apresente um duty-cycle superior a 50%.

Esse adaptador está representado na Figura 4.16, e como se pode ver é constituído por uma porta lógica AND juntamente com uma fonte de sinal rectangular, fonte essa com um ritmo igual ao do sigma-delta (poderia ser o mesmo relógio se a simulação do sigma-delta incluísse um relógio). É igualmente adicionado um offset de valor igual a 1 V de modo a garantir que o sinal introduzido na porta lógica não tenha valores negativos

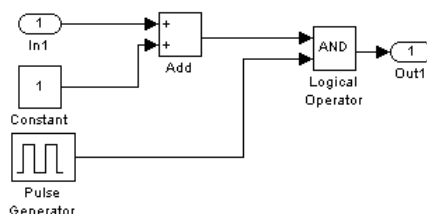


Figura 4.16 - Adaptador de modulação digital

Deste modo o sinal passará a ter uma variação de amplitude entre 0 e 2 V antes de ser introduzido na AND. Uma vez que a AND tem uma saída do tipo booleana, ou seja, ou apresenta 0 V ou 1 V, iremos obter um sinal à saída do adaptador com uma amplitude compreendida entre 0 e 1 V, um duty-cycle máximo de 50% e um ritmo de 2 MHz. O funcionamento descrito pode ser observado na Figura 4.17.

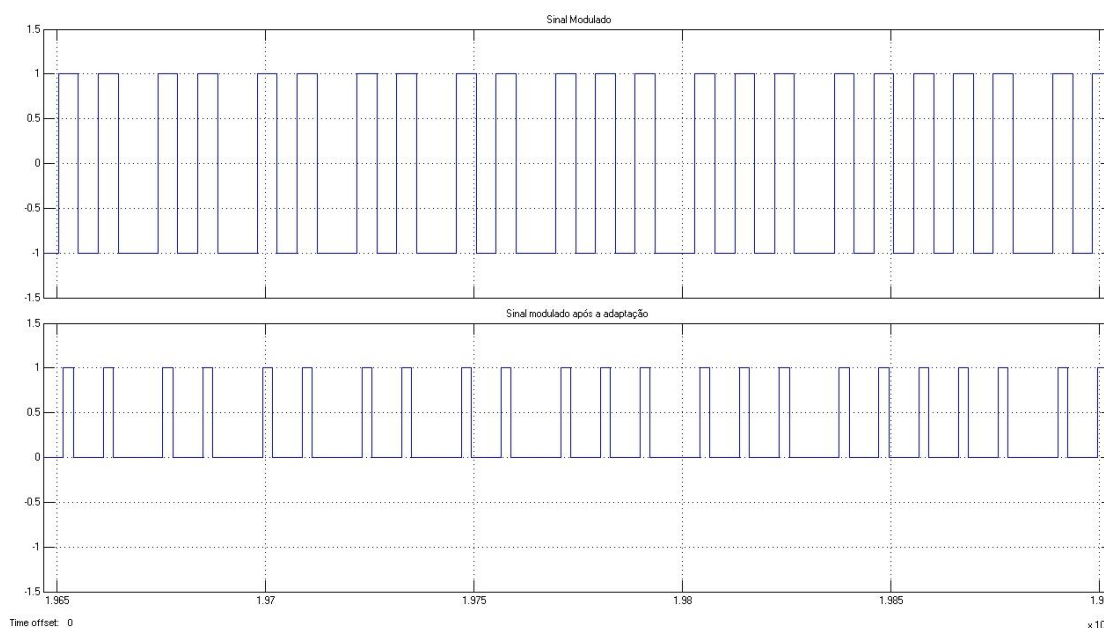


Figura 4.17 - Resultado da adaptação digital

Uma vez que o sinal a transmitir já se encontra com o formato necessário ao gerador de impulsos, é altura de o analisar. O gerador de impulsos é constituído somente por elementos lógicos simples. Como se pode observar na Figura 4.18, o gerador é composto por dois inversores, uma porta lógica AND e uma porta XOR. Como já foi referido no capítulo anterior, quando se estudou este bloco, o principal responsável por gerar os impulsos referentes a transições positivas do sinal proveniente do adaptador, é o atraso introduzido pelo primeiro inversor na porta lógica XOR. De forma a se simular esse atraso do dispositivo lógico, introduziu-se uma constante de atraso, que se pode observar no modelo do gerador.

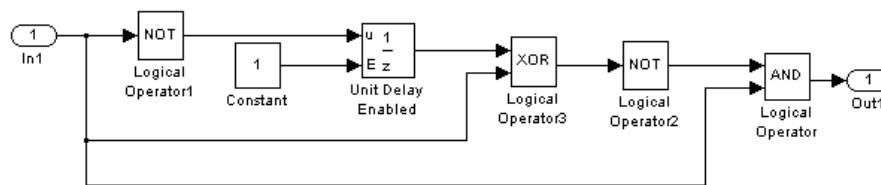


Figura 4.18 - Gerador de impulsos

O resultado no funcionamento do gerador de impulsos está representado na Figura 4.19. Nessa figura pode-se observar que por cada transição positiva do sinal introduzido no gerador, foi gerado um impulso. Será esta sequência de impulsos que será transmitida pela antena emissora.

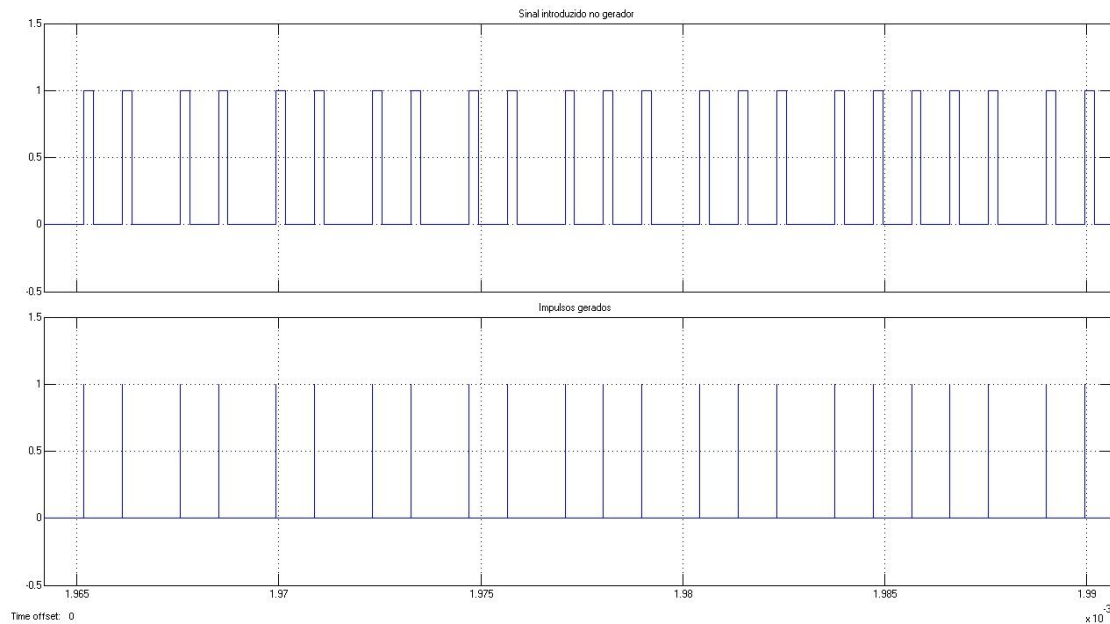


Figura 4.19 - Impulsos gerados

De forma a modular o comportamento da antena dipolo, foi utilizado o modelo presente na Figura 4.20. Com este modelo são efectuadas algumas alterações no sinal proveniente do gerador de impulsos. Em primeiro lugar à que obter pulsos gaussianos em vez dos pulsos rectangulares que temos, sendo que para tal foi utilizado um filtro gaussiano e um bloco de ganho. Um vez obtidos os pulsos gaussianos, é necessário obter os respectivos monociclos gaussianos característicos da resposta da antena. Como já foi demonstrado no capítulo 2, é possível obter esses monociclos através de uma derivação dos pulsos gaussianos. Para tal foi utilizado um bloco de derivação e um bloco de ganho de modo a replicar a atenuação da antena.

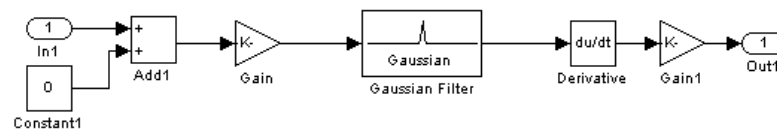


Figura 4.20 - Antena emissora

A resposta do modelo da antena foi o esperado, tal como se pode observar na Figura 4.21, uma vez que o monociclo é claramente visível. Obteve-se assim um sinal composto por monociclos gaussianos com amplitude máxima de aproximadamente 0,14 V e com uma frequência de 2 MHz.

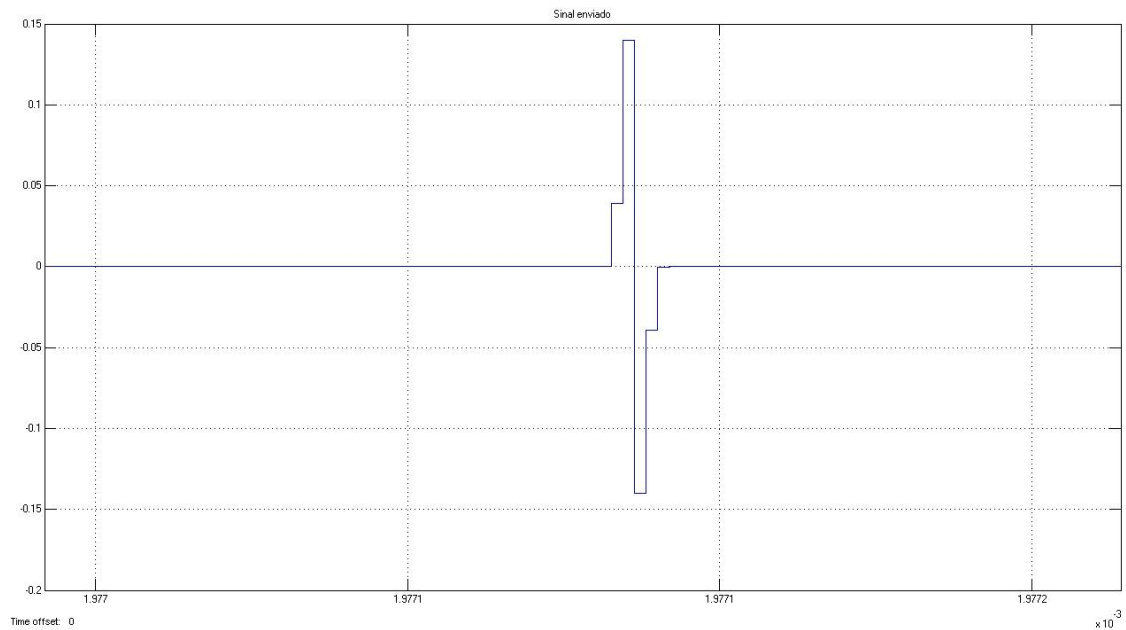


Figura 4.21 - Monociclo gaussiano gerado pela antena emissora

O sinal uma vez transmitido pela antena emissora, sofrerá variadas alterações aquando da sua propagação. Para simular algumas dessas transformações foi implementado um bloco denominado canal de comunicação. Como se pode observar na Figura 4.22, este bloco atenuará em 80% o sinal emitido e posteriormente irá adicionar ruído branco.

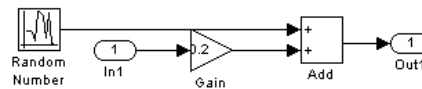


Figura 4.22 - Canal de comunicação

Os efeitos deste canal estão visíveis na Figura 4.23, e pode-se facilmente observar o ruído introduzido.

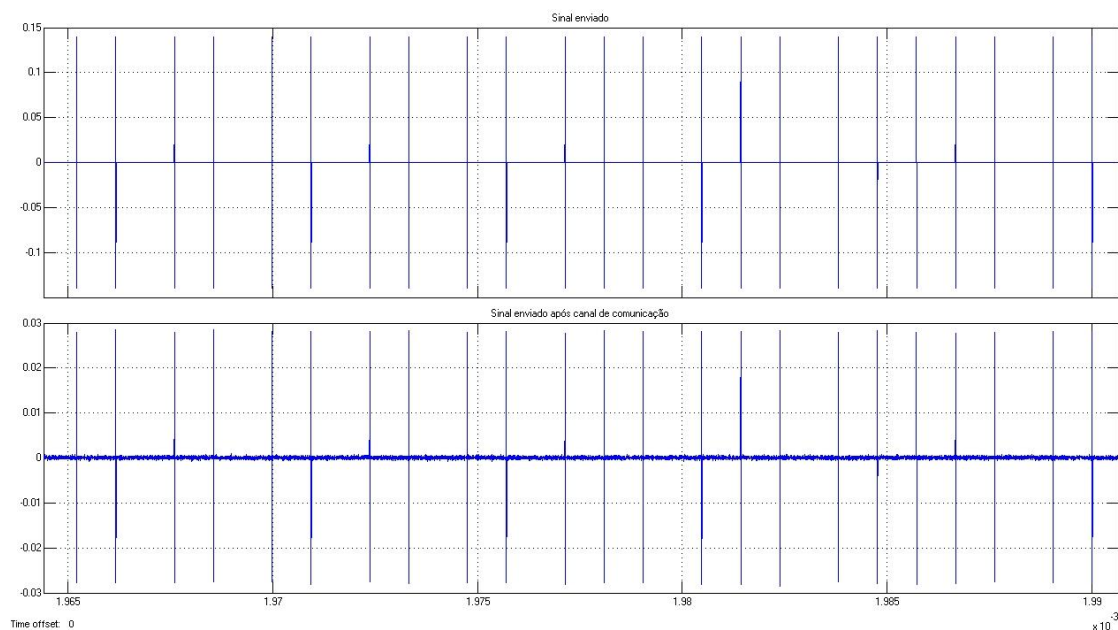


Figura 4.23 - Efeitos do canal de comunicação

Uma vez já estudado o comportamento do emissor, vamos iniciar o estudo do modelo do receptor. Esse modelo está representado na Figura 4.24, sendo constituído por um bloco modelador do comportamento da antena receptora, um multivibrador monoestável, um bloco de conversão digital, um andar de saída em potência, e por fim, um filtro passa-baixo de terceira ordem com uma aproximação de Butterworth e frequência de corte nos 16 kHz.

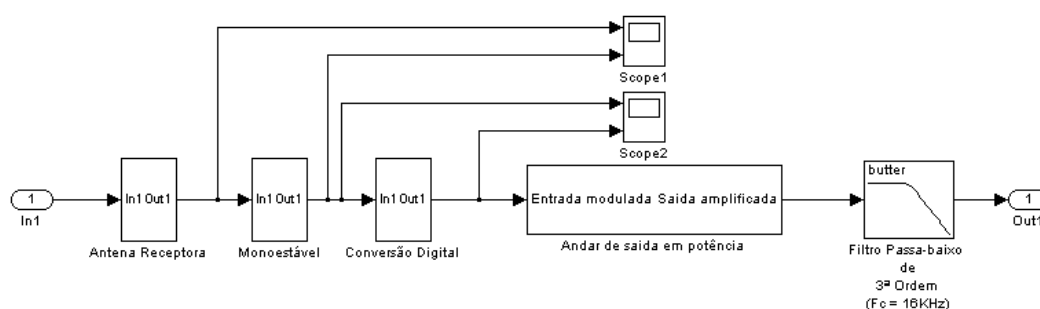


Figura 4.24 - Estrutura do receptor

Vamos começar o estudo do receptor, como não poderia deixar de ser, pela antena receptora. Tal como a antena emissora, esta irá atenuar o sinal recebido e gerar um sinal que, já não será o monociclo emitido, mas um doublet gaussiano. Para gerar o doublet foi utilizado mais uma vez um bloco de derivação. O modelo da antena, tal como foi apresentado, pode ser observado na Figura 4.25.

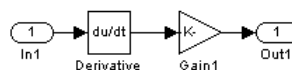


Figura 4.25 - Antena Receptora

O formato do doublet, gerado pela antena receptora, que será introduzido no monoestável é o apresentado na Figura 4.26.

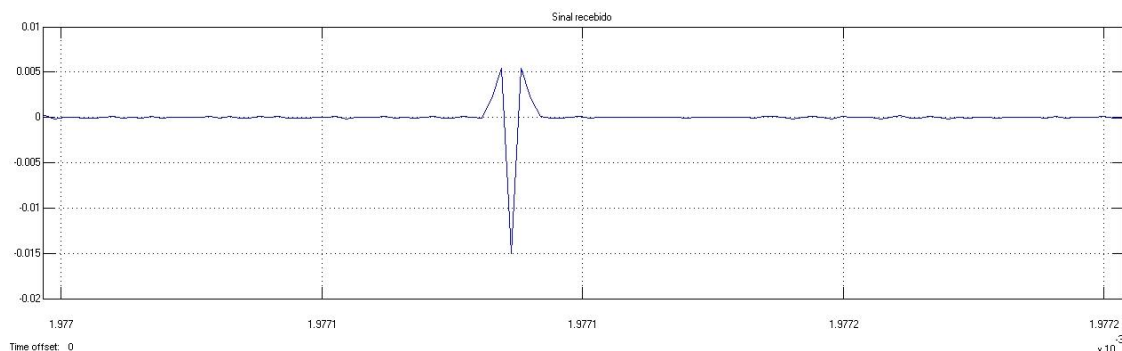


Figura 4.26 - Sinal captado pela antena receptora

Uma vez captado o sinal, este será introduzido no monoestável. Será o monoestável o responsável pela detecção dos doublet recebidos. O modelo do multivibrador monoestável está representado na Figura 4.27. Podemos observar que o seu comportamento foi modulado com recurso a um flip-flop. Este flip-flop é activado através da sua entrada de relógio, entrada essa que é controlada pelos doublet's recebidos. Após cada detecção o registo é limpo, sendo que a duração do pulso gerado é controlado pelo atraso introduzido da limpeza do registo. A sensibilidade do detector é controlada pelo bloco de teste presente à entrada de relógio do flip-flop.

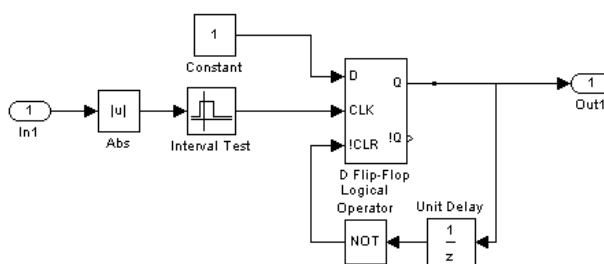


Figura 4.27 - Multivibrador monoestável

Na Figura 4.28 temos o comportamento do monoestável e podemos observar os doublet's recebidos e a respectiva detecção.

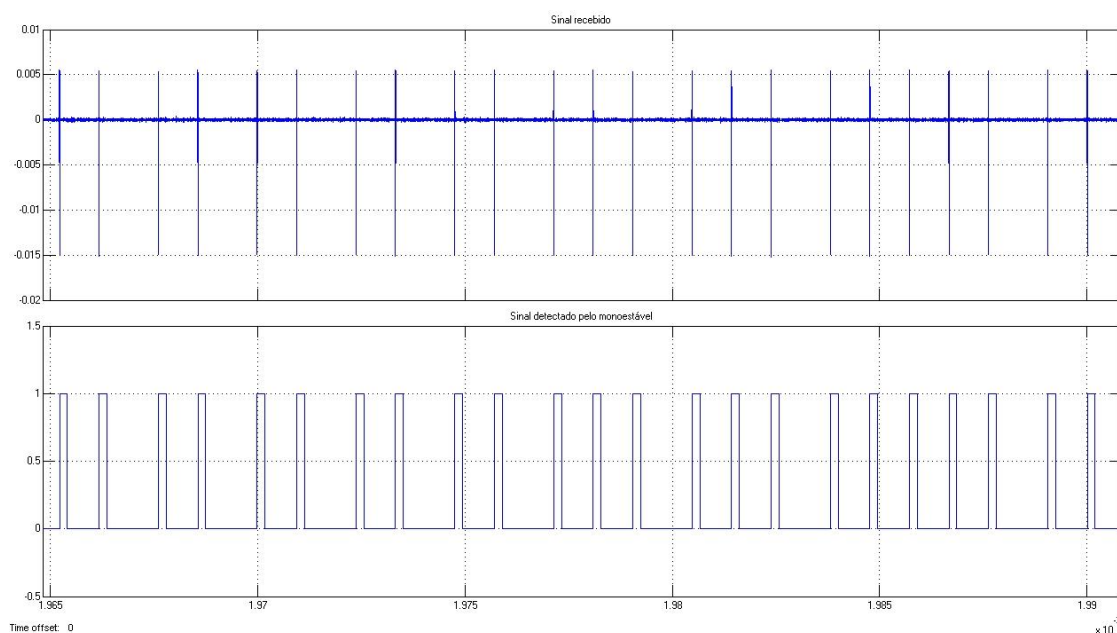


Figura 4.28 - Funcionamento do monoestável

Apesar de detectado pelo monoestável, o sinal que se obtém não é ainda igual ao gerado pelo modulador $\Sigma\Delta$. Para tal é necessário restaurar o formato do bitstream original do $\Sigma\Delta$, sendo que o valor da amplitude máxima não é um factor muito importante, uma vez que o sinal será amplificado pelo amplificador classe D. Para tal foi usado um flip-flop com um relógio igual ao do $\Sigma\Delta$. Para recuperar a amplitude subtraiu-se uma constante de valor 0,5 de modo a transformar a amplitude do sinal de [0;1] em [-0,5;0,5] e uma constante de ganho igual a 2 para obter os [-1 1] finais. Desta forma recuperou-se a modulação $\Sigma\Delta$ que havia sido obtida no emissor e que está presente na Figura 4.30.

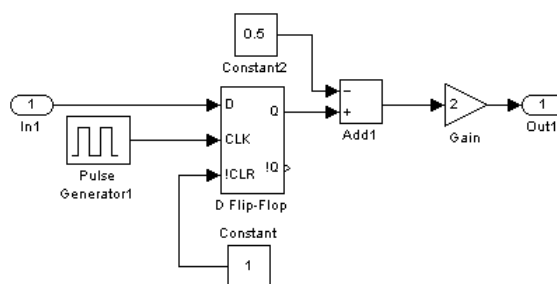


Figura 4.29 - Conversão digital

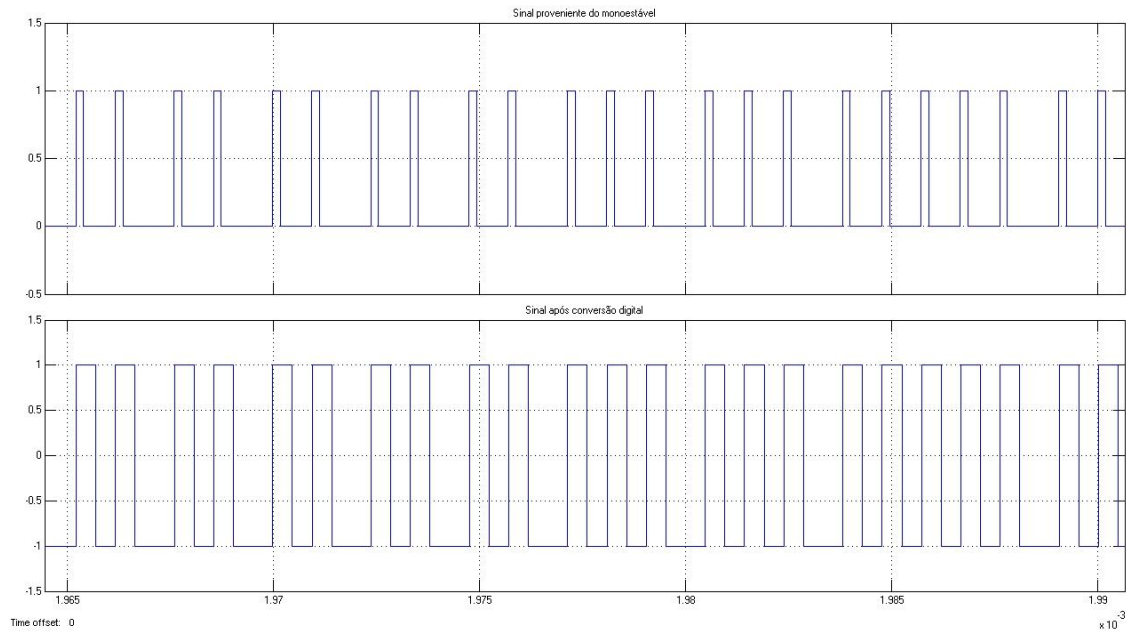


Figura 4.30 - Resultado da conversão digital

Resta apenas a amplificação final, amplificação essa efectuada pelo andar de saída em potência. Este bloco (Figura 4.31) é um modelo de um amplificador de comutação, que neste caso irá comutar entre 5 V e -5 V.

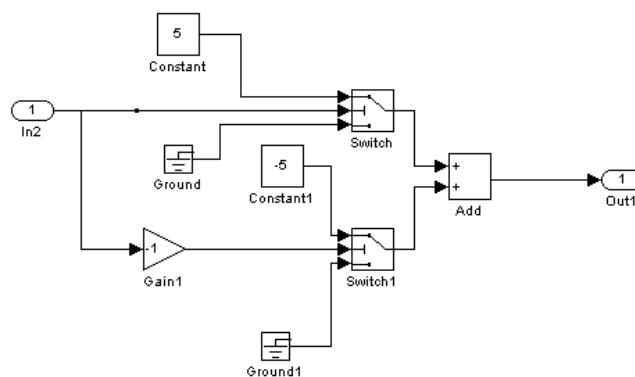


Figura 4.31 - Andar de saída em potência

Esse sinal amplificado será posteriormente introduzido no filtro, filtro esse que irá recuperar o sinal. O resultado de todo este processo de transmissão e amplificação pode ser observado na Figura 4.32, onde se pode constatar que o sinal foi transmitido, recuperado e amplificado com relativa qualidade uma vez que não se vislumbram grandes distorções em relação ao sinal original.

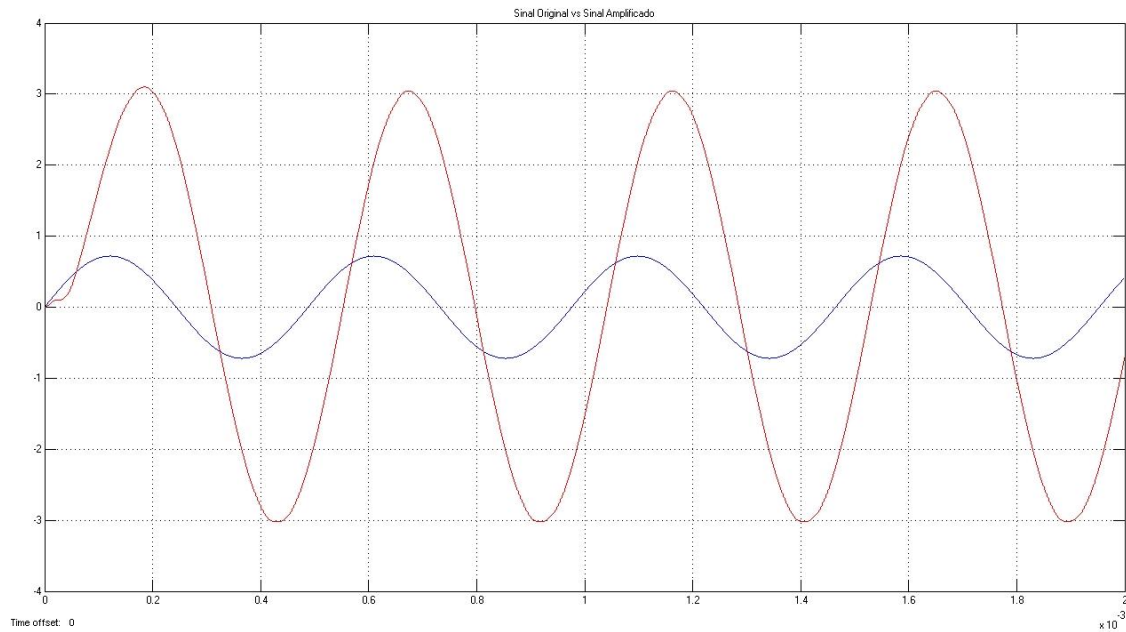


Figura 4.32 - Sinal original vs Sinal recuperado

Resta agora observar a respectiva análise espectral que havia sido feita igualmente no estudo do amplificador de classe D.

Podemos começar por observar o comportamento espectral da fonte utilizada para validar o funcionamento. Mais uma vez foi utilizada uma fonte sinusoidal com uma frequência de 2 kHz com um comportamento ideal pelo que se pode observar pela respectiva análise discreta de Fourier na Figura 4.33.

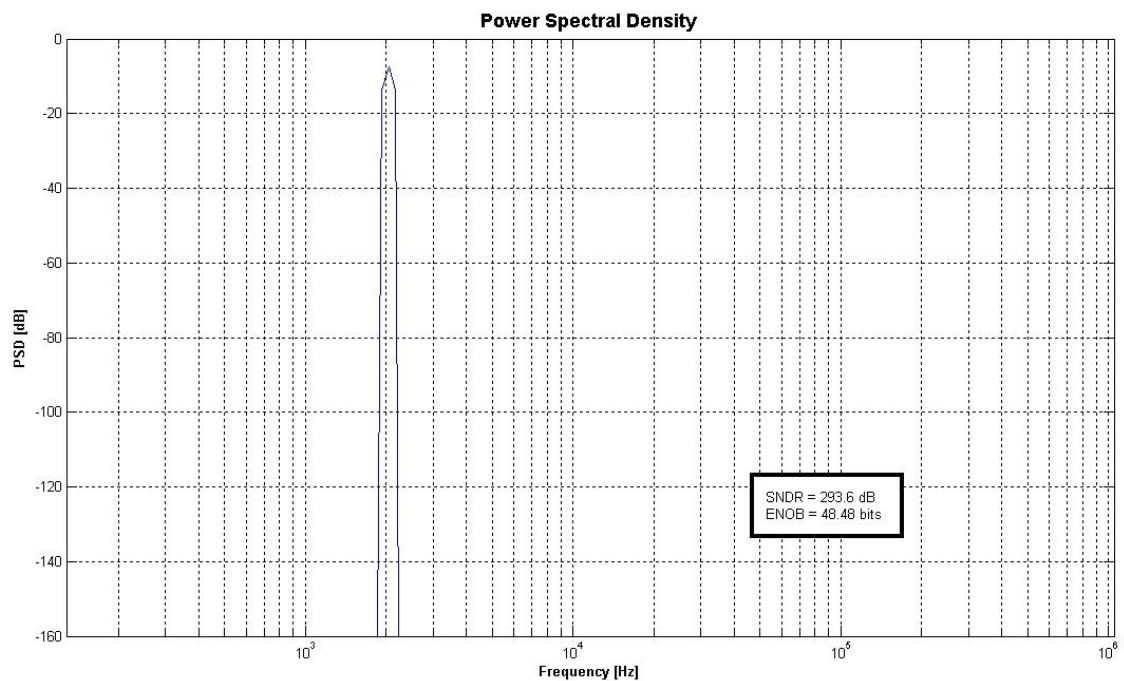


Figura 4.33 - Análise espectral ao sinal inicial

Como se pode verificar pela comparação entre a Figura 4.6 e a Figura 4.33, a fonte utilizada é igual e apresenta o mesmo comportamento. Uma vez que o sinal é o mesmo, é bom verificar qual o comportamento do $\Sigma\Delta$ quando incluído no transmissor UWB. Para tal foi necessário fazer a mesma análise da Figura 4.12 de forma a comparar o comportamento do $\Sigma\Delta$ dentro e fora do transmissor.

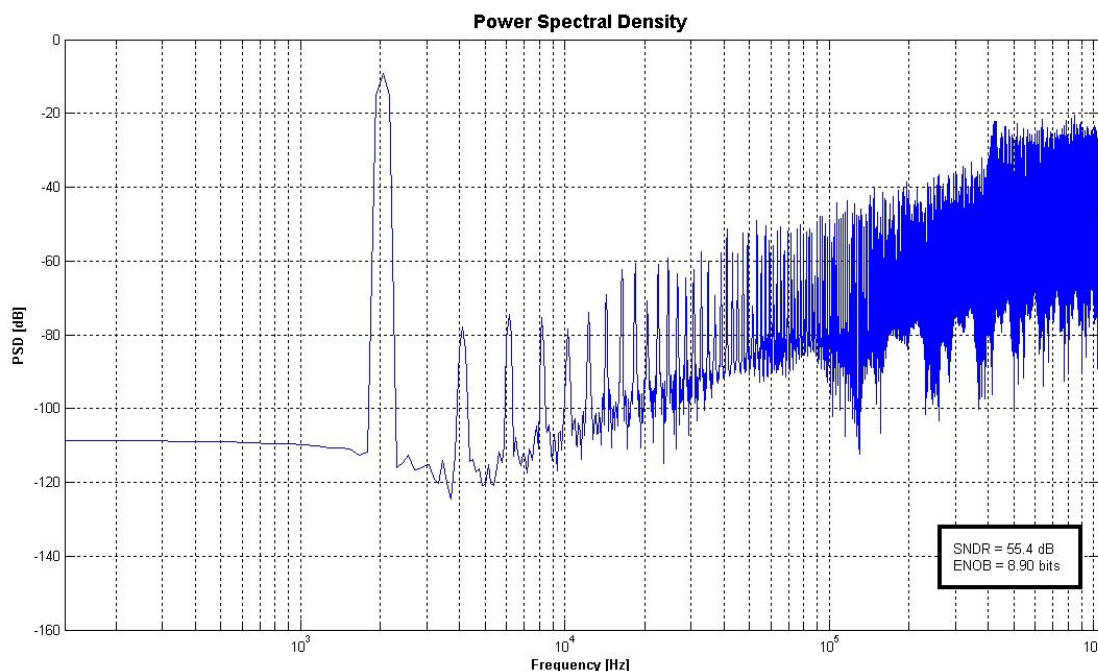


Figura 4.34 - Análise espectral no emissor à saída do sigma-delta

A análise espectral do sinal no emissor à saída do $\Sigma\Delta$ pode ser observado na Figura 4.34 e apresenta um valor de SNDR = 55,4 dB e uma ENOB de 8,90 bits. Comparando a respectiva análise com a presente na Figura 4.12 constata-se que não houve quaisquer alterações. É portanto possível considerar que os valores da SNR e da THD se mantêm igualmente inalterados, 55,89 dB e -61,70 dB respectivamente.

A próxima análise efectuada é já no receptor, após a recuperação do sinal amplificado. Podemos observar na Figura 4.35 o efeito do filtro passa-baixo na eliminação do ruído de alta-frequência. Tal como já aconteceu na análise anterior, os valores obtidos para a SNDR e ENOB foram iguais aos obtidos na simulação do amplificador de classe D (SNDR = 56,8dB e ENOB = 9,15 bits).

Mais uma vez se pode considerar uma SNR de 56,92 dB e uma THD de -69,05 dB.

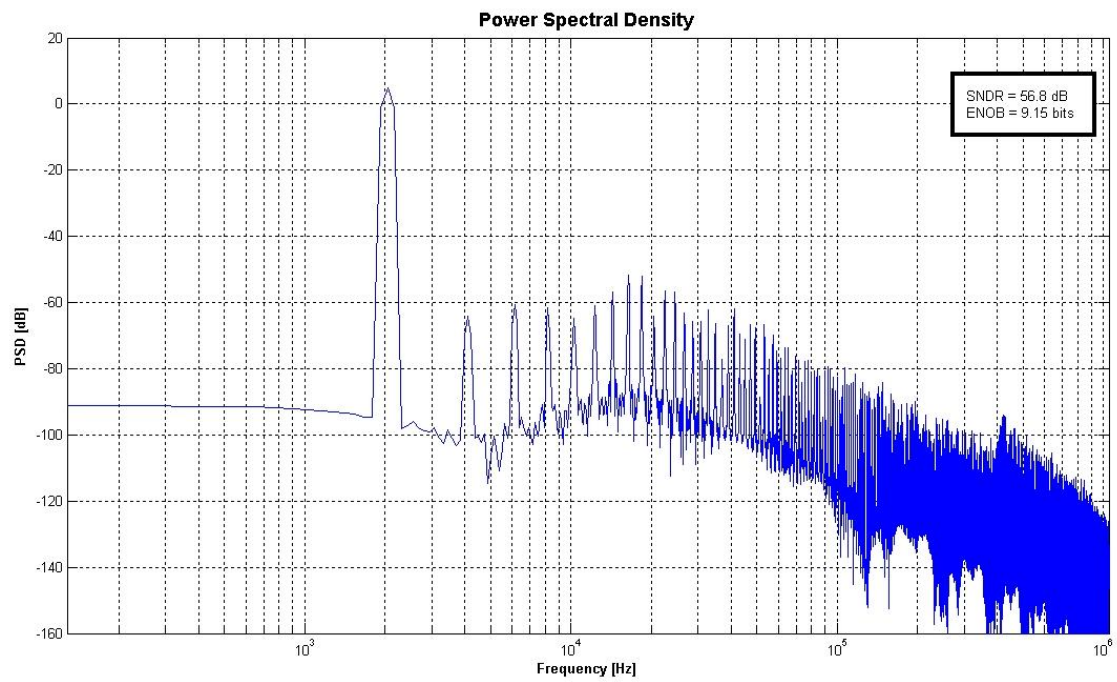


Figura 4.35 - Análise espectral no receptor à saída do filtro passa-baixo

Capítulo 5 – Projecto

O capítulo 5 é fundamental para comprovar toda a arquitectura apresentada no capítulo 3 assim como verificar o comportamento obtido no capítulo 4. É durante este capítulo que os respectivos dimensionamentos dos módulos a implementar serão comprovados por meio de um simulador eléctrico. O simulador utilizado foi o HSPICE, ferramenta capaz de modelar o funcionamento da arquitectura com alguma precisão.

Inicialmente será apresentado o estudo efectuado à antena UWB dimensionada por meio de uma simulação eléctrica de um modelo representativo do seu funcionamento. De seguida será apresentado a simulação do bloco emissor UWB e do receptor UWB, para no fim se comprovar o funcionamento total da arquitectura implementada.

5.1 Tecnologia CMOS

Para o desenvolvimento de circuitos integrados digitais, existem actualmente várias tecnologias possíveis. É possível observar na Figura 5.1 as mais usuais, sendo que cada uma delas apresenta vantagens e desvantagens. Deste modo, é necessário determinar qual a mais adequada quando se pretende desenvolver um sistema digital. Para tal é necessário considerar vários factores, como por exemplo, a velocidade de funcionamento que se pretende obter, a imunidade ao ruído necessária, a temperatura máxima e mínima de funcionamento, a potência dissipada, e o custo de produção.

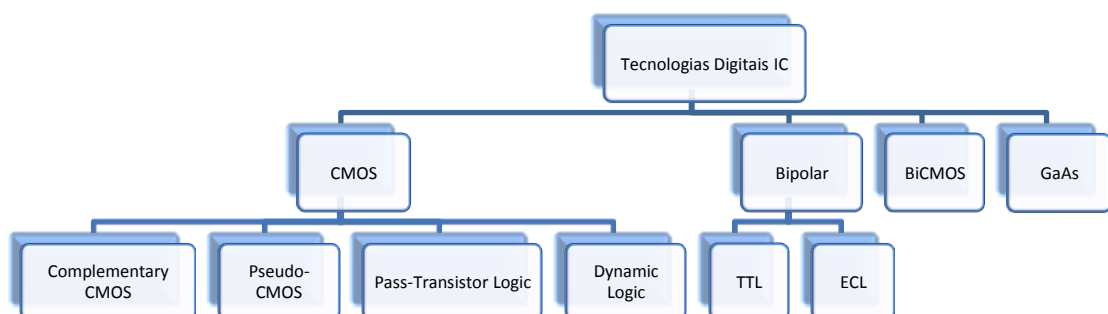


Figura 5.1 – Tecnologias digitais para desenvolvimento de circuitos integrados (IC)

Actualmente, a tecnologia dominante para desenvolvimento de circuitos digitais é baseada na utilização de transístores MOS. O acrónimo MOS significa *metal-oxido-semiconductor*, proveniente do facto de inicialmente os transístores utilizarem gates de metal, o que actualmente já não acontece uma vez que são compostas por polisilício. Os circuitos MOS utilizam normalmente dois tipos de transístores complementares, do tipo-n (NMOS) e do tipo-p (PMOS), sendo que os transístores NMOS conduzem quando submetidos a uma tensão positiva na gate e os PMOS conduzem quando submetidos a uma tensão negativa na gate. Este tipo de circuitos, que utilizam transístores complementares, são denominados de circuitos CMOS (*complementary MOS*).

Existem vários factores para a utilização de circuitos CMOS, sendo que o facto de apresentarem valores de potência dissipada muito inferiores às restantes tecnologias é determinante para dominarem o mercado dos circuitos integrados digitais, mercado esse que era anteriormente dominado pela tecnologia bipolar. A utilização dos circuitos CMOS possibilitou, além do aumento do rendimento dos circuitos, a diminuição do tamanho dos transístores e o consequente aumento dos níveis de integração. Já é possível encontrar sistemas que utilizam tecnologia CMOS com transístores que apresentam canais (distancia entre a source e o dreno) de tamanho igual a $0,15\ \mu\text{m}$, e com níveis de integração elevadíssimos (milhões de gates num integrado). Na Figura 5.2 é possível observar dois símbolos vulgarmente utilizados para representação de transístores MOS.

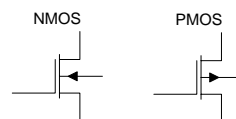


Figura 5.2 - Exemplo de símbolos de transístores MOS

5.2 Antena UWB

Apesar de uma antena dipolo não ser necessariamente a mais eficaz na transmissão de um sinal de ultra wideband, se considerarmos a facilidade e o baixo custo de construção aliado ao facto de apresentar uma prestação relativamente boa, faz com que seja uma boa escolha para inclusão na arquitectura. Para validar a utilização deste tipo de antena foi necessário adaptar a antena ao tipo e frequência do sinal a transmitir. Foi igualmente necessário simular a antena

para comprovar o seu comportamento na modulação do sinal UWB e na transmissão do sinal pretendido. Para tal utilizou-se um modelo eléctrico já comprovado experimentalmente [13]. Este modelo foi comprovado através de testes laboratoriais e apresentou bons resultados numa banda de 0 Hz até $1,2 \times f_0$, sendo f_0 a frequência de ressonância da antena.

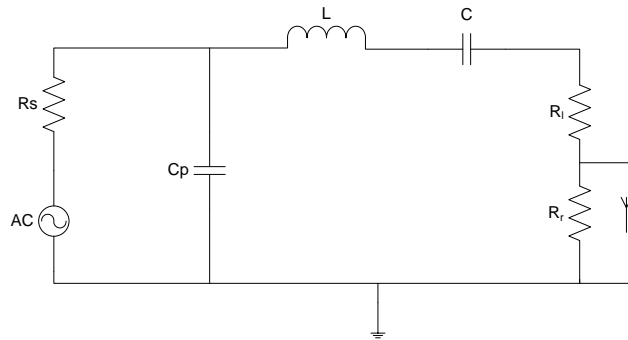


Figura 5.3 - Modelo eléctrico de uma antena dipolo

Como se pode observar na Figura 5.3, o funcionamento da antena é modulado com recurso a elementos passivos. A série de ressonância composta por L_1 e C_1 modela o comportamento da antena, a resistência R_1 é denominada de resistência de radiação e simular a radiação da antena, e o condensador C_p modela o comportamento abaixo da frequência de ressonância. A resistência R_s apenas representa a resistência interna da fonte e nada tem a ver com o modelo da antena dipolo.

Uma vez considerando que o sinal a transmitir terá uma frequência central a rondar os 500 MHz, foram calculados os valores dos elementos passivos de forma a replicar o funcionamento de uma antena dipolo com comprimento $\lambda/2$. Um sinal com uma frequência central de 500 MHz tem um comprimento de onda de 0,6 m, como se pode observar na Equação 5.2, sendo calculada com base na relação entre a velocidade da luz no vácuo e a frequência do sinal (Equação 5.1).

$$\lambda = \frac{c}{f} \quad (5.1)$$

$$\lambda = \frac{300.000.000 \text{ m} \cdot \text{s}^{-1}}{500\,000\,000 \text{ s}^{-1}} = 0,6 \text{ m} \quad (5.2)$$

Os ajustes dos elementos do modelo da antena foram efectuados com recurso às equações 5.3 e 5.4, onde f_0 representa a frequência de ressonância da antena e Q o factor de qualidade desta.

$$f_0 = \frac{\omega_0}{2\pi} = \frac{1}{2\pi\sqrt{LC}} \quad (5.3)$$

$$Q = \frac{\omega_0 L}{R_r + R_l} = \frac{1}{R_r + R_l} \sqrt{\frac{L}{C}} \quad (5.4)$$

A partir das equações 5.3 e 5.4 é possível determinar o valor do condensador e da bobine presente no modelo. Esse valor irá depender da frequência de ressonância que se pretende assim como o factor de qualidade que se pensa poder obter.

$$C = \frac{1}{2\pi f_0 \times Q(R_r + R_l)} \quad (5.5)$$

$$L = \frac{Q(R_r + R_l)}{2\pi f_0} \quad (5.6)$$

Considerando um factor de qualidade de 5 e uma frequência de ressonância de 500 MHz, assim como uma resistência de perdas R_l de 2 Ω e uma resistência de radiação R_r de 73 Ω , obteve-se os respectivos valores para o condensador (Equação 5.7) e para a bobine (Equação 5.8) [13].

$$C = \frac{1}{2\pi \times 500 \times 10^6 \times 5 \times (73 + 2)} = 8,48826 \times 10^{-13} \approx 850 \text{ fF} \quad (5.7)$$

$$L = \frac{5 \times (73 + 2)}{2\pi \times 500 \times 10^6} = 1,19366 \times 10^{-7} \approx 120 \text{ nH} \quad (5.8)$$

Utilizando os valores calculados para o condensador e para a bobine, assim como a resistência de radiação e um condensador C_p de 10 pF representado na Figura 5.3 (desprezando portanto a resistência de perdas R_l) obtemos o modelo representativo da antena dipolo para o sistema. Na Figura 5.4 é possível observar o modelo da antena emissora e da

antena receptora juntamente com um bloco que representa as perdas ocorridas na transmissão do sinal.

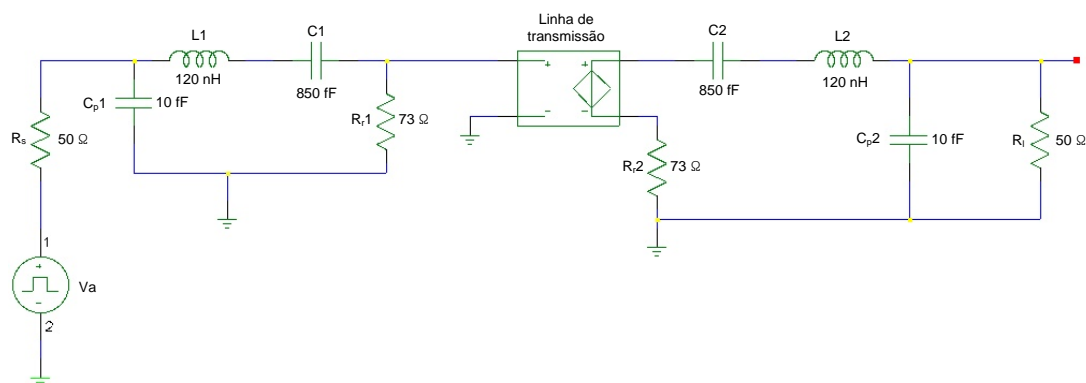


Figura 5.4 - Simulação da emissão e recepção das antenas dipolo para sinais UWB

Em primeiro lugar foi efectuada uma análise AC para verificar a frequência de ressonância da antenna assim como a atenuação ao longo do espectro de frequências. Como se pode observar na Figura 5.5 a antenna apresenta uma frequência de ressonância de 501 MHz idêntico aos 500 MHz que se pretendia obter.

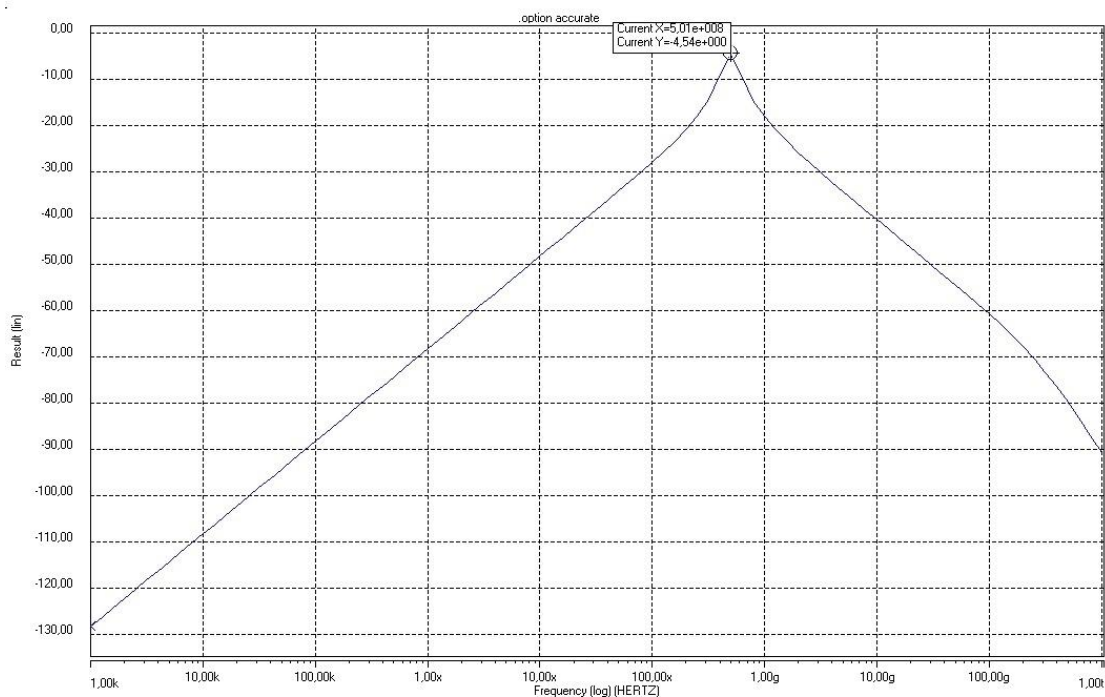


Figura 5.5 - Análise AC à saída da antenna emissora

Para verificar o comportamento da antena face a um sinal injectado, foi efectuada uma simulação recorrendo a um sinal de entrada que será equiparado ao gerado pelo gerador de impulsos. Esse sinal está representado na Figura 5.6 e como se pode observar tem um pico máximo de aproximadamente 930 mV e uma duração de 5 ns. O pulso tem um formato não regular uma vez que não se espera que o gerador produza um pulso regular. O ritmo de pulsos introduzido na antena emissora foi de 2,5 MHz.

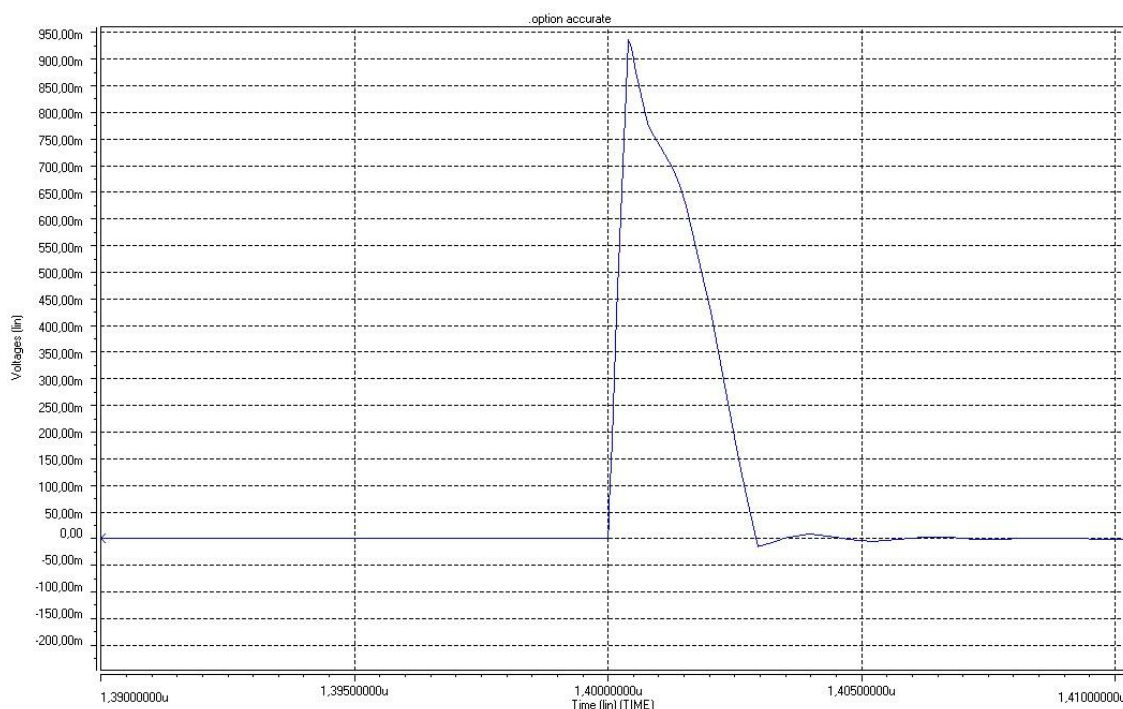
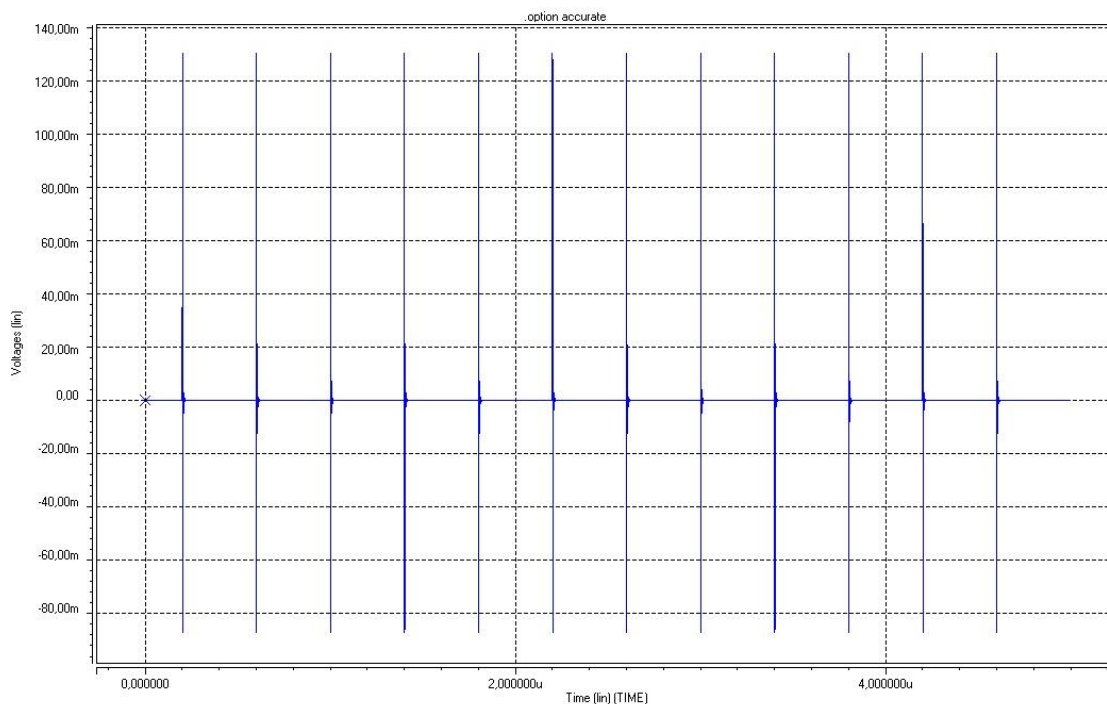


Figura 5.6 - Sinal introduzido na antena emissora

É possível observar na Figura 5.7 os impulsos gaussianos gerados pela antena emissora sendo que a análise será efectuada a apenas um dos pulsos.

**Figura 5.7 - Análise temporal à saída da antena emissora**

Na Figura 5.8 está representado um dos impulsos gerados. Pode-se facilmente verificar que é a antena a responsável pela geração dos impulsos gaussianos. Este impulso apresenta uma duração total de aproximadamente 10 ns e uma duração de 3 ns até ocorrer o segundo pico. A amplitude máxima registada, ou seja quando ocorreu o primeiro pico, foi de aproximadamente 130 mV

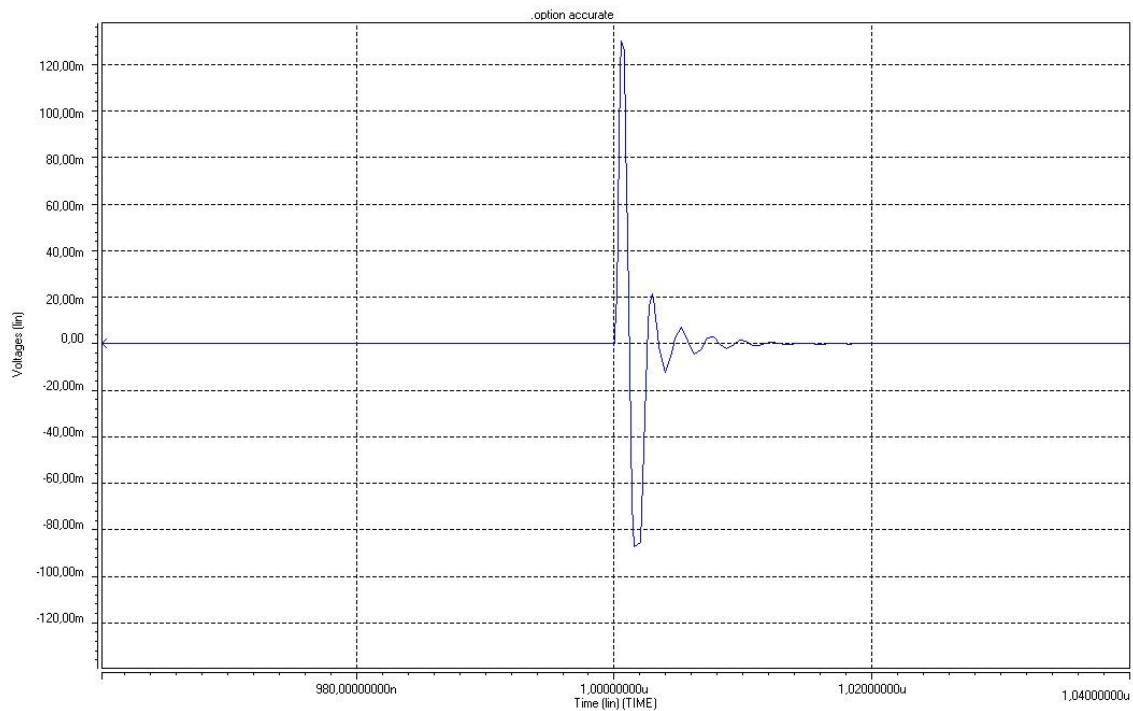


Figura 5.8 - Impulso gaussiano gerado pela antena emissora

Um aspecto importante a analisar é a ocupação deste impulso da frequência. Para isso efectuou-se a respectiva análise na frequência de um dos impulsos gaussianos. Essa análise pode ser observada na Figura 5.9. Como se pode observar, a ocupação ocorre de forma regular desde baixa frequência até cerca dos 400 MHz, sendo que após essa frequência a densidade espectral ao longo da frequência começa a diminuir de forma acentuada. Com isto pode-se afirmar que a banda do sinal é de sensivelmente 400 MHz.

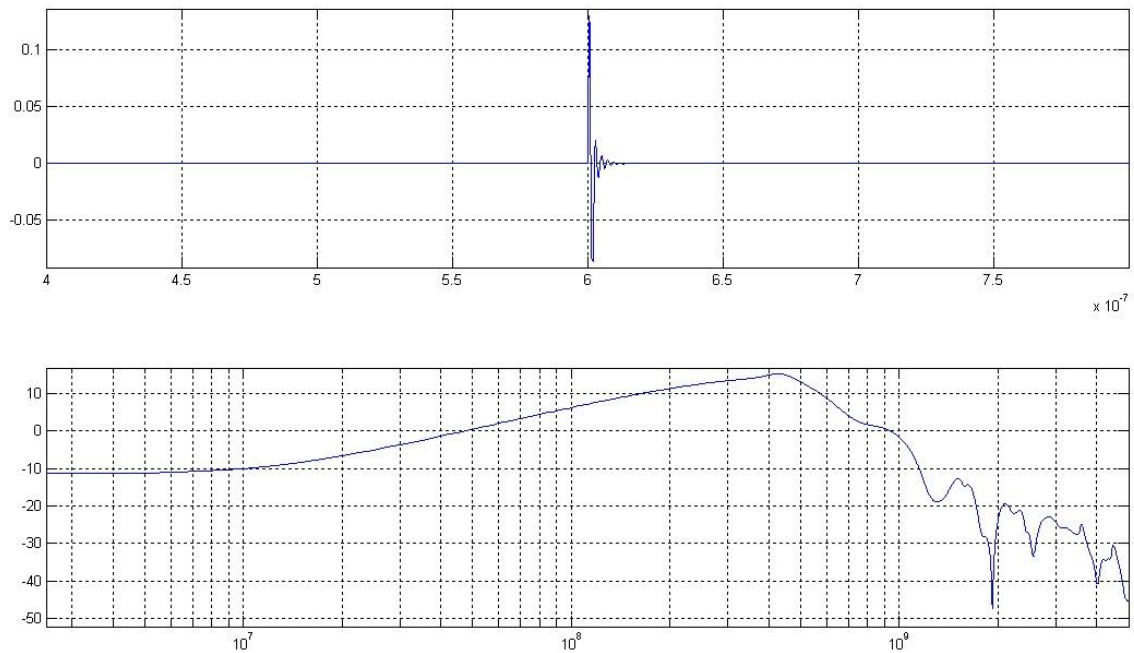


Figura 5.9 - Análise espectral do impulso gaussiano gerado

Face ao que foi observado, resta saber quais os principais factores que influenciam a potencia de transmissão e a banda ocupada pelo impulso transmitido. Para isso foi efectuada uma nova verificação, onde o sinal de entrada tem formato idêntico ao anteriormente utilizado, apresentando no entanto um flanco ascendente quase instantâneo. Como se pode constatar pela Figura 5.10, tempo de subida do pulso introduzido é bastante mais reduzido quando comparado com o da Figura 5.6. A potência média transmitida pelo impulso é de -32.82 dBm.

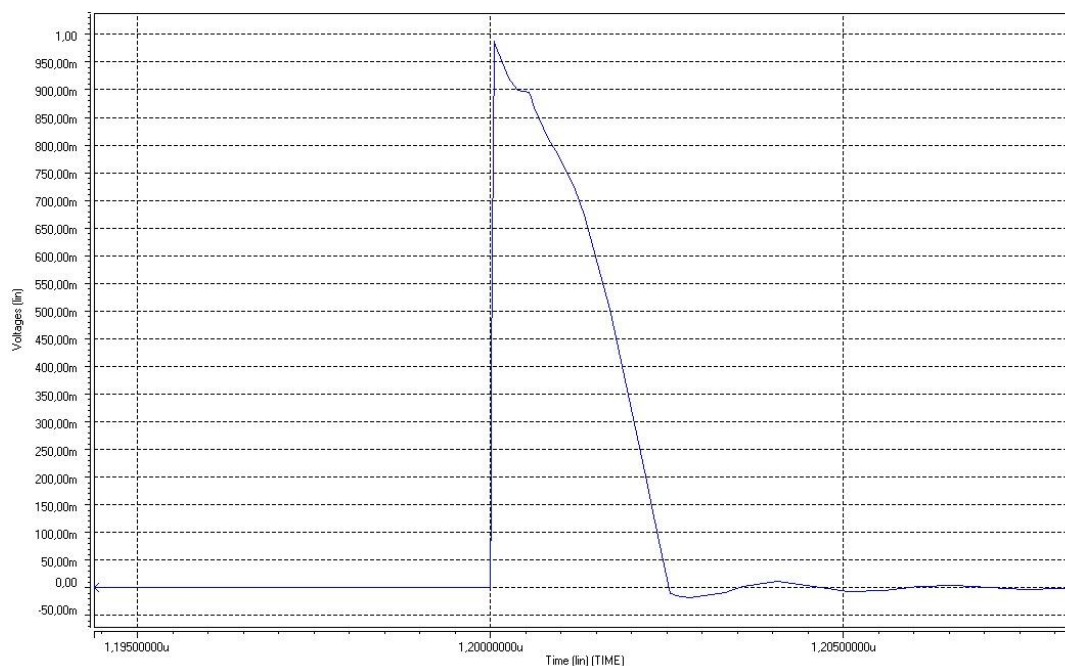


Figura 5.10 - Sinal introduzido na antena com tempo de subida mais rápido

A duração do impulso mantém-se inalterada sendo no entanto aumentada um pouco a amplitude, passando dos 930 mV para os 980 mV. A resposta da antena a este sinal está representada na Figura 5.11. Pode-se observar mais uma vez que se trata de uma resposta gaussiana.

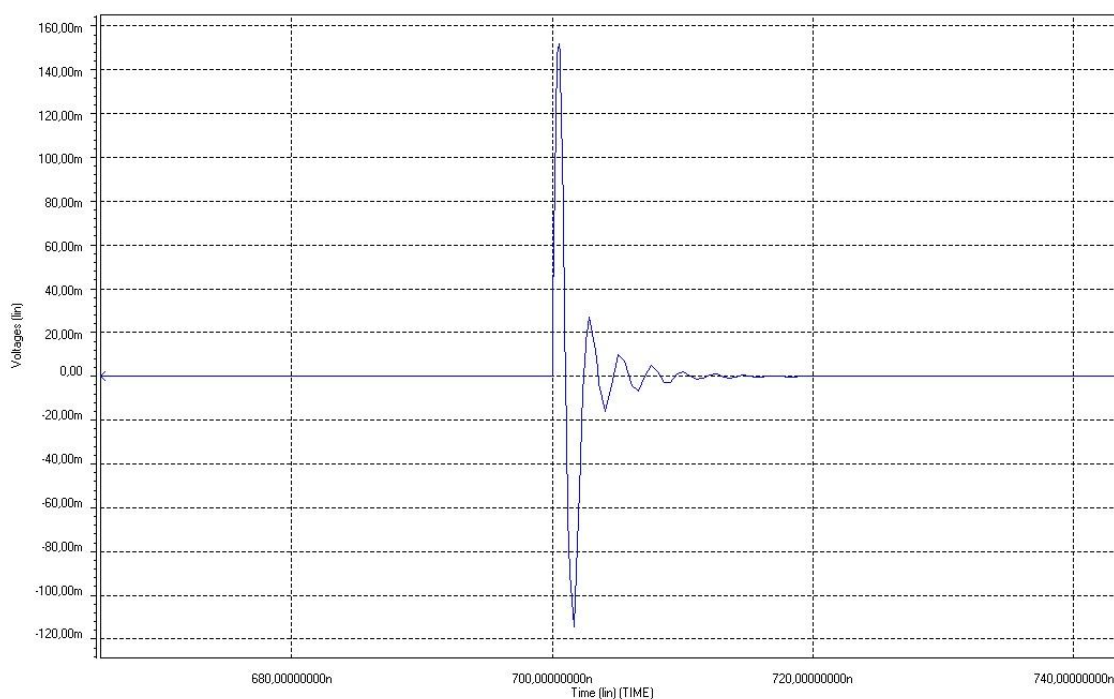


Figura 5.11 - Monociclo gaussiano gerado com o novo sinal

Este impulso apresenta uma duração total de aproximadamente 8 ns, sensivelmente inferior ao da Figura 5.8 e novamente uma duração de 3 ns até ocorrer o segundo pico. A amplitude máxima registada neste caso foi ligeiramente superior, foi de aproximadamente 150 mV. A análise espectral deste novo impulso, presente na Figura 5.12, tem formato semelhante à anterior (Figura 5.9) com algumas diferenças. Apesar de não ocorrer qualquer alteração ao nível da frequência, a amplitude melhorou bastante. Quer a baixa frequência (DC – 10 MHz), onde apresenta uma amplitude constante acima dos -10 dBm, quer na frequência de ressonância da antena onde se pode constatar um aumento significativo face ao valor apresentado na análise anterior.

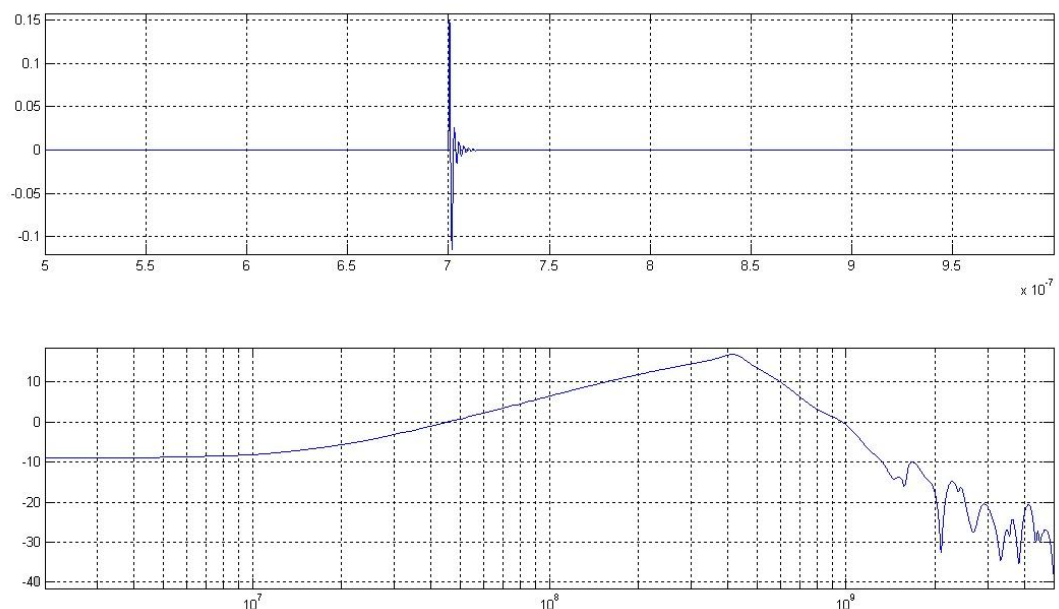
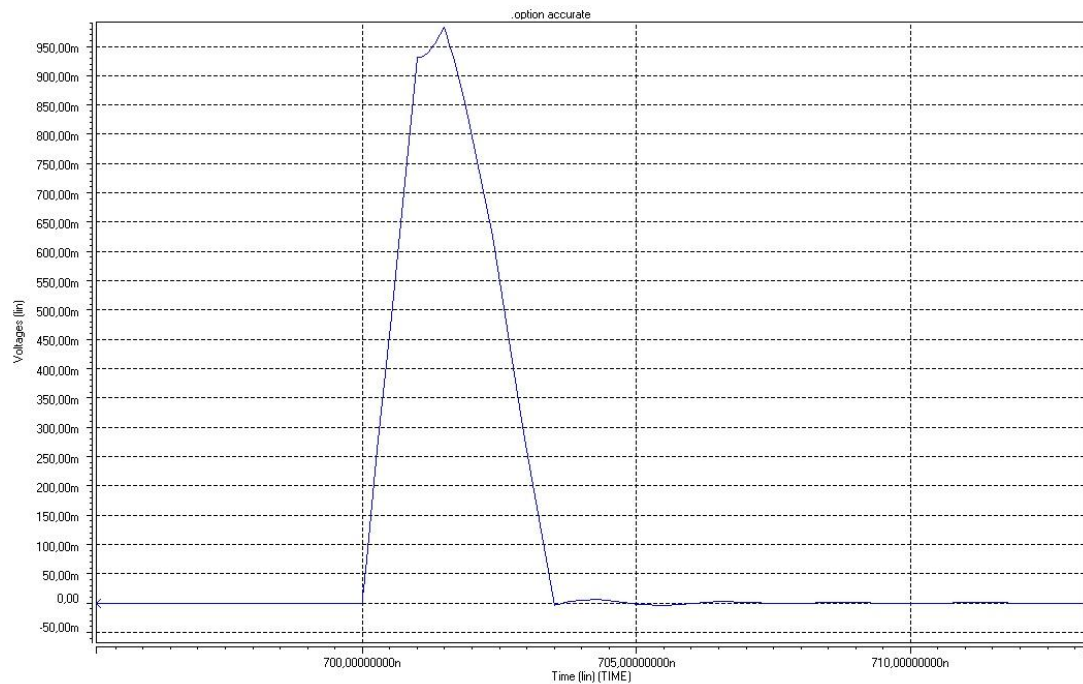


Figura 5.12 - Análise espectral do novo impulso gaussiano

Se calcularmos a potência média transmitida neste caso, podemos constatar que a emissão deste impulso irá corresponder a uma potência média de -32.57 dBm, um pouco superior à anterior.

Por último, e para terminar a análise da antena, foi introduzido um pulso mais lento que os restantes mas com amplitude e duração idêntica. Esse pulso pode ser observado na Figura 5.13

**Figura 5.13 - Pulso de transição lenta**

Face a um impulso deste tipo, a antena emitirá um pulso gaussiano com uma amplitude mais reduzida, 100 mV e uma duração, entre o início e o segundo pico máximo, de 4 ns, 1 ns superior aos casos apresentados anteriormente. O impulso gerado pode ser observado na Figura 5.14. Falta comparar o comportamento na frequência deste novo impulso e a potência de emissão corresponde a este sinal.

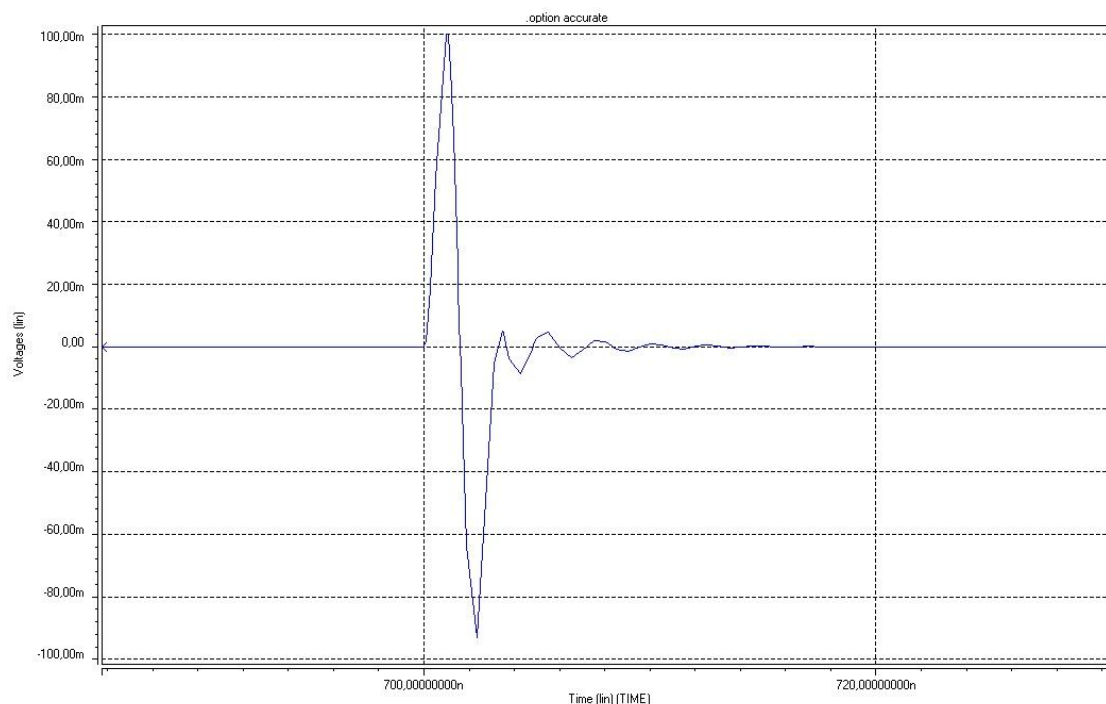


Figura 5.14 - Impulso Gaussiano correspondente ao novo pulso

A potência média deste novo impulso é de -34,78 dBm, a mais reduzida até ao momento. Isto vem confirmar o que já fora descrito, ou seja, se controlarmos a velocidade de transição dos pulsos introduzidos na antena podemos controlar a potência emitida pela antena. Como se pode observar na Figura 5.15, a ocupação do sinal na frequência concentra-se na zona dos 100 ao 450 MHz sendo que abaixo dos 100 MHz apresenta uma potência muito reduzida.

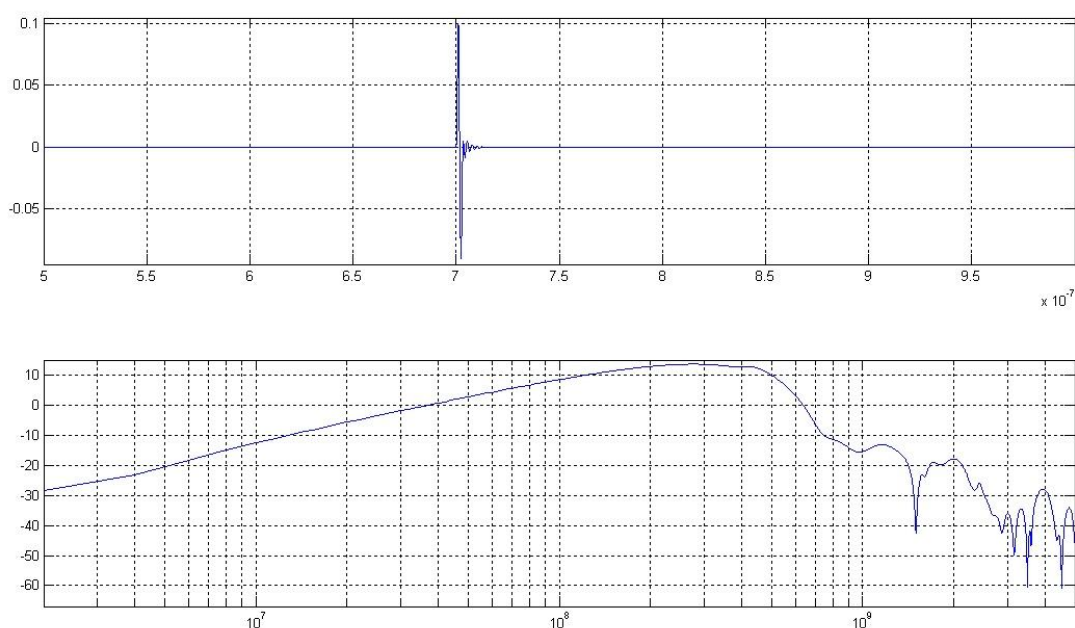


Figura 5.15 - Análise espectral do impulso considerado

5.3 Emissor UWB

No desenvolvimento do emissor foi considerado a arquitectura descrita anteriormente e mostrada na Figura 3.15. Sendo que antena já foi dimensionando e analisada, resta o tratamento digital e o gerador de impulsos. Neste caso apenas será analisado o gerador de impulsos, cuja topologia implementada pode ser observada na Figura 3.20. O sinal introduzido no gerador será considerado como já estando tratado digitalmente.

Como já foi apresentado, o gerador de impulsos é constituído apenas por elementos de lógica discreta, neste caso por dois inversores um XOR e uma AND. De modo a compreender de melhor forma o funcionamento e os limites do gerador, este foi implementado recorrendo aos modelos MOS [14].

Será demonstrado o funcionamento do gerador presente na Figura 5.25, com particular foco no modelo e funcionamento do inversor. Isto porque o último inversor será o responsável pela introdução do impulso na antena emissora, sendo por isso importante analisar a velocidade deste modelo nas transições do sinal, visto que se observou ser um parâmetro importante para a resposta da antena.

Para implementação dos inversores foram utilizados dois transístores, um NMOS e um PMOS ligados pelo dreno, como se pode observar na Figura 5.16. Todos os transístores PMOS tem a mesma dimensão, assim como os NMOS. Neste caso foi utilizado para os PMOS um W de 30 μm e um L de 0,2 μm e para os NMOS um W de 10 μm e um L de 0,2 μm . Os valores foram escolhidos de forma a aproximar o comportamento da lógica implementada, à lógica discreta disponível na família ACT e AC.

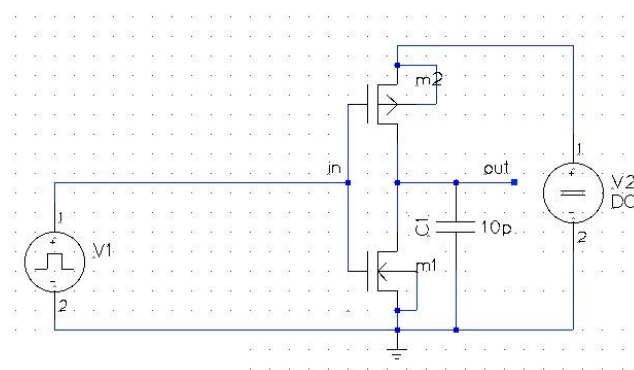


Figura 5.16 - Inversor CMOS

Como é possível observar, tanto na Figura 5.17 como na Figura 5.18, o inversor é mais rápido a reagir a uma transição ascendente na entrada do que uma transição descendente. Isto

deve-se em parte devido ao transístor que está a conduzir na altura. Quando ocorre a transição ascendente na entrada o transístor NMOS começa a conduzir, sendo que, quando a transição é descendente ele entra ao corte e é o transístor PMOS que conduz. Uma vez que o transístor NMOS é mais rápido que o PMOS, é normal que os tempos de resposta do inversor sejam diferentes. É importante o tempo de resposta do inversor uma vez que será o tempo de atraso por ele introduzido que será responsável pela geração dos impulsos. É por isso possível dizer que se controlarmos o atraso do primeiro inversor, conseguimos controlar a duração dos impulsos gerados pelo gerador.

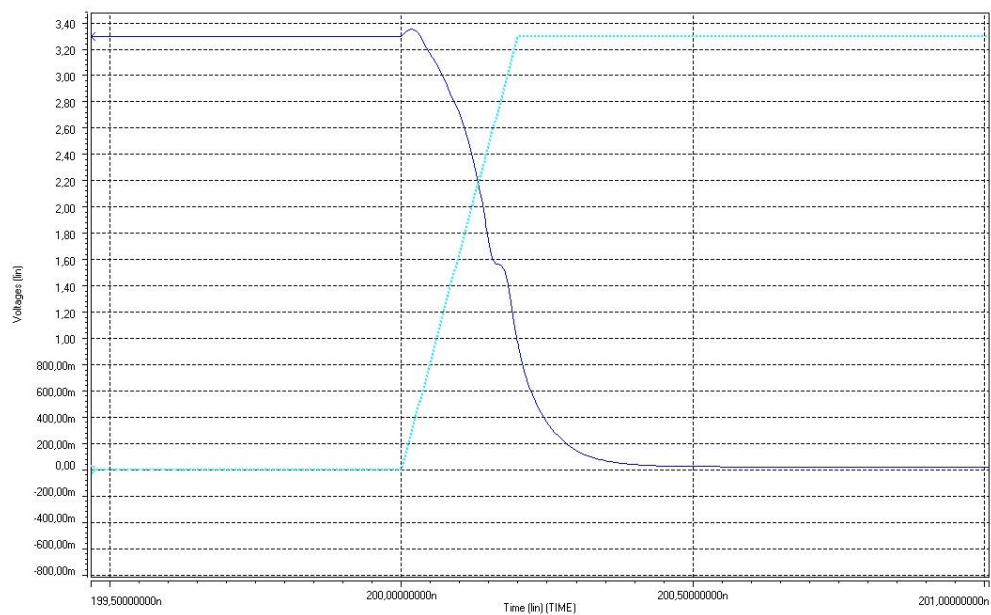


Figura 5.17 - Resposta do inversor a uma transição ascendente do sinal de entrada

As oscilações que se observam tanto na Figura 5.17 como na Figura 5.18, são devido ao efeito capacitivo que o restante circuito tem no inversor.

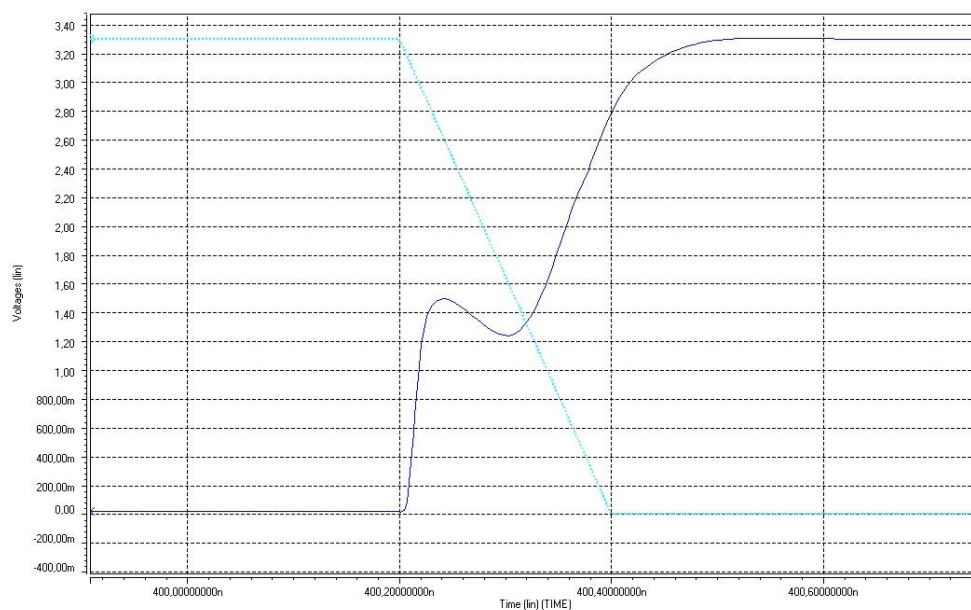


Figura 5.18 - Resposta do inversor a uma transição descendente do sinal de entrada

Na Figura 5.19 é possível observar o XOR que foi implementado. Será aqui que, face aos atrasos provocados pelo inversor, os impulsos serão gerados. Serão gerados impulso sempre que ocorrer uma transição, seja ela ascendente ou descendente. Só à posteriori é que serão eliminados os impulsos relativos a transições descendentes.

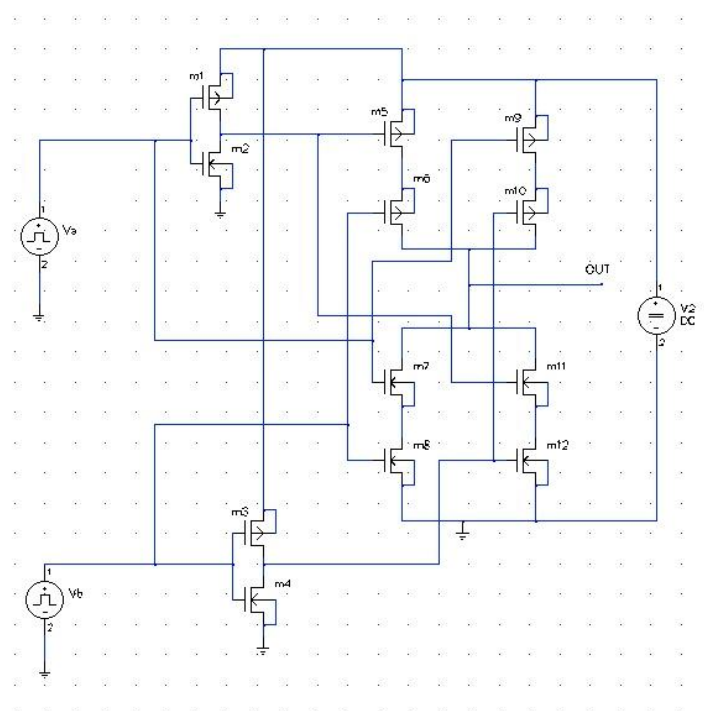


Figura 5.19 - Porta XOR em CMOS

Como é visível pela Figura 5.20 e pela Figura 5.21 face aos atrasos do sinal proveniente do inversor, são gerados pequenos impulsos pelo XOR, originando um sinal composto por dois impulsos por cada pulso de amplitude diferente de zero. Podemos por isso dizer que nesta fase, e se consideramos um sinal composto por vários bits, temos um sinal à saída do XOR com dois impulsos criados por cada bit de valor lógico um introduzido.

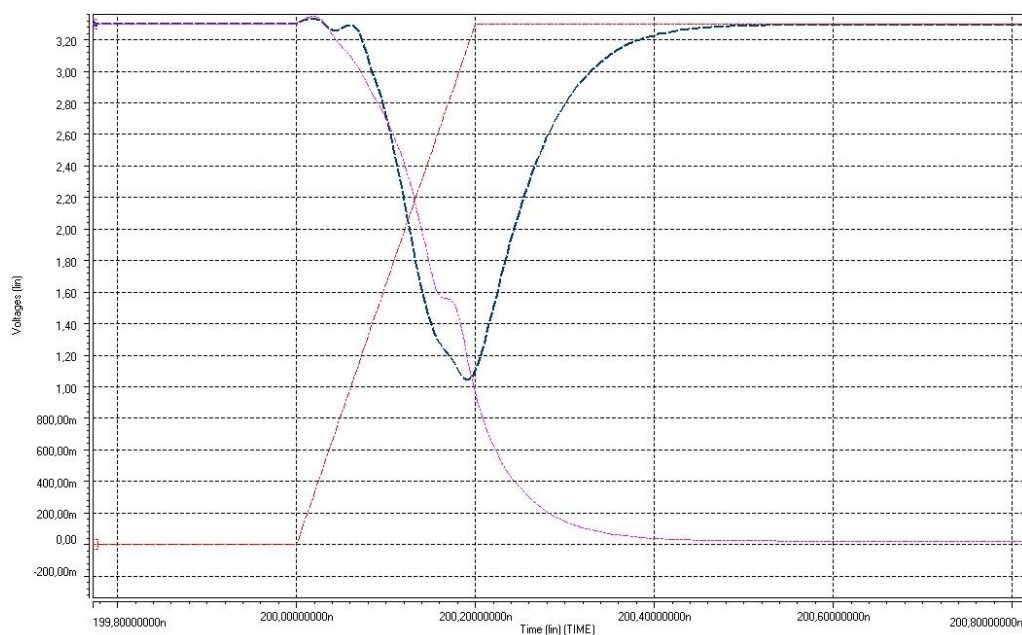


Figura 5.20 - Geração dos impulsos correspondentes as transições ascendentes do sinal de entrada

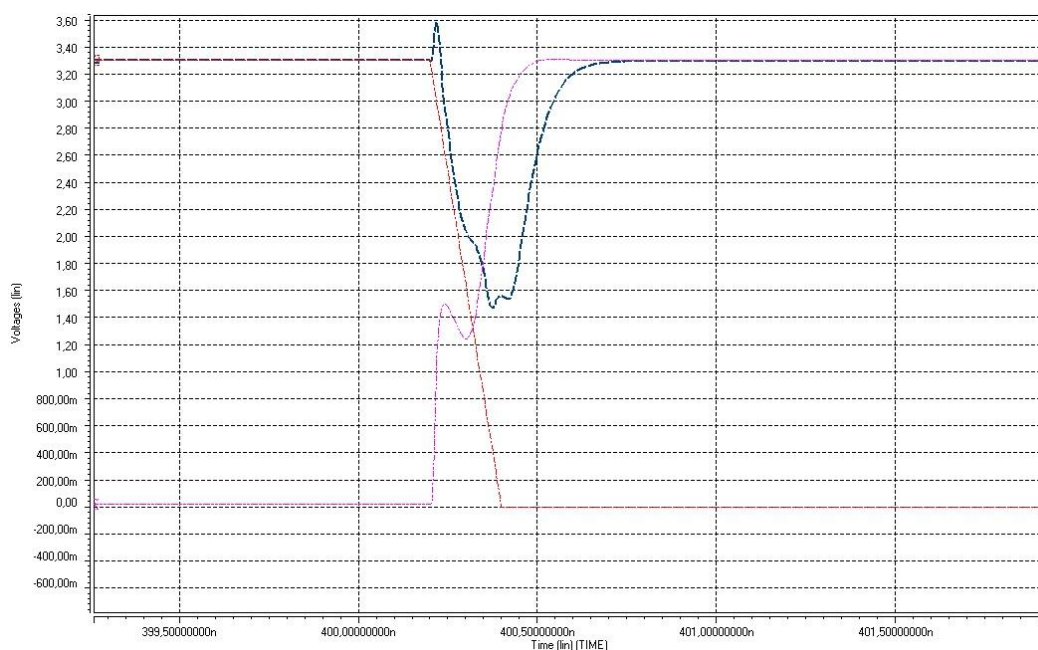


Figura 5.21 - Geração dos impulsos correspondentes as transições descendentes do sinal de entrada

A porta lógica AND foi implementada com recurso à topologia de uma NAND e de um inversor, e está representada na Figura 5.22. É graças a esta porta lógica que iremos eliminar os impulsos que representam as transições descendentes do sinal original.

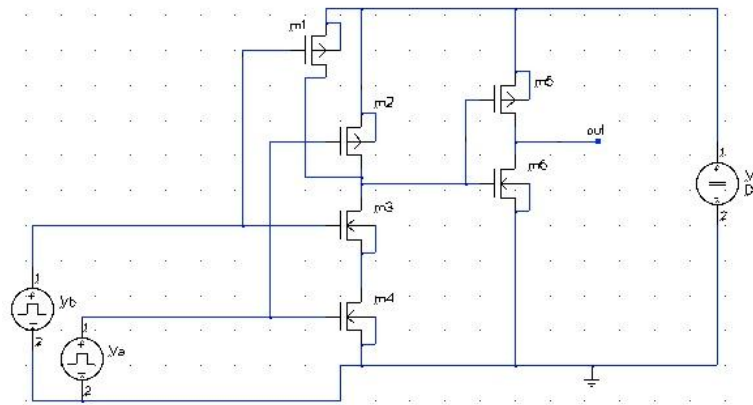


Figura 5.22 - Porta AND em CMOS

Através da utilização da porta AND, onde se introduz o sinal proveniente do XOR assim como o sinal original, elimina-se, como se pode observar na Figura 5.23, os impulsos indesejados. É de notar que o sinal de entrada tem de estar desfasado do sinal reproduzido pelo XOR. Não parece ser um factor problemático uma vez que face aos sucessivos atrasos introduzidos em todo o processo, o sinal original quando introduzido na AND está em avanço relativamente ao proveniente do XOR. Caso isso não aconteça, mais atraso terá de ser introduzido nos impulsos gerados. Uma forma de o fazer será introduzindo mais inversores à saída do XOR de modo a atrasar o sinal.

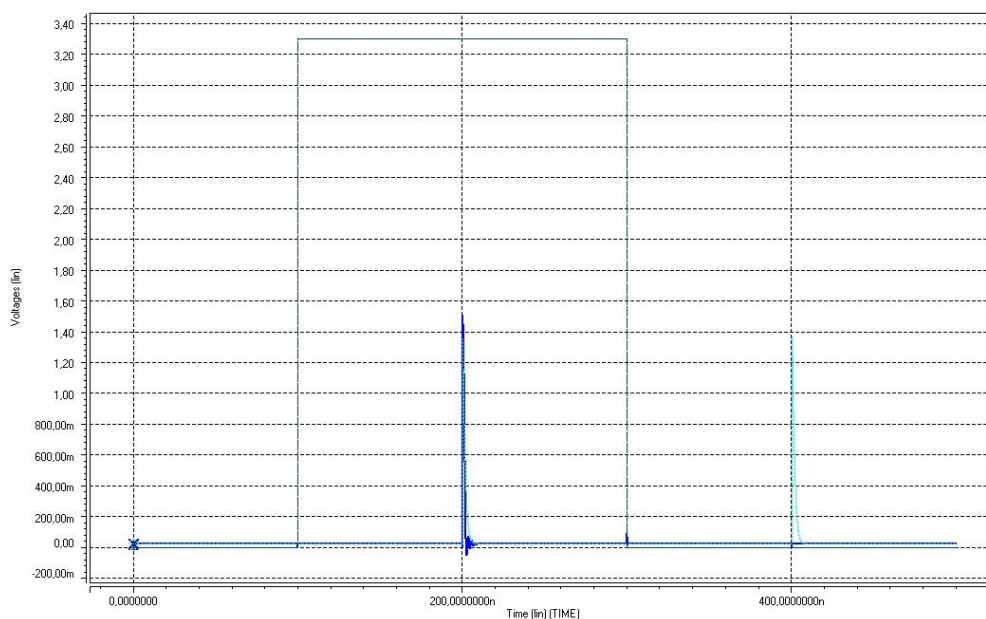


Figura 5.23 - Eliminação de impulsos pela porta lógica AND

No fim de todo este processo resta os impulsos das transições ascendentes. Os impulsos gerados têm o formato que se pode observar na Figura 5.24.

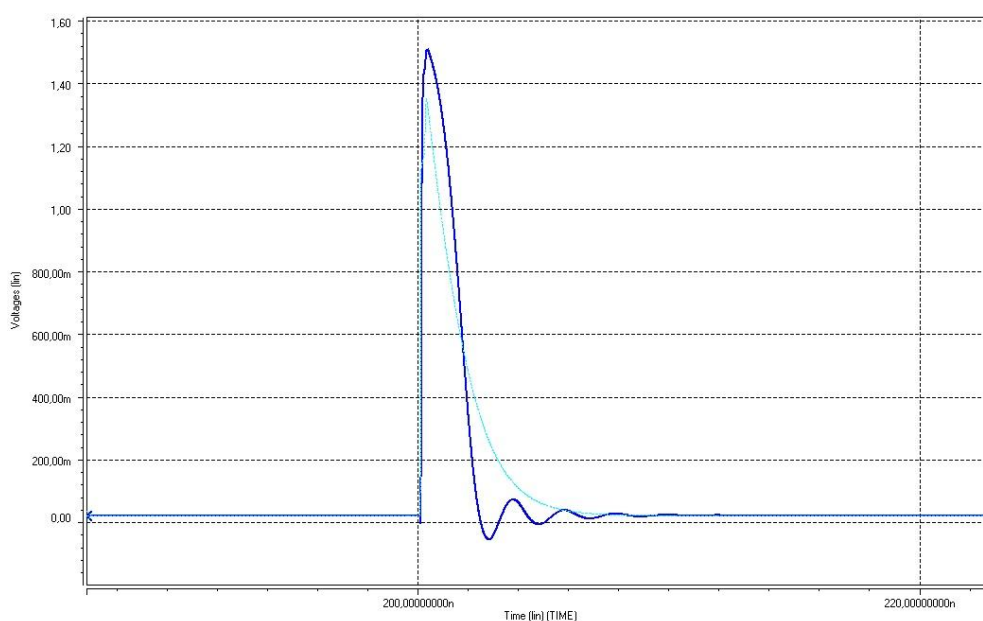


Figura 5.24 - Impulsos observados à saída da AND

Para finalizar o estudo do gerador de impulsos (Figura 5.25) resta analisar o consumo deste dispositivo de forma a calcular, apesar de forma não muito exacta, a autonomia do emissor de UWB proposto.

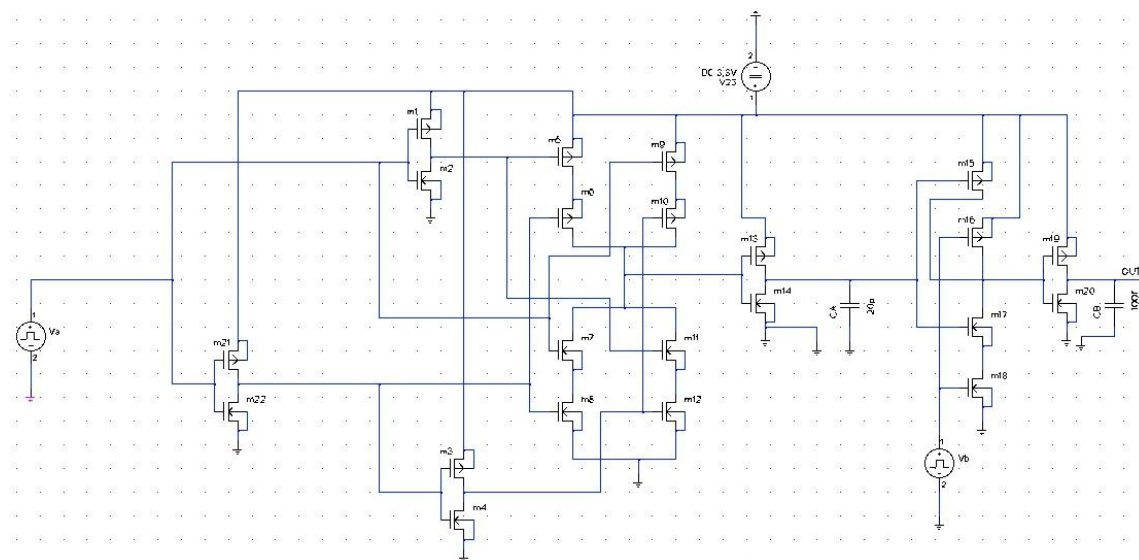


Figura 5.25 – Gerador de impulsos com recurso a tecnologia CMOS

Como se pode observar, o gerador é alimentado por uma tensão de 3,3 V e quando em funcionamento apresenta um consumo de corrente com o formato demonstrado na Figura 5.26.

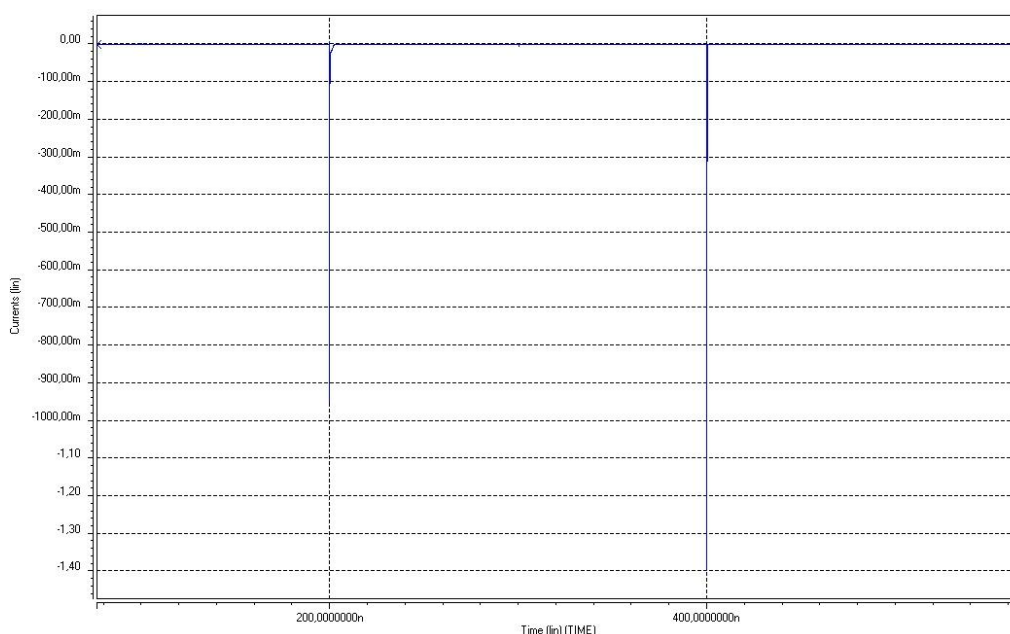


Figura 5.26 - Consumo de corrente por parte do gerador de impulsos quando em funcionamento

O consumo médio de corrente calculado foi de 1,8179 mA o que, face a uma alimentação de 3,3 V, origina um consumo médio de potência de aproximadamente 6 mW. Com um

consumo reduzido como este é possível alimentar o emissor com recurso a baterias alcalinas do tipo AA ou do tipo AAA e garantir tempos de autonomia como os descritos na Tabela 4.

Nome Comum	Tensão nominal (V)	Capacidade (mAh)	Autonomia aproximada (h)
AAAA	1,5	625 (alcalina)	343
AAA	1,5	1200 (alcalina)	660
AA	1,5	2700 (alcalina)	1485

Tabela 4 - Autonomia aproximada do emissor quando funcionando ininterruptamente

Por fim foi realizado um pequeno teste de bancada de modo a verificar o modelo implementado. Isto foi possível recorrendo a lógica ACT, nomeadamente integrados do tipo 74ACT04, 74ACT08 e 74ACT86. O gerador pode ser observado na Figura 5.27.

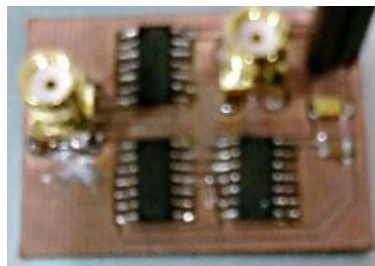


Figura 5.27 - Gerador implementado em PCB

Esta implementação serviu para verificar a geração dos pulsos, pulsos esses que são bem visíveis na Figura 5.28. Aqui não houve preocupação em maximizar a velocidade de transmissão, apenas verificar o modelo apresentado.

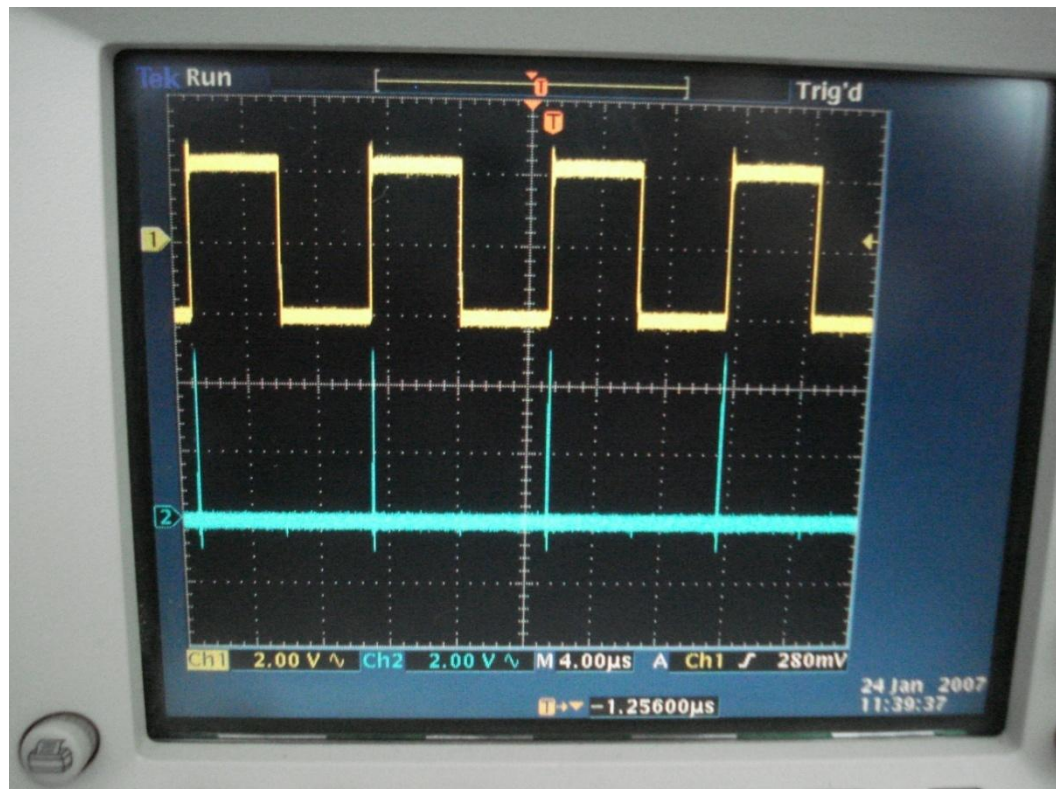


Figura 5.28 - Pulso gerado no gerador implementado

Na Figura 5.29 é possível constatar que a lógica usada, apesar de rápida face as restantes opções existentes, não é suficiente uma vez que produz pulsos com uma duração de 40 ns e algo lento nas suas transições.

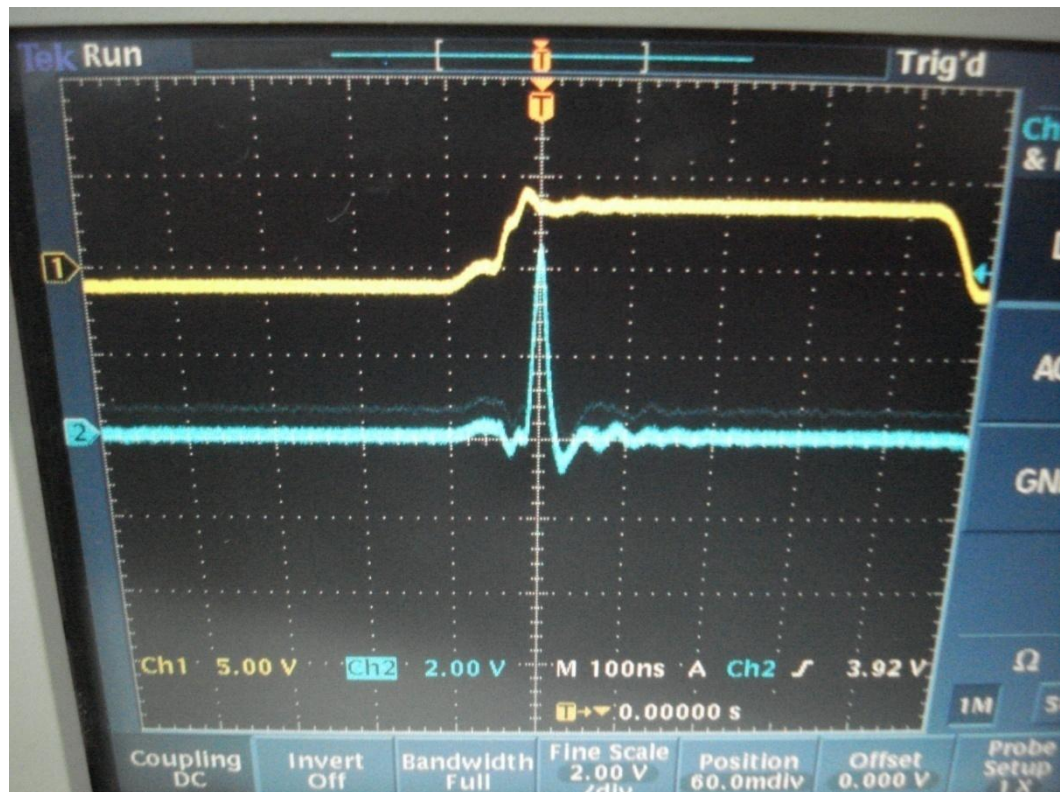


Figura 5.29 - Duração do pulso gerado

5.4 Receptor UWB

Como se pode observar na arquitectura do receptor apresentada na Figura 3.26, a arquitectura adoptada para o receptor incluía, além da antena, um LNA, um detector de pulsos e um módulo de tratamento digital. Em relação à antena, esta já fora analisada, não sendo por isso objecto de estudo novamente. Para estudar o receptor UWB vamos considerar apenas o detector de pulsos uma vez que é deste bloco que depende o bom funcionamento do receptor. Tanto o LNA como o bloco de tratamento digital, dependerão da especificidade do detector, logo só poderão ser considerados após estudo das limitações ou necessidades do mesmo.

Apesar das variadas técnicas existentes para detecção de impulsos, a estrutura adoptada tem particular atenção para um dos principais factores a considerar quando se implementa um receptor de UWB para aplicações portáteis, o consumo de energia [15]. O detector que será utilizado permite uma conversão directa dos impulsos recebidos no sinal digital, evitando por isso a utilização da primeira etapa de amplificação que é hábito acontecer na recepção de sinais UWB. Com a ausência da amplificação é possível reduzir o consumo de energia de forma substancial. Na Figura 5.30 é possível observar o esquemático do detector.

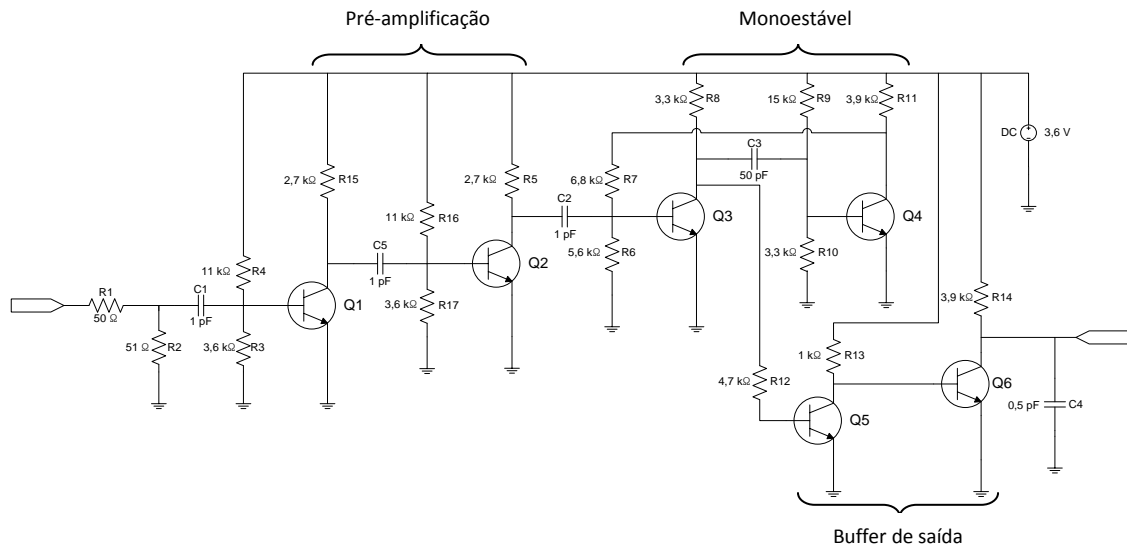


Figura 5.30 – Detetor de pulsos UWB

O funcionamento do detetor pode ser dividido em três partes. A principal e mais importante engloba os transístores Q3 e Q4 e representa o circuito de um multivibrador monoestável.

Um multivibrador monoestável, também conhecido por ‘one shot’, é utilizado para produzir um pulso cada vez que for despoletado por um sinal à sua entrada. O monoestável é accionado pelo sinal proveniente do colector do transístor Q2 através do condensador C2 responsável pelo desacoplamento do monoestável. Como se pode observar na Figura 5.31, ao ocorrer uma variação de tensão no colector do transístor Q2, a base do transístor Q3 transita para perto dos zero volt o que provoca com que o transístor Q3 fique ao corte. Face isto o colector do Q3 irá aumentar a tensão de forma gradual. Essa transição irá depender do condensador C3 e colocará o transístor Q4 a conduzir. Enquanto este se encontrar a conduzir, o transístor Q3 irá se manter ao corte. Uma vez que o transístor Q4 comece a entrar ao corte, o transístor Q3 transitará para a condução originando uma tensão no colector perto de zero.

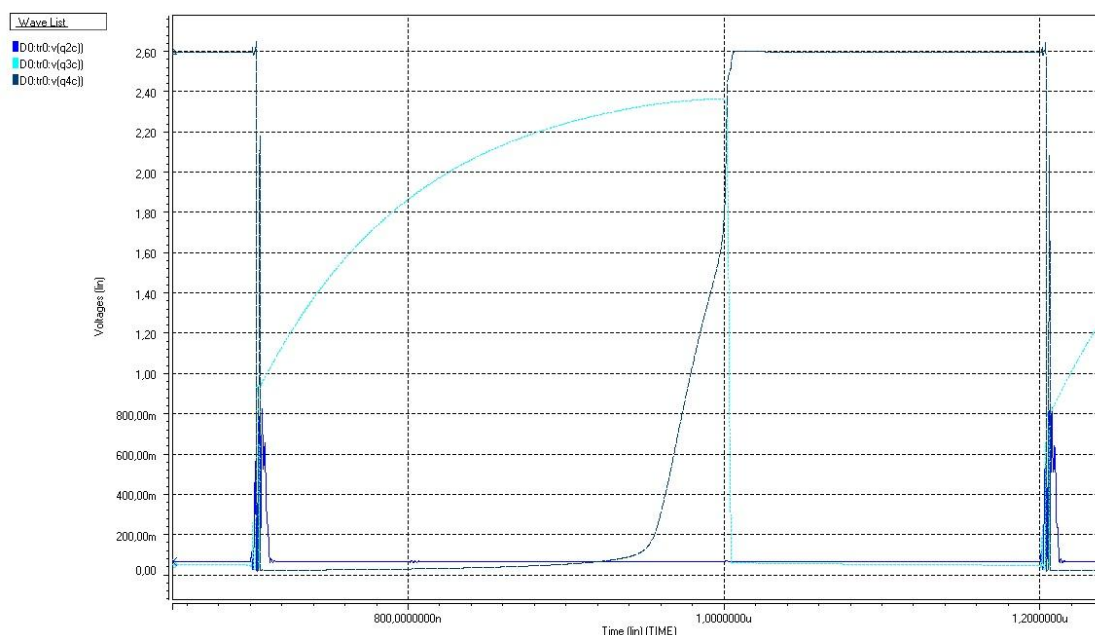


Figura 5.31 - Variação de tensão aos colectores dos transístores Q2, Q3 e Q4

Os transístores Q1 e Q2 constituem uma fase de amplificação de modo a se conseguir detectar sinais mais fracos e evitando a utilização de um LNA. Como se pode observar na Figura 5.32, face a recepção de um impulso, o sistema de disparo do monoestável, produz um sinal suficientemente grande para o funcionamento do monoestável. Se em vez dos dois andares, Q1 e Q2, houvesse apenas um, a reacção gerada face a um impulso de tão pequena duração e amplitude, não seria suficiente para activar o monoestável.

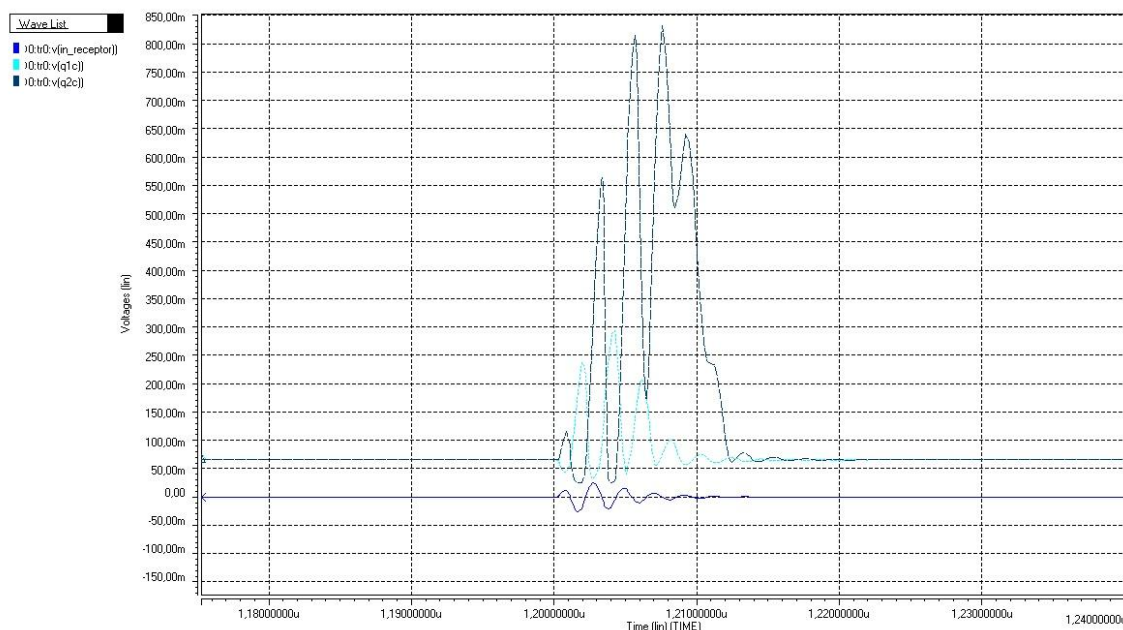


Figura 5.32 - Circuito de disparo quando activado por um impulso recebido

Resta explicar a utilização dos transístores Q5 e Q6. O transístor Q5 serve de buffer do sinal proveniente do monoestavel garantindo assim a reprodução na totalidade do pulso por ele gerado. O transístor Q6 serve apenas para amplificar o sinal proveniente do colector do Q5. O comportamento destes dois transístores pode ser observado na Figura 5.33.

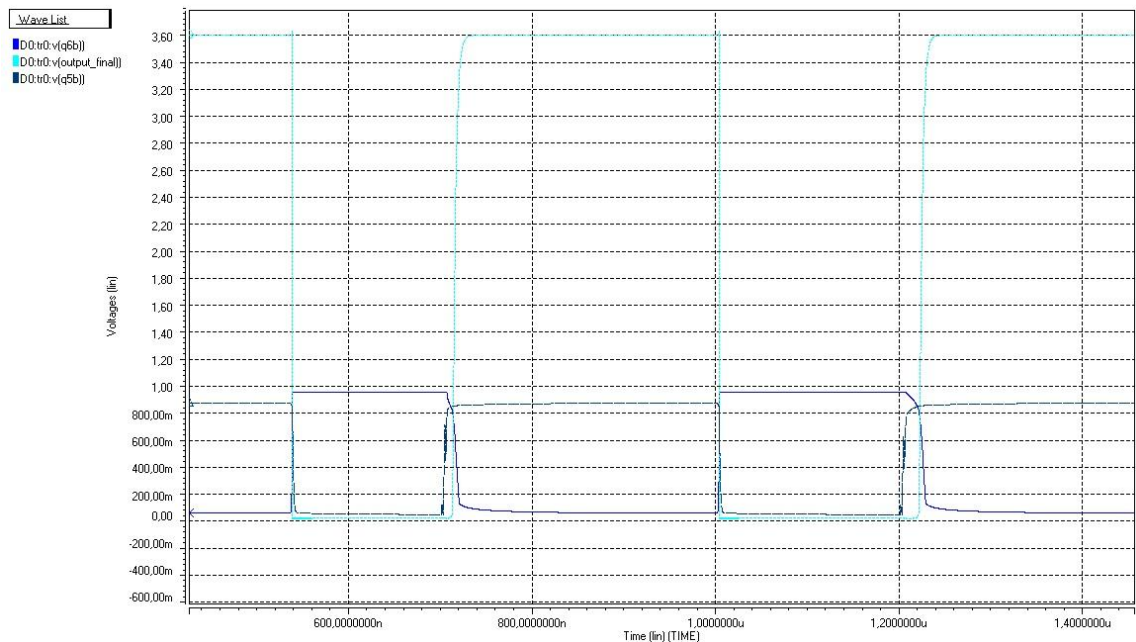


Figura 5.33 - Andar de saída do detector

Visto o funcionamento do detector de pulsos, é importante determinar as suas limitações. Em primeiro lugar, vamos determinar a sensibilidade máxima do detector, ou seja, qual a amplitude mínima que terão de ter os impulsos recebidos para serem detectados e recuperados. Na Figura 5.34 temos presente a situação limite em termos de sensibilidade. Como é possível observar, o sinal digital é recuperado através da detecção de impulsos de reduzida amplitude.

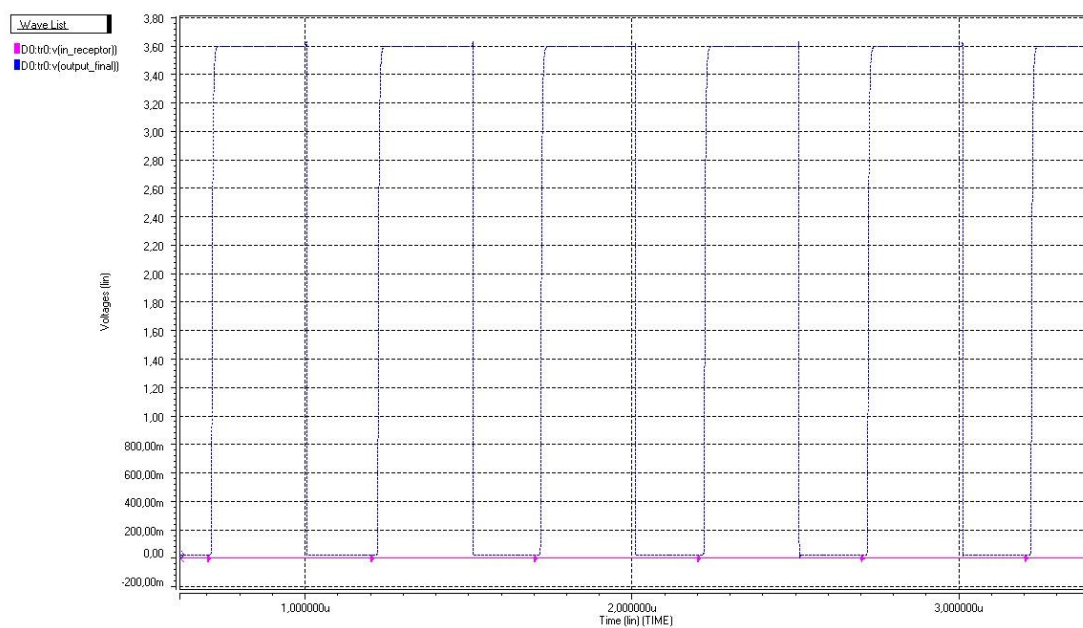


Figura 5.34 - Sinal digital recuperado

Esses impulsos podem ser observados com maior pormenor na Figura 5.35. Aí é possível observar que a amplitude mínima dos impulsos é de aproximadamente 25 mV (50 mV pico-a-pico).

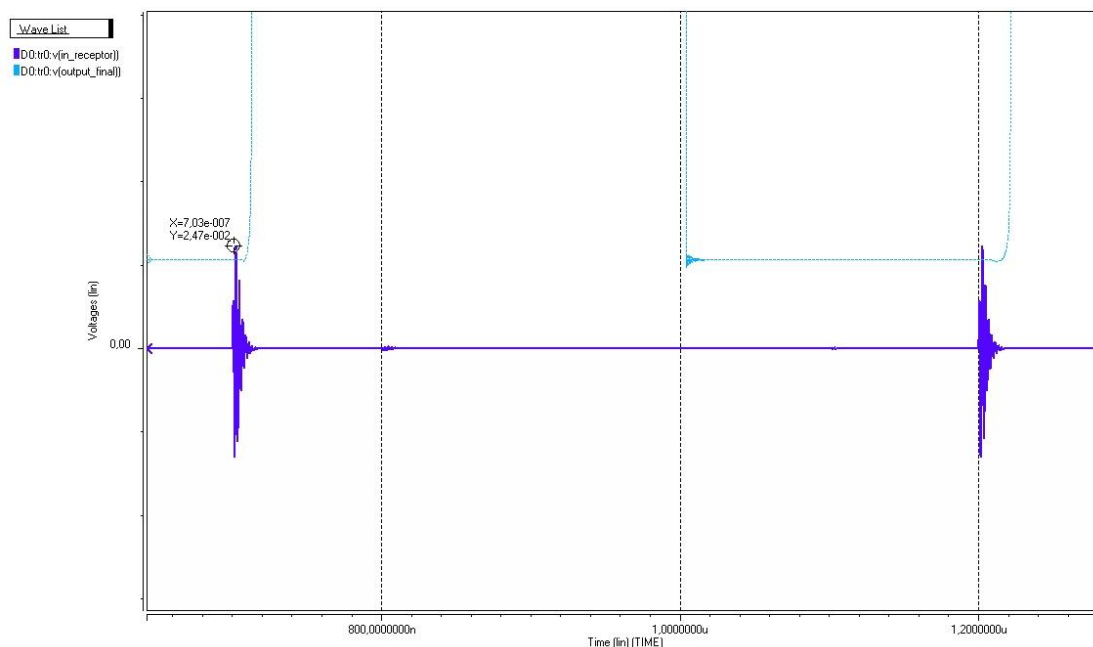


Figura 5.35 - Impulsos detectados

Outro factor importante e que se tem de ter atenção reside no ritmo de transmissão dos impulsos. Neste caso, o ritmo máximo de transmissão é de $2,5 \text{ Mbits.s}^{-1}$, não havendo

qualquer restrição para um ritmo mínimo. Caso se pretenda aumentar o ritmo de transmissão, deverá se ajustar o valor do condensador C3 diminuindo assim a duração dos pulsos gerados pelo monoestável e garantindo a possibilidade de uma transmissão UWB mais veloz. Como é de esperar, esse ritmo tem um limite, uma vez que ao diminuir o tamanho dos pulsos corre-se o risco de à posteriori estes não serem interpretados como bits e a recuperação do sinal se perca. Um exemplo dos efeitos da variação do condensador C3 pode ser observado na Figura 5.36. Neste caso o valor de C3 foi alterado passando a ser de 5 pF ou contrário dos 50 pF que tinha. Como se pode constatar foi possível detectar, sem perdas, impulsos a um ritmo de transmissão de 20 Mbits.s^{-1} . Com esta variação reduziu-se a duração dos impulsos gerados pelo monoestável de 300 ns para 40 ns.

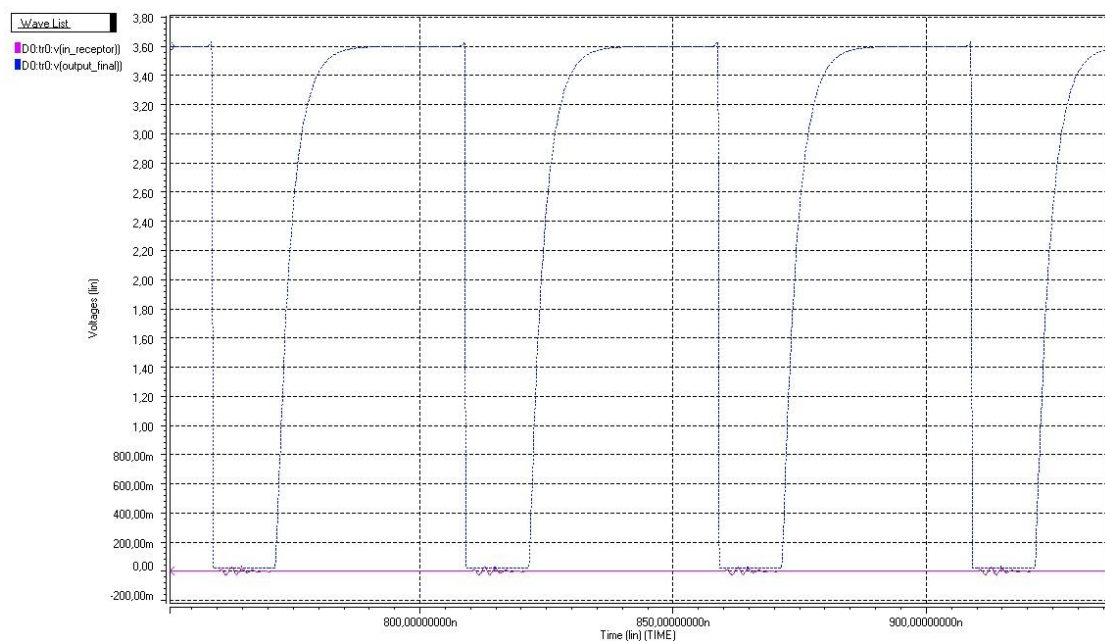


Figura 5.36 - Detector quando alterado o ritmo máximo de detecção

Tal como aconteceu com o emissor, e uma vez que se pretende comprovar o baixo consumo de energia por parte do receptor, o consumo médio de corrente aquando do seu funcionamento tem de ser calculado.

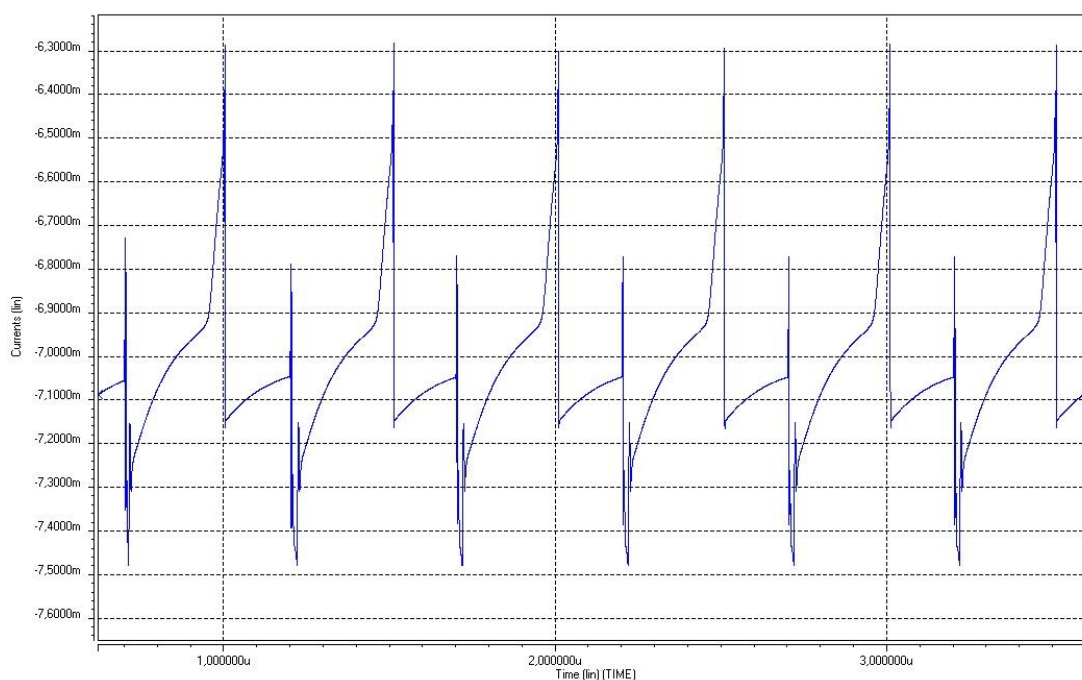


Figura 5.37 - Consumo de corrente por parte do detector de pulsos quando em funcionamento

É possível, através da Figura 5.37 verificar o comportamento da corrente consumida pelo detector quando em funcionamento, sendo que o seu valor médio é de aproximadamente 7,042 mA o que origina uma potência média de 25,35 mW. Mais uma vez é possível calcular o tempo de autonomia do receptor quando alimentado por baterias do mesmo tipo que o emissor (Tabela 5).

Nome Comum	Tensão nominal (V)	Capacidade (mAh)	Autonomia aproximada (h)
AAAA	1,5	625 (alcalina)	88
AAA	1,5	1200 (alcalina)	170
AA	1,5	2700 (alcalina)	383

Tabela 5 - Autonomia aproximada do receptor quando funcionando ininterruptamente

5.5 Transmissão UWB

Uma vez já estudado o comportamento do emissor e receptor UWB, resta introduzir os módulos do amplificador de classe D de modo a concluir a arquitectura desenvolvida.

O primeiro módulo, o módulo responsável pela modulação digital do sinal é, como já foi apresentado anteriormente, o sigma-delta de 2ª ordem. É possível observar na Figura 5.38 a estrutura do modulador, estrutura essa já apresentada no capítulo 3. Se voltarmos atrás, até à Figura 3.10, podemos comparar a estrutura do modulador sigma-delta contínuo apresentada com a implementada. Ao se efectuar tal comparação torna-se fácil identificar os dois amplificadores operacionais (OP285), com os respectivos coeficientes (a_1 e a_2), o comparador (AD8561) e o flip-flop (SN74LVC2G74) responsável pela amostragem e retenção. Uma vez que o flip-flop não é capaz de reproduzir um sinal com uma variação entre -5 V e 5 V, foi necessário introduzir um circuito capaz de efectuar tal variação ao mesmo tempo que fornece a corrente necessária aos integradores.

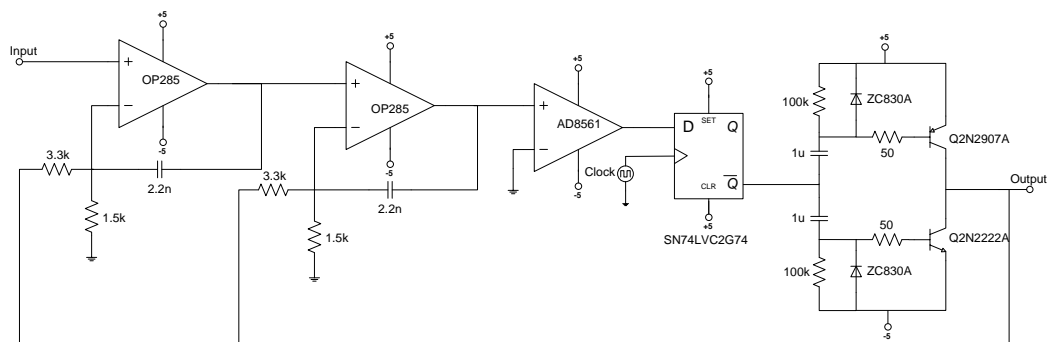


Figura 5.38 - Esquemático do modulador sigma-delta de 2ª ordem

Uma vez introduzida onda sinusoidal de 5 kHz à sua entrada, é possível observar o resultado da modulação na Figura 5.39. É possível verificar que a sequência gerada está compreendida entre os 5 V e os -5 V como seria de esperar.

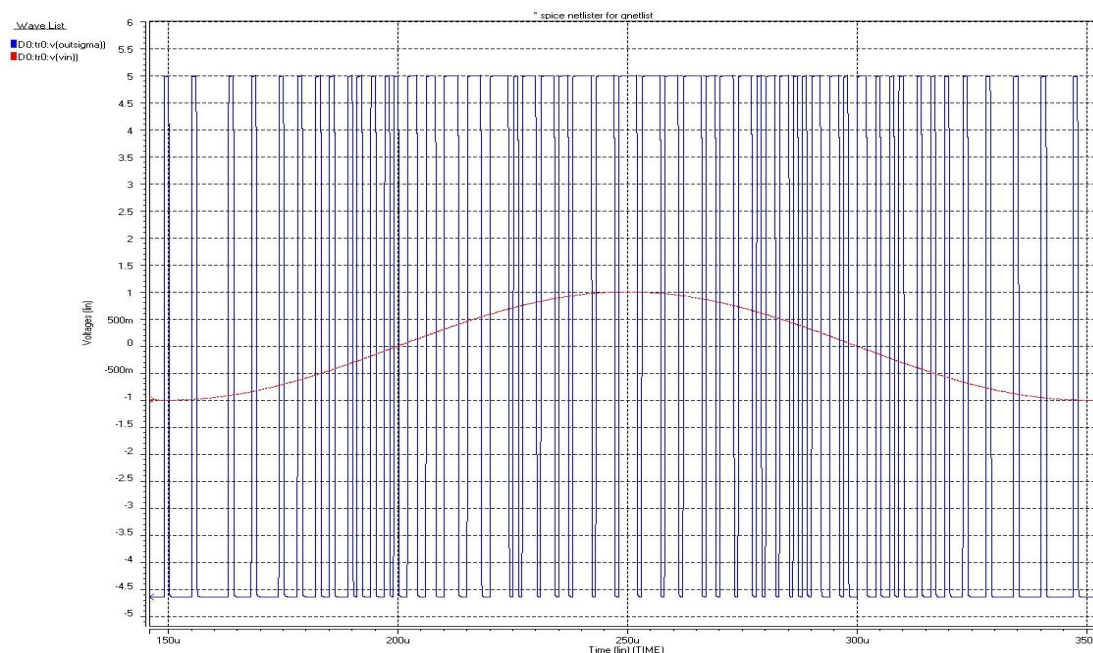


Figura 5.39 - Modulação sigma-delta

Uma vez obtida a respectiva modulação, é a vez de actuar o adaptador de modulação (Figura 5.40). Esse adaptador irá, como já fora explicado, adaptar o resultado da modulação ao pretendido pelo gerador de impulsos. É composto apenas por uma porta lógica AND (ABT08).

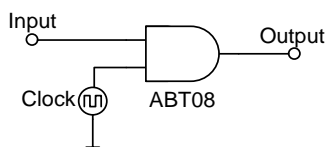


Figura 5.40 - Implementação do adaptador de modulação digital

O resultado da adaptação foi o pretendido, ou seja, retirar o duty-cycle de 100% do sinal proveniente da modulação. Na Figura 5.41 é possível observar o resultado da adaptação.

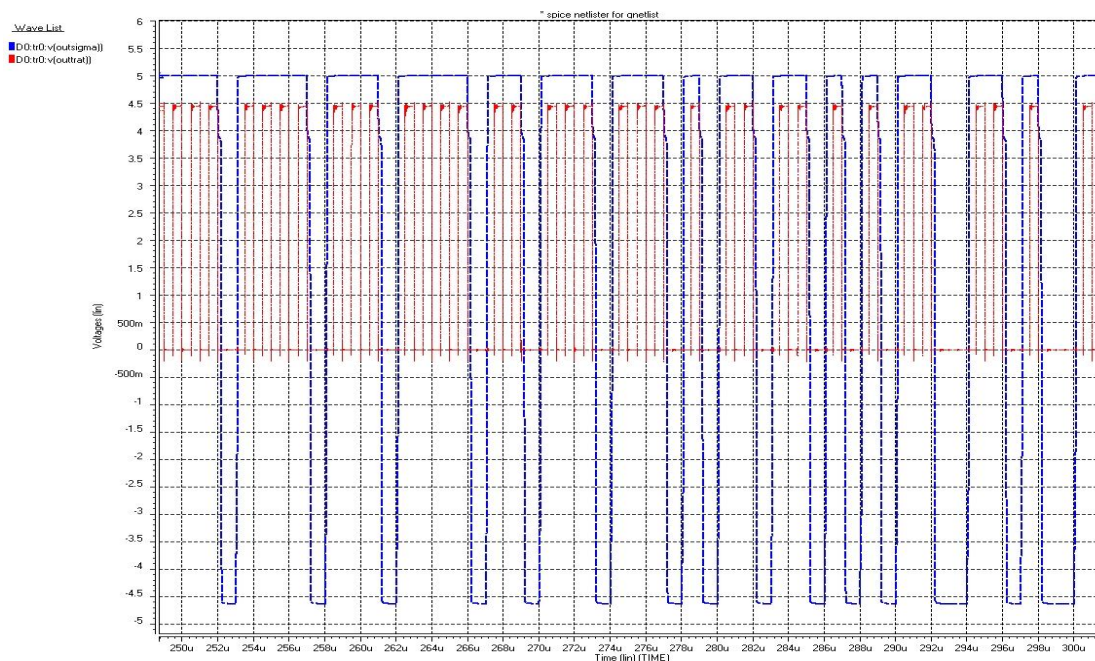


Figura 5.41 - Modulação sigma-delta adaptada

Uma vez obtido o formato desejado, é a vez de gerar os respectivos impulsos gaussianos. Para tal utilizou-se o mesmo modelo CMOS do gerador de impulsos já apresentado e simulado no capítulo 5.3, e presente na Figura 5.25. No entanto, é possível mais uma vez observar o resultado obtido quando introduzida a sequência no gerador de impulsos (Figura 5.42).

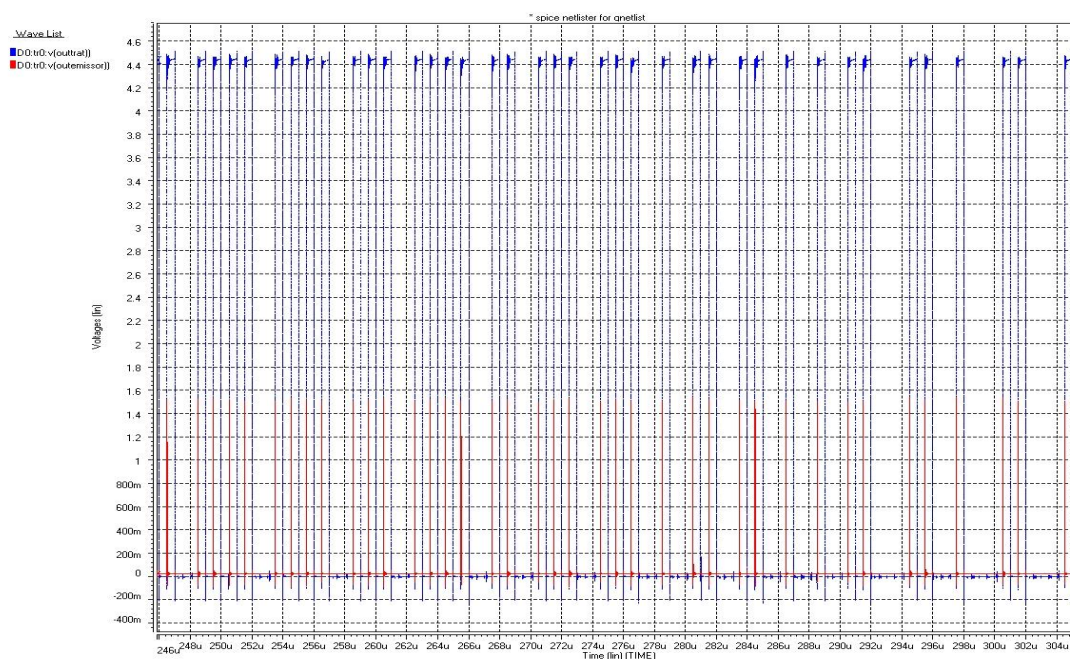


Figura 5.42 - Impulsos gerados

Os monociclos gaussianos, assim como os doublets gerados pelas antenas já são conhecidos aquando do estudo da antena, sendo que resta confirmar a sua detecção pelo detector de pulsos. Na Figura 5.43 é possível verificar a detecção.

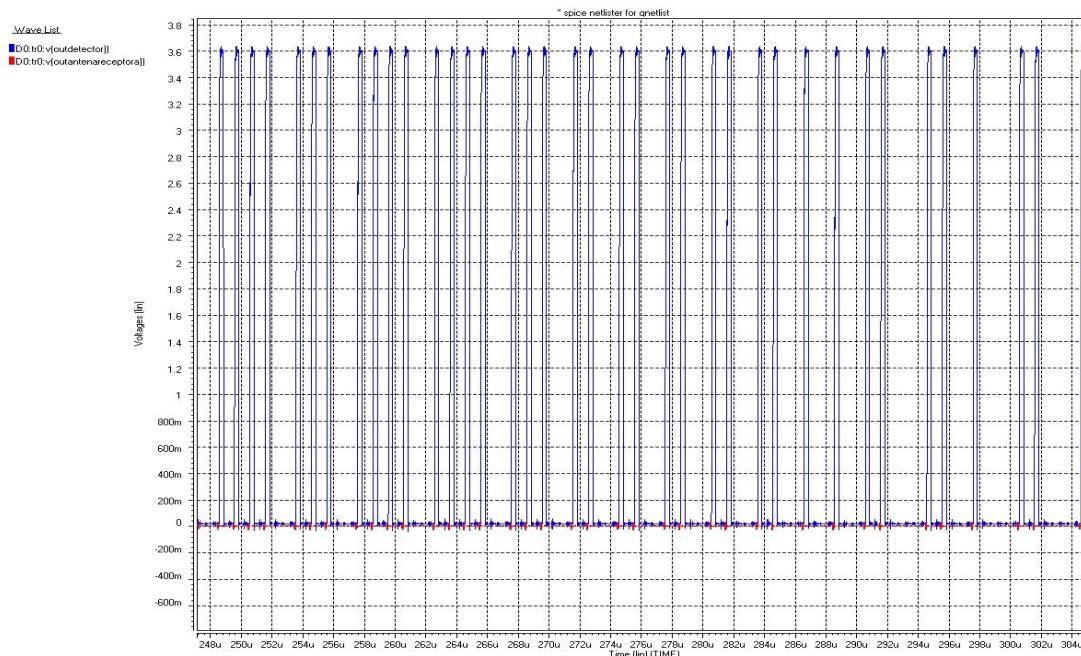


Figura 5.43 - Detecção de pulsos

Uma vez recuperada a sequência enviada, resta recuperar o formato digital original, gerado pelo modulador. Para tal é utilizado o módulo de conversão digital apresentado na Figura 5.44. Como é possível observar, o módulo é constituído por dois flip-flops (SN74LVC2G74). O relógio do primeiro é controlado pela sequência obtida pelo detector de pulsos.

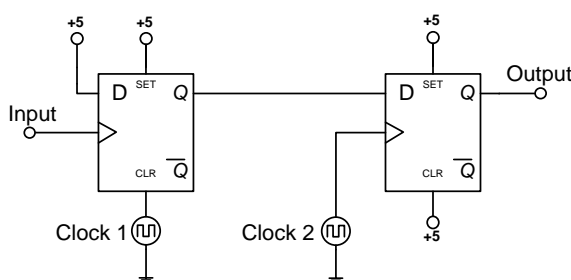


Figura 5.44 - Implementação do módulo de conversão digital

O seu funcionamento pode ser comprovado na Figura 5.45, e o resultado aproxima-se muito do esperado, ou seja, do formato originalmente gerado pelo modulador.

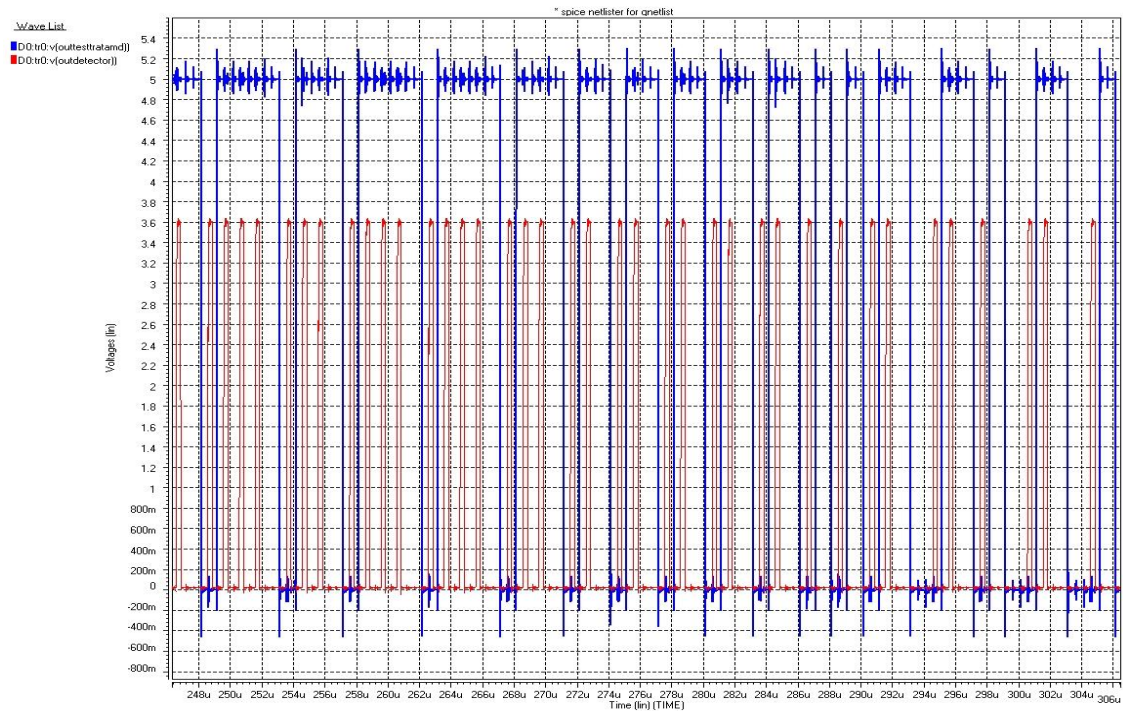


Figura 5.45 - Restauro do formato obtido pelo sigma-delta

Agora que foi obtida na recepção a sequência original resta, por acção do filtro passa-baixo, recuperar o sinal originalmente introduzido no modulador. O resultado final, ou seja, a transmissão da onda sinusoidal de 5 kHz pode ser observada na Figura 5.46. É facilmente observável o arranque do modulador, uma vez que o primeiro período é claramente desfeito.

No entanto, os restantes períodos são demonstrativos do bom funcionamento da arquitectura implementada, apesar de alguma distorção visível nos mínimos da sinusóide recuperada.

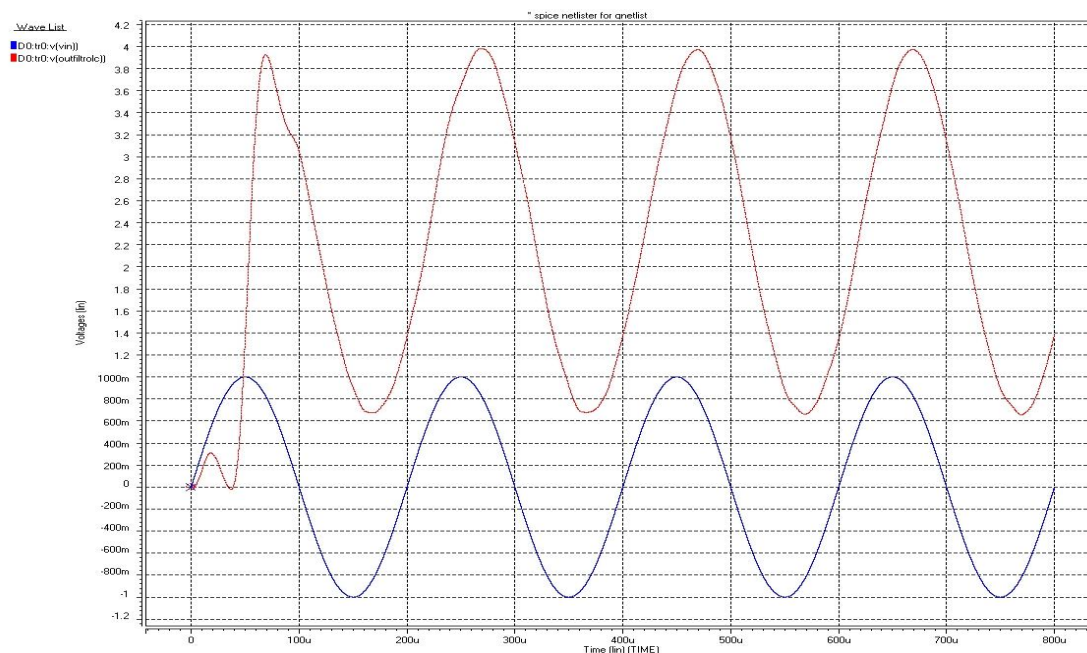


Figura 5.46 - Onda original vs Onda recuperada

Confirmado o funcionamento do sistema desenvolvido, resta efectuar a análise relativa ao consumo global do sistema. Para tal foi calculado o consumo de corrente nas diferentes fases do sistema, assim como a respectiva potência consumida. Na Tabela 6 é possível observar os valores obtidos. Analisando a respectiva tabela é possível constatar que o $\Sigma\Delta$ é o principal factor de consumo no emissor, contribuindo directamente com 1,4 W de potência consumida nos 2 W finais do emissor. O gerador de impulsos é o módulo que, no emissor, apresenta melhores performances no que respeita a consumos. O receptor não apresenta valores tão elevados. Com um consumo final de 25 mW, e uma corrente total consumida de cerca de 7 mA, é possível verificar que este consumo é quase todo relativo ao consumo do detector de pulsos (o multivibrador monoestável).

		Consumo total de corrente (A)	Potência total (W)
Emissor	Sigma-Delta	2,796E-01	1,398E+00
	Sigma-Delta + Adaptador de mod digital	4,149E-01	2,074E+00
	Sigma-Delta + Adaptador de mod digital + Gerador de impulsos	4,202E-01	2,099E+00
Receptor	Detector de pulsos	7,006E-03	2,522E-02
	Detector de pulsos + Conversor digital	7,056E-03	2,547E-02

Tabela 6 – Corrente e potência consumida ao longo dos diferentes módulos

Capítulo 6 – Conclusões e trabalho futuro

No decorrer da tese foram efectuadas variadas simulações, das quais se pode retirar alguns dados importantes. Relativamente à transmissão UWB, é possível concluir que a arquitectura utilizada é completamente capaz de gerar e recuperar os impulsos gaussianos que a caracterizam. Foi igualmente demonstrado que a duração dos impulsos, assim como a sua amplitude, pode ser controlada através da duração e da rapidez de transição dos impulsos gerados pelo gerador de impulsos. De igual forma, a regeneração dos impulsos por parte do multivibrador monoestável pode ser controlada com o ajuste de alguns parâmetros que constituem este bloco. É possível alterar a duração dos pulsos assim como a sensibilidade de detecção de impulsos. Se for necessário uma sensibilidade de detecção ainda maior que a possível com o monoestável, existe sempre a possibilidade de inclusão de um LNA antes deste.

No que respeita ao amplificador de classe D, que se encontra dividido pelo emissor e receptor, a estrutura do modulador $\Sigma\Delta$ introduz a grande parte da distorção inicial, no entanto o sinal é recuperado com sucesso na recepção. Com uma arquitectura $\Sigma\Delta$ mais complexa, de 4 ou 6 ordem, assim com um filtro de ordem superior seria possível modular e recuperar o sinal com maior fidelidade.

O sistema total revelou ser capaz de transmitir e amplificar o sinal com sucesso, ao mesmo tempo que apresenta uma complexidade moderada quando comparado com os sistemas UWB existentes. Este sistema demonstra a possibilidade de utilização de sinais UWB na gama dos 500MHz e a possibilidade de integração nos sistemas de áudio.

Apesar do sucesso na transmissão do sinal, existem algumas alterações possíveis de fazer de forma a melhorar o sistema. Em primeiro lugar, e de forma a reduzir o consumo, seria altamente benéfico a inclusão, tanto no emissor como no receptor, de um sistema de controlo das alimentações. Este sistema seria responsável por “desligar” as alimentações de alguns dos módulos quando estes não estão em funcionamento e de os “ligar” quando necessários. Isto originaria um modo de hibernação do sistema poupando bastante energia. Outro factor importante seria a uniformização das tensões de alimentação. O facto de se conseguir obter um sistema com uma alimentação igual para todos os seus módulos constituintes é uma alteração que simplificaria o sistema. Se tal uniformização fosse conseguida tendo como referencia o menor valor de entre todas as alimentações actuais, permitiria igualmente reduzir

o consumo do sistema. Feitas todas estas alterações, seria muito interessante o desenvolvimento da arquitectura em tecnologia CMOS. O desenvolvimento de dois integrados, um emissor e um receptor, contendo todos os módulos integrados, tornaria possível obter um sistema com consumos ainda mais reduzidos, com sensibilidades de detecção inferiores e taxas de transmissão superiores.

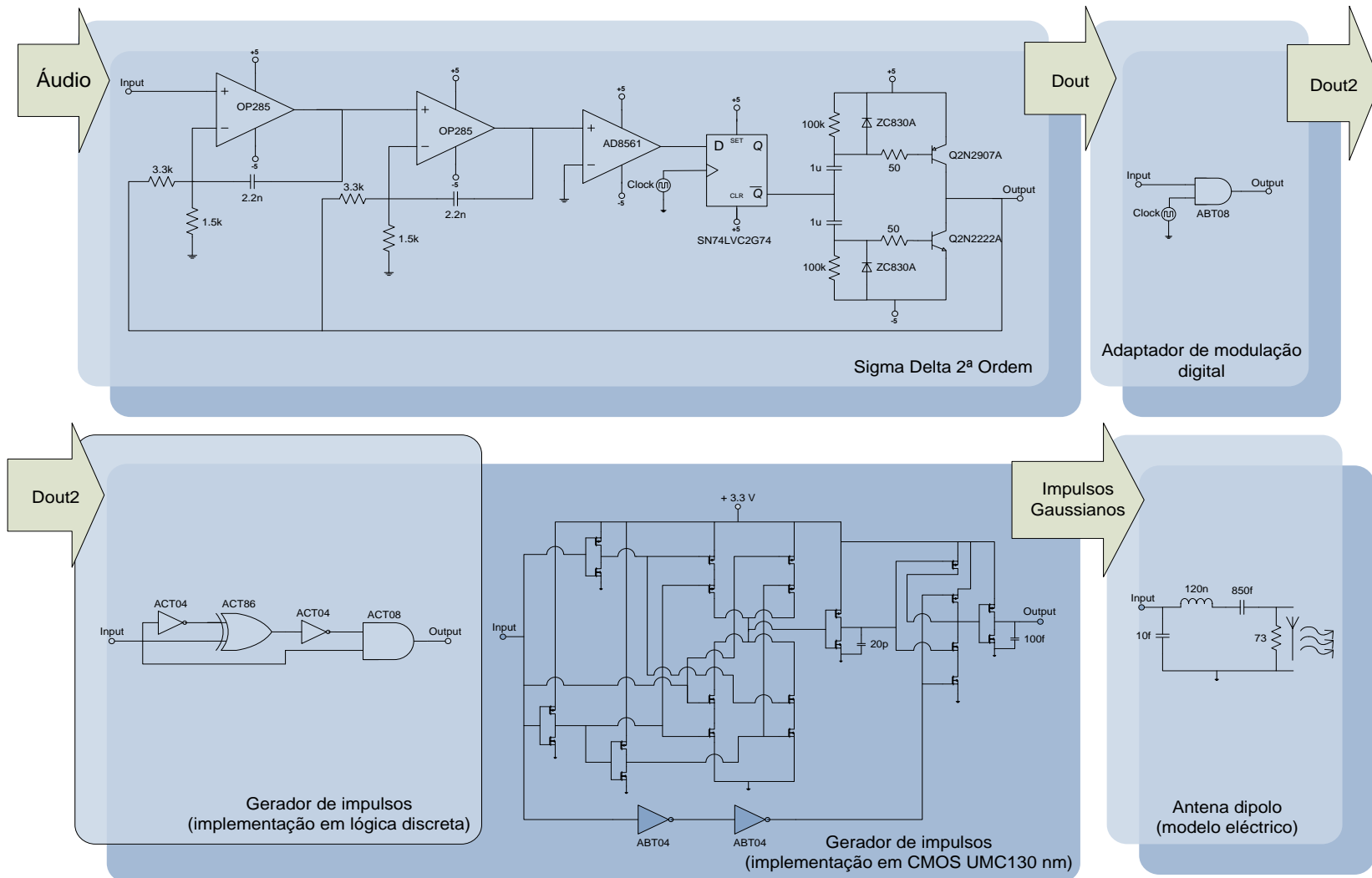
Bibliografia

- [1]. **Ghavami, M., Michael, L. B and Kohno, R.** *Ultra Wideband Signals and Systems in Communication Engineering*. s.l. : John Wiley & Sons, Ltd, 2007.
- [2]. **Federal Communications Commission.** *First Report and Order*. Washington, D.C. : Federal Communications Commission, April 22, 2002.
- [3]. **Electronic Communications Committee.** *ECC Decision of 24 March 2006 amended 6 July 2007 at Constanta on the harmonised conditions for devices using Ultra-Wideband (UWB) technology in bands below 10.6 GHz*. s.l. : CEPT, 6 July, 2007.
- [4]. **Freescale Semiconductor, Inc.** *DS-UWB, Making the UWB Future*. s.l. : Freescale Semiconductor, Inc, 2004.
- [5]. **Behzad Razavi, Fellow, IEEE, Turgut Aytur, Christopher Lam, Member, IEEE, Fei-Ran Yang, Member, IEEE, Kuang-Yu (Jason) Li, Member, IEEE, Ran-Hong (Ran) Yan, Han-Chang Kang, Member, IEEE, Cheng-Chung Hsu, and Chao-Cheng Lee.** *A UWB CMOS Transceiver*. s.l. : IEEE JOURNAL OF SOLID-STATE CIRCUITS, VOL. 40, NO. 12,, December 2005.
- [6]. **Leenaerts, D. M.W.** *Transceiver Design for Multiband OFDM UWB*. s.l. : EURASIP Journal on Wireless Communications and Networking, 2006.
- [7]. **Gaalaas, Eric.** *Class D Audio Amplifiers: What, Why, and How*. s.l. : Analog Dialogue, 40-06, June, 2006.
- [8]. **Gaalaas, Eric, et al.** *Integrated Stereo Delta-Sigma Class D Amplifier*. s.l. : IEEE Journal of Solid-State Circuits, Vol.40, No. 12, December, 2005.
- [9]. **Dallago, Enrico, Leo, Giuseppe De and Sassone, Gabriele.** *A Current-Mode Power Sigma-Delta Modulator for Audio Applications*. s.l. : IEEE Transactions on Industrial Electronics, Vol. 52, No. 1, February, 2005.
- [10]. **Johns, David and Martin, Ken.** *Analog Integrated Circuit Design*. s.l. : John Wiley & Sons, Inc, 1997. ISBN 0-471-1444-7.
- [11]. **Bloechl, Mark, Bataineh, Mohannad and Harrell, Dale.** *Class D Switching Power Amplifiers: Theory, Design, and Performance*. s.l. : IEEE, 2004.
- [12]. *Low-Rate Chaotic UWB Transceiver System Based on IEEE 802.15.4a*. **Sang-Min Han, Mi-Hyun Son, Yong-Hwan Kim, and Seong-Soo Lee.** s.l. : Proceedings of the 36th European Microwave Conference, 2006. 2-9600551-6-0.
- [13]. **Gerrits, John F.M., et al.** *Modeling and simulation of a dipole antenna for UWB*. Neuchâtel – Switzerland : Centre Suisse d'Electronique et de Microtechnique SA.
- [14]. **Sedra, Abel S. and Smith, Kenneth C.** *Microelectronic Circuits*. s.l. : Oxford University Press, 1998.

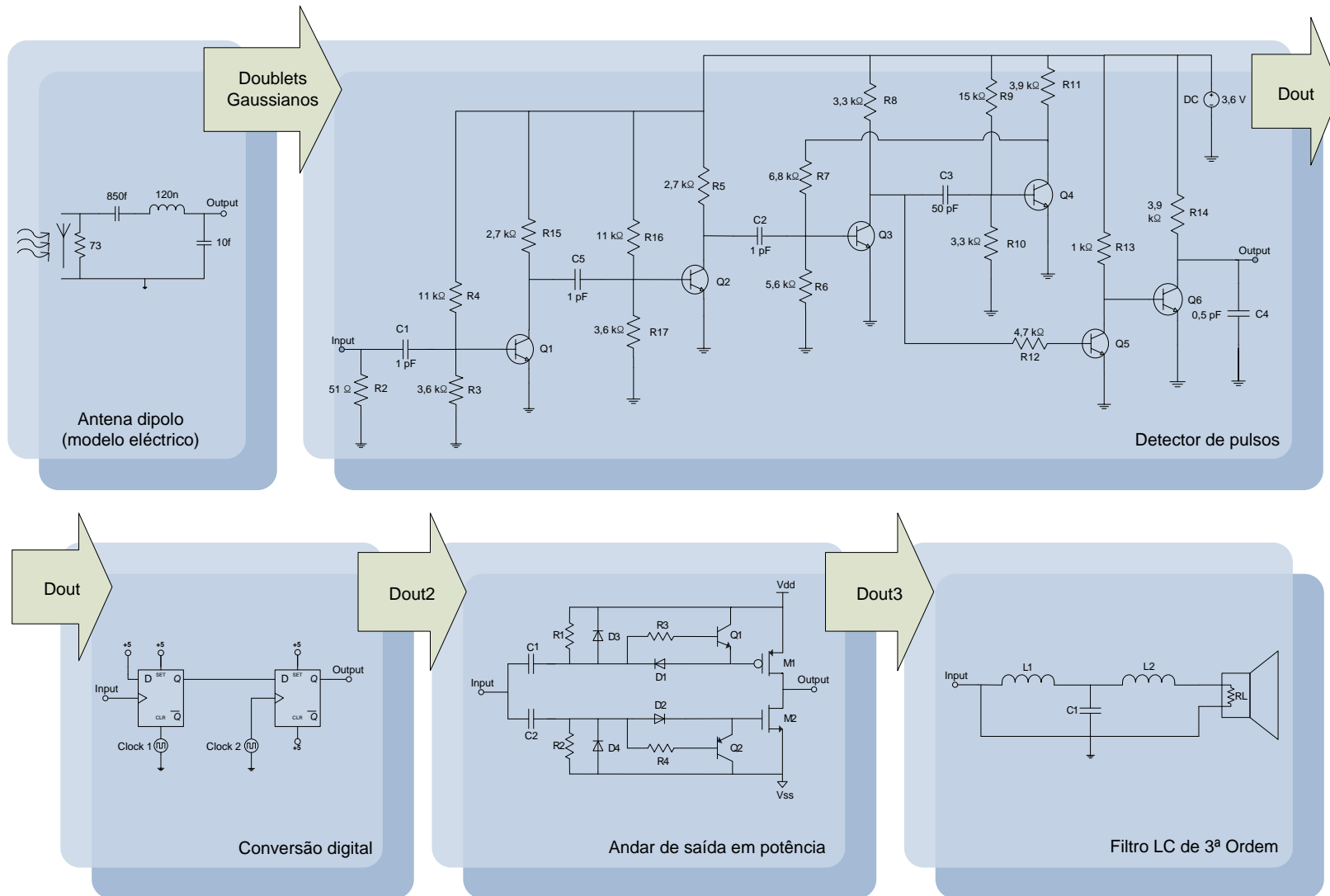
-
- [15]. **Rulikowski, Pawel, Sokol, Vratislav and Barrett, John.** *Low Power Consuming Pulse Detector*. s.l. : IEEE, International Conference on Ultra-Wideband, 2005.
- [16]. **Hüseyin, Arslan, Ning, Chen Zhi and Di, Benedetto Maria-Gabriella.** *Ultra Wideband Wireless Communication*. s.l. : John Wiley & Sons, Inc., 2006.
- [17]. *A Single-chip Audio System with Delta-Sigma DAC and Class-D Amplifier.* **Akira Yasuda, Akinori Ohkubo, Katsuya Ogata, Hajime Ueno and Takeshi Anzai, Takashi Kimura, Koichiro Ochiai, Toshihiko Hamasaki.** s.l. : IEEE, Jun. 2006.
- [18]. **Barajas, Enrique, et al.** *Low Noise Amplifiers for Low-Power Impulse-Radio Ultra Wide-Band Receivers*. s.l. : IEEE, Sept. 2006.
- [19]. **Dohier, Dr Mischa, Martigne, Patricia and Miscopein, Benoit.** *UWB - An Operator's View*. s.l. : The Institution of Engineering and Technology Seminar on Ultra Wideband Systems, Technologies and Applications, 2006.

Anexos

○ Anexo 1 – Arquitectura do emissor



○ Anexo 2 – Arquitectura do receptor



○ Anexo 3 – Ficheiros de simulação HSPICE

* Spice netlist for gnetlist

```
.OPTIONS POST $ Enables HSPLIT interface
.OPTIONS ACCT OPTS $ Prints stats & option values used
.OPTIONS SPICE=1 $ Forces Berkeley compatibility
.OPTIONS GMIN=1E-10 $ Lowest allowable conductance values
.OPTIONS GMINDC=1E-10
.OPTIONS ITL1=1000 $ Maximum DC iteration limit
.OPTIONS ITL4=100 $ Maximum transient iterations/timestep
.OPTIONS ITL5=0 $ No limit to total transient iterations
.OPTION CONVERGE=1 GMINDC=1.0000E-10
* .OPTIONS ACCURATE
* .OPTIONS DELMAX=1e-18
```

```
.include 'SigmaDeltaSub.LIB'
.include 'AdaptadorSigma.LIB'
.include 'GeradorImpulsos.LIB'
.include 'Delay.LIB'
.include 'AntenaEmissora.LIB'
.include 'CanalComunicacao.LIB'
.include 'AntenaReceptora.LIB'
.include 'DetectorPulsos.LIB'
.include 'TestTratamntoDig.LIB'
.include 'FiltroLC.LIB'
```

V1 Vin 0 sin 0 1 5kHz

```
VCLK clk 0 pulse 0 4 1ns 1ns 1ns 0.5us 1us
VCLK22 clk22 0 PWL 0 0V, 1000ns 0V, 1502ns 0V, 1503ns 5V, 1999ns 5V, 2000ns 0V, R 1000ns
VCLK3 Clk3 0 PWL 0 0V, 10ns 0V, 150ns 0V, 151ns 5V, 651ns 5V, 652ns 0V, 1010ns 0V, R 10ns
VCLK4 Clk4 0 PWL 0 5V, 10ns 5V, 200ns 5V, 201ns 0V, 301ns 0V, 302ns 5V, 1010ns 5V, R 10ns
```

X1 Vin clk outSigma SigmaDelta

X2 outSigma clk22 outTrat TratSigma

X4 outTrat outINV Delay

X3 outINV outTrat outEmissor GeradImp
rdummy outEmissor outEmissorA 0.1

X5 outEmissorA outAntenaEmissora AntenaEmissora

X6 outAntenaEmissora outCanal CanalComunicacao

X7 outAntenaEmissora outAntenaReceptora AntenaReceptora

X8 outAntenaReceptora outDetector DetectorPulsos
rdummy2 outDetector outDetectorA 0.1

X9 outDetectorA Clk3 Clk4 outTestTratamD TestTratamD

X10 outTestTratamD OutFiltroLC FiltroLC

X11 outSigma OutFiltroLCSigma FiltroLC

```
.GLOBAL IntVcc IntGnd VCC
```

```
.tran 1ns 0.8ms
```

```
.END
```

SigmaDeltaSub.LIB

```
subckt SigmaDelta in clk out
```

```
.include 'sn74lvc2g74.inc'
```

```
.include 'OP285.LIB'
```

```
.include 'AD8561T.LIB'
```

```
.include '2N2222.LIB'
```

```
.include '2N2907.LIB'
```

```
.include 'ZC830A.LIB'
```

```
XOA1 in 1 Vcc Vee SaidaInt1 OP285
```

```
C11 1 SaidaInt1 2.2n
```

```
R11 out 1 3.3k
```

```
R12 0 1 1.5k
```

```
XOA2 SaidaInt1 2 Vcc Vee SaidaInt2 OP285
```

```
C21 2 SaidaInt2 2.2n
```

```
R21 out 2 3.3k
```

```
R22 0 2 1.5k
```

```
XAD1 SaidaInt2 0 Vcc Vee Latch 0 saidacomp saidaNotComp AD8561
```

```
X__SN74LVC2G74 clk saidacomp NotQ 0 rx Vcc Vcc Vcc SN74LVC2G74
```

```
Rx rx 0 10000k
```

```
C1 NotQ 3 1u
```

```
C2 4 NotQ 1u
```

```
R1 3 Vcc 100k
```

```
R2 Vee 4 100k
```

```
D1 3 Vcc ZC830A
```

```
D2 Vee 4 ZC830A
```

```
R3 3 BaseU 50
```

```
R4 4 BaseD 50
```

```
Qup out BaseU Vcc Q2N2907A
```

```
Qdown out BaseD Vee Q2N2222A
```

```
Vvcc Vcc 0 DC 5V
```

```
Vvee Vee 0 DC -5V
```

```
.ends
```

AdaptadorSigma.LIB

```
.INCLUDE 'tssop.s'
```

```
.INCLUDE 'abthsub.lib'
```

```
.INCLUDE 'abthslo.lib'
```

```
.subckt TratSigma inAND1 inAND2 outAND
```

XA08 inAND1 inAND2 outAND ABT08

.ends

GeradorImpulsos.LIB

```
.subckt GeradImp entrada entrada2 OUT_AND

.include './ngspice_p_hsl130.mdl'
.include './ngspice_n_hsl130.mdl'

m20 OUT_AND out_nand 0 0 N_HSL130 L=0.2u W=10u
m19 VccG out_nand OUT_AND VccG P_HSL130 L=0.2u W=30u
m4 6 OUT_INV 0 0 N_HSL130 L=0.2u W=10u
m18 7 entrada2 0 0 N_HSL130 L=0.2u W=10u
m3 VccG OUT_INV 6 VccG P_HSL130 L=0.2u W=30u
V23 VccG 0 DC 3.3V
CA 0 OUT_EXOR_N 20p
m17 out_nand OUT_EXOR_N 7 7 N_HSL130 L=0.2u W=10u
m2 2 entrada 0 0 N_HSL130 L=0.2u W=10u
m16 VccG entrada2 out_nand VccG P_HSL130 L=0.2u W=30u
m1 VccG entrada 2 VccG P_HSL130 L=0.2u W=30u
m15 VccG OUT_EXOR_N out_nand VccG P_HSL130 L=0.2u W=30u
m14 OUT_EXOR_N OUT_EXOR 0 0 N_HSL130 L=0.2u W=10u
m13 VccG OUT_EXOR OUT_EXOR_N VccG P_HSL130 L=0.2u W=30u
m9 VccG entrada 4 VccG P_HSL130 L=0.2u W=30u
m12 5 6 0 0 N_HSL130 L=0.2u W=10u
m8 3 OUT_INV 0 0 N_HSL130 L=0.2u W=10u
m11 OUT_EXOR 2 5 5 N_HSL130 L=0.2u W=10u
m7 OUT_EXOR entrada 3 3 N_HSL130 L=0.2u W=10u
m22 OUT_INV entrada 0 0 N_HSL130 L=0.2u W=10u
m10 4 6 OUT_EXOR 4 P_HSL130 L=0.2u W=30u
m6 1 OUT_INV OUT_EXOR 1 P_HSL130 L=0.2u W=30u
m21 VccG entrada OUT_INV VccG P_HSL130 L=0.2u W=30u
m5 VccG 2 1 VccG P_HSL130 L=0.2u W=30u

.ends
```

Delay.LIB

```
.INCLUDE 'tssop.s'
.INCLUDE 'abthsub.lib'
.INCLUDE 'abthslo.lib'

.subckt Delay inINV outINV

X04A inINV outINVa ABT04
X04B outINVa outINV ABT04

.ends
```

AntenaEmissora.LIB

```
.subckt AntenaEmissora AntenaIN AntenaOUT
```

```
R1A1 0 AntenaOUT 73
C2A1 2 AntenaOUT 850f
L1A1 AntenaIN 2 120n
C1A1 0 AntenaIN 10f
```

```
.ends
```

CanalComunicacao.LIB

```
.subckt CanalComunicacao IN OUT
```

```
E1 OUT 1 IN 0 1
Isense_E1 IN 0 dc 0
Iout_E1 OUT 1 dc 0
```

```
.ends
```

AntenaReceptora.LIB

```
.subckt AntenaReceptora IN OUT
```

```
R1_A2 0 IN 73
C1_A2 IN 3 850f
L1_A2 3 OUT 120n
C2_A2 0 OUT 10f
R2 0 OUT 50
```

```
.ends
```

DetectorPulsos.LIB

```
.subckt DetectorPulsos InDetector OutDetector
```

```
.include 'BFG410W.lib'
```

```
R2 0 InDetector 51
C1 InDetector q1b 5p
```

```
R4 q1b 9 11k
R3 0 q1b 3.6k
Q1 q1c q1b 0 BFG410W
R15 q1c 9 5k
```

```
C5 q1c q2b 1p
```

```
R17 0 q2b 3.6k
R16 q2b 9 11k
Q2 q2c q2b 0 BFG410W
R5 q2c 9 5k
```

```
C2 q2c q3b 1p
```

```
R6 0 q3b 5.6k
R7 q3b q4c 6.8k
Q3 q3c q3b 0 BFG410W
```

```

R8 q3c 9 3.3k

C3 q3c q4b 50p

R10 0 q4b 3.3k
R9 q4b 9 15k
Q4 q4c q4b 0 BFG410W
R11 q4c 9 3.9k

R12 q5b q3c 4.7k
Q5 q6b q5b 0 BFG410W
R13 q6b 9 1k

Q6 OutDetector q6b 0 BFG410W
R14 OutDetector 9 3.9k
C4 OutDetector 0 0.5p

V2 9 0 DC 3.6V

.ENDS

```

TestTratamntoDig.LIB

```

.subckt TestTratamD InTratD Clk2 Clk3 OutTratD

.INCLUDE 'tssop.s'
.INCLUDE 'abthsub.lib'
.INCLUDE 'abthslo.lib'
.include 'sn74lvc2g74.inc'

.IC V(OutQAA)=0

X__SN74LVC2G74_AT InTratD VccX2 NotQA 0 OutQA NCLRT VccX2 VccX2 SN74LVC2G74
rxa1 NotQA 0 10meg

rdummy3 OutQA OutQAA 0.1

X__SN74LVC2G74_BT Clk2 OutQAA NotQB 0 OutTratD VccX2 VccX2 VccX2 SN74LVC2G74
rxb1 NotQB 0 10meg

rdummy4 Clk3 NCLRT 0.1

VX1 VccX2 0 DC 5V

.ends

```

FiltroLC.LIB

```

.subckt FiltroLC InFiltro OutFiltro

.IC V(InFiltro)=0

Eopamp outOPAMP 0 InFiltro 0 MAX=+5 MIN=-5 1

L1 outOPAMP 1 39.3uH
C1 1 0 2.2uF
L2 1 OutFiltro 27.3uH

```

```
C2 OutFiltro 0 660nF
R1 OutFiltro 0 4

.ends
```